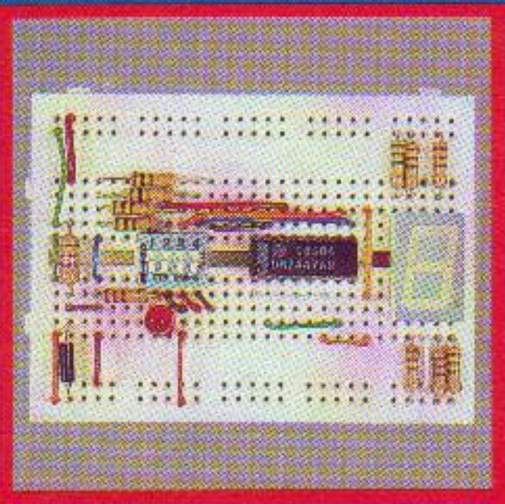
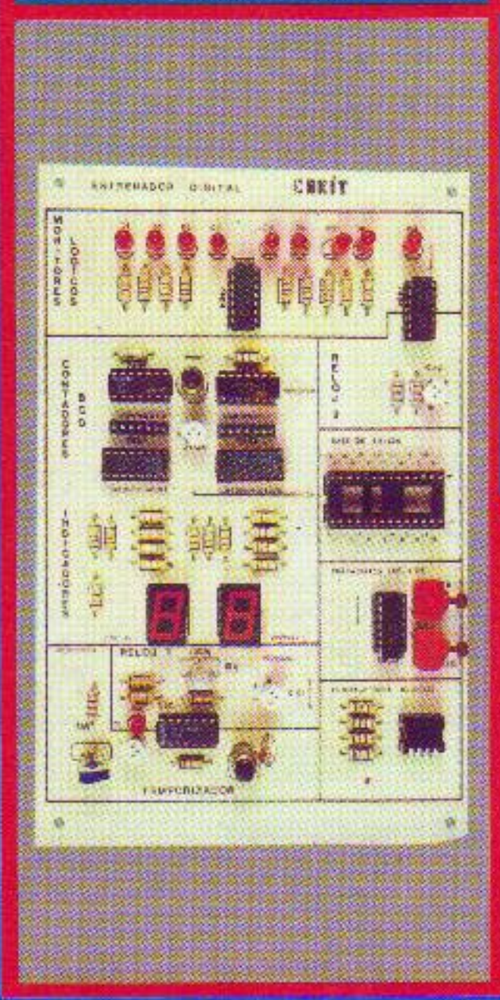
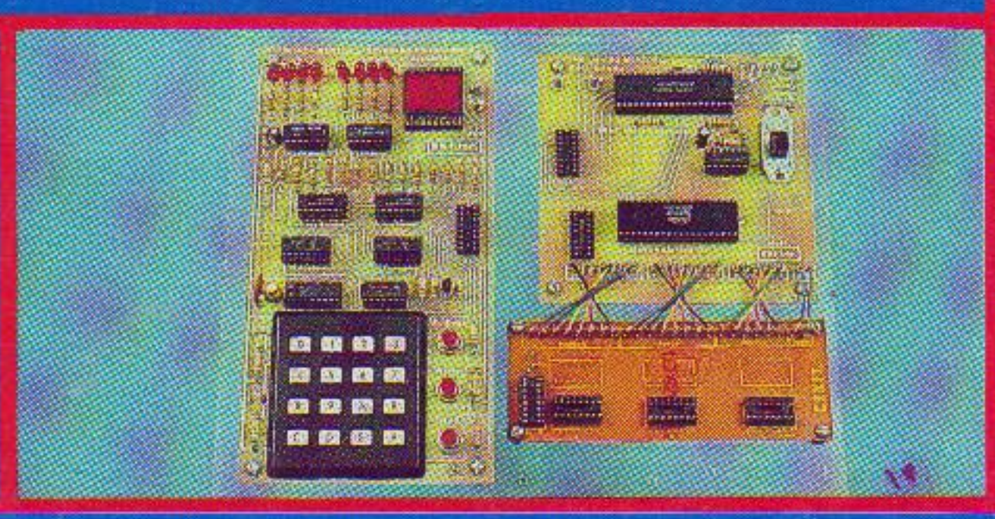
Curso práctico de

ELECTRONICA DIGITAL

circuitos integrados y microprocesadores







Teoría y práctica para analizar, diseñar, probar, utilizar, reparar y ensamblar circuitos digitales y microprocesadores

CEKIT

Curso práctico de

ELECTRONICA DIGITAL

circuitos integrados y microprocesadores

Realizado y editado por

CEKIT S.A.

Compañía Editorial Electrónica

Gerente general y comercial
William Rojas H.

Director editorial
Felipe González G.

Autor
Felipe González G.

Diagramación electrónica
Nubia Patricia Tamayo

© **CEKIT S.A.**1993 Pereira - Colombia. Prohibida su reproducción parcial o total por cualquier medio sin permiso escrito del editor.

ISBN (Obra comleta) 958-9108-27-X
ISBN (Volumen 4) 958-9108-31-8
ISBN (Fascículo 34) 958-9108-65-2

IMPRESO POR
ANTARTICA S.A

PRINTED IN CHILE
IMPRESO EN CHILE
12.11.93

El **Curso práctico de ELECTRONICA DIGITAL, circuitos integrados y microprocesadores** se publica en forma de 40 fascículos de aparición semanal, encuadernables en cinco volúmenes.

Cada fascículo consta de 20 páginas y 4 de cubiertas. 16 páginas están dedicadas al curso de ELECTRONICA DIGITAL, cisrcuitos integrados y microprocesadores que comprende 56 lecciones teóricas y numerosas actividades prácticas con los pasos e instrucciones para ensamblar un comprobador lógico de seis módulos. Estas páginas son encuadernables en los volúmenes 1, 2, 3 y 4.

Las cuatro páginas centrales de cada fascículo son encuadernables por separado en el volumen 5 y están dedicadas a la descripción detallada de 26 proyectos completos. Por esta razón, al encuadernar los volúmenes debe cuidarse de desprender previamente las cuatro páginas centrales de todos los fascículos y guardarlas hasta cuando se completen, con el fascículo 40, momento en el cual podrá encuadernar con ellas el volumen 5.

Con el fascículo que completa cada uno de los cinco volúmenes que conforman esta obra, se pondrán a la venta las tapas para su encuadernación. Los volúmenes se conforman de la siguiente manera:

Volumen Nº 1. Fascículos 1 al 10 - páginas 6 a 164
Volumen Nº 2. Fascículos 11 al 19 - páginas 165 a 324
Volumen Nº 3. Fascículos 20 al 28 - páginas 325 a 468
Volumen Nº 4. Fascículos 29 al 40 - páginas 469 a 660
Volumen Nº 5. Libro de proyectos - páginas centrales 5 a 160

CEKIT S.A. garantiza la publicación de la totalidad de la obra y de las tapas necesarias para su encuadernación y el servicio de números atrasados hasta un año después de terminada la circulación del último fascículo. También la calidad de los componentes y el correcto funcionamiento de los proyectos.

DISTRIBUCION INTERNACIONAL Y NUMEROS ATRASADOS

Distribuidor en Colombia:
CEKIT S.A.
Compañía Editorial Electrónica
Calle 22 Nº 8-22 Piso 2 A.A. 194
Tels.352191-352194-356135 FAX 342615
Pereira - Colombia

Distribuidores en Argentina:
EDITORIAL VANIDADES S.A.
Perú 263, 3er.Piso -1067
Capital Federal, Buenos Aires, Argentina
Teléfonos: 342-8946 / 5178 / 8643
FAX: (541) 334-8053
Télex 17699 EDIVA AR
Adherida a la Asociación de Editores de Revistas

Editorial Vanidades S.A., Consejo ejecutivo:
Presidente: Julio Poblete Benett
Gerente General y editor: Carlos A. Magurno

Capital Federal
Vaccaro, Sánchez y Cía S.A.
Moreno Nº 794, 9º Piso, Of. 207, C.P. 1091.
Buenos Aires

Interior
Distribuidora Bertran S.A.C.
Santa Magdalena Nº 541, 1277
Buenos Aires

Distribuidor en Chile:
Editorial Andina S.A.
Avenida El Golf 243
Santiago 34 - Chile
Teléfonos: Mesa de entradas (562)231-7053
232-5818 / 232-8825
Fax (562) 2328826
Télex 440221 EDAND CZ

Distribuidor en Uruguay:
Distribuidora Careaga
Cerrito 688
Montevideo, República Oriental de Uruguay,
Teléfonos: (59) 96-1941 / 95-4940
Fax: 96-1941
Télex 2391 GRAFIA S.A.

Distribuidor en Paraguay:
Selecciones SAC
Fulgencio R.L. Moreno 270
Asunción, Paraguay
Teléfonos: (59521) 441588 / 201863
Fax: 449639

Distribuidor en Bolivia:
Dismo Ltda.
Comercio 806
La Paz, Bolivia
Teléfono:(5912) 353119

electrónica básica

Estimado lector :

Bienvenido de nuevo al extraordinario y fascinante mundo de la electrónica. CEKIT S.A., empresa líder en la enseñanza y divulgación tecnológica, presenta su nueva obra: **Curso práctico de Electrónica Digital y Microprocesadores.**

Como en nuestras anteriores obras, **Tu futuro es la ELECTRONICA** y el **Curso de radio AM-FM, banda ciudadana y radioafición**, presentamos un curso con la metodología propia de CEKIT, escrito y organizado en forma sencilla y muy didáctica, con párrafos cortos y claros e ilustraciones que aclararan las ideas expuestas.

Este curso lo conducirá gradualmente por todo el campo de la electrónica digital, desde los principios básicos hasta aplicaciones avanzadas y luego lo llevará al extraordinario campo de los microprocesadores. Aprenderá que la electrónica digital y los microprocesadores no sólo son una ciencia fascinante sino también un hobby y una profesión lucrativa.

Los contenidos del curso desarrollan las lecciones teóricas de esta rama de la electrónica, realizan una gran cantidad de experimentos y proporcionan toda la información para ensamblar varios proyectos completos, los cuales darán la experiencia suficiente para desenvolverse con éxito en esta área, ya sea como aficionado o como profesional.

La electrónica digital y los microprocesadores han sido una de las revoluciones tecnológicas de mayor impacto en nuestra vida moderna y uno de los campos del conocimiento de más rápido crecimiento en las últimas décadas. Basta mencionar los aparatos electrónicos que se utilizan ampliamente en la actualidad y que emplean la tecnología digital: relojes digitales, calculadoras de bolsillo, equipos de sonido digitales, radios y televisores con sintonía digital, computadores personales y otros. Los sistemas digitales y los microprocesadores están presentes en casi todos los circuitos electrónicos modernos. **¡Bienvenidos a la electrónica del futuro, hoy !**

Si su interés en la electrónica digital y los microprocesadores es por afición o de tipo profesional, este curso es para usted. Está dirigido a estudiantes, profesores, aficionados, técnicos, ingenieros, investigadores y en general a todas aquellas personas relacionadas de una u otra forma con la electrónica.

Qué aprenderá en este curso

A lo largo de este curso usted adquirirá, entre otras, las siguientes habilidades:

- Comprenderá cómo están estructurados los sistemas digitales y entenderá por qué las técnicas digitales están revolucionando el panorama actual de la electrónica y será consciente de sus ventajas y también de sus limitaciones.

- Se familiarizará con los símbolos, términos y conceptos propios de la electrónica digital y con sus circuitos y aplicaciones más representativos. Experimentará con una gran variedad de circuitos integrados digitales y construirá muchos proyectos y kits prácticos cuya operación ha sido plenamente confirmada.

- Aprenderá a elaborar diagramas lógicos, a diseñar y sintetizar circuitos digitales, partiendo de necesidades específicas y a resolver los problemas prácticos que se presenten durante su montaje. Aprenderá a utilizar los tableros de conexiones sin soldadura (protoboards), a construir circuitos impresos, a soldar con propiedad, a manejar instrumentos digitales y a reparar circuitos lógicos.

- Estará en capacidad de asimilar información más avanzada relacionada con temas de electrónica digital y no encontrará mayores dificultades en comprender y realizar circuitos, técnicas y aplicaciones digitales descritas en revistas, manuales, boletines y otras publicaciones especializadas.

- Estudiará la teoría básica de los computadores y de sus circuitos principales como son los microprocesadores y sus aplicaciones en el control automático de procesos físicos e industriales. Aprenderá qué es un programa y qué es el lenguaje de máquina que se utiliza para manejar los sistemas con microprocesadores. También se estudiará el diseño, la conexión y la programación de interfaces con circuitos externos.

Cómo está estructurado este curso

El curso práctico de circuitos digitales y microprocesadores es un programa teórico-práctico en 56 lecciones el cual lo llevará progresivamente desde conocimientos básicos hasta los más avanzados, de manera amena y en un lenguaje sencillo y claro. Es fiel a la metodología de CEKIT: **aprender haciendo.**

La teoría y la práctica se conjugan de una manera armónica para garantizar un conocimiento integral. Los aspectos prácticos de la electrónica digital y los microprocesadores están implícitos en cada lección y adquieren una forma concreta a través de experimentos, circuitos de aplicación, actividades prácticas y proyectos centrales. Estos tópicos se diferencian de sus objetivos así:

Los **experimentos** permiten verificar paso a paso un concepto o comprobar cómo trabaja un componente digital específico en forma aislada, es decir, sin formar parte de un circuito de aplicación en particular. Los experimentos refuerzan los conocimientos inmediatamente aprendidos.

Los **circuitos de aplicación** amplían la teoría básica desarrollada en cada lección presentando aplicaciones típicas comprobadas de los circuitos descritos. Cada circuito está acompañado de una breve explicación sobre su funcionamiento y utilización. Los experimentos y circuitos de aplicación están directamente relacionados con el tema de cada lección .

Las **actividades prácticas** describen, paso a paso, la construcción de un comprobador lógico modular muy versátil, que usted mismo ensambla utilizando componentes comunes. En estas actividades también se explican varios aspectos de interés general en la práctica electrónica, como aprender a soldar, a realizar circuitos impresos y a conocer componentes especiales, entre otros.

Los **proyectos centrales** suministran toda la información necesaria para construir circuitos digitales y de microprocesadores como juegos, instrumentos de prueba y medida, circuitos de control, sintetizadores de sonidos y otros. Estos proyectos son coleccionables en un tomo e incluyen fotografías, diagrama, lista de materiales, circuito impreso, teoría de funcionamiento, instrucciones de ensamble, etc.

Las actividades prácticas y los proyectos centrales no están necesariamente relacionados con el tema de cada lección. Las explicaciones suministradas en cada caso son suficientes para que usted pueda armar un proyecto o ejecutar una actividad sin conocimientos previos.

Los experimentos, los proyectos, las actividades y las aplicaciones se han planeado cuidadosamente, de manera que sean interesantes, útiles y relativamente sencillos de ejecutar. Los circuitos integrados y demás componentes utilizados son económicos y de fácil consecución.

El curso comienza con una introducción general al mundo de la electrónica digital y su impacto en la vida moderna. Se destaca la importancia de los circuitos integrados en su evolución y se establece la diferencia entre circuitos análogos y circuitos digitales hasta circuitos combinatorios y circuitos secuenciales, las dos categorías fundamentales de circuitos digitales.

En las lecciones 1 y 2 se estudian los circuitos integrados digitales y se hace un estudio comparativo muy completo de las características de los circuitos integrados TTL y CMOS, las dos familias lógicas más utilizadas en la actualidad. También se analiza el fenómeno de las descargas electrostáticas (ESD) en los circuitos CMOS y su prevención. La lección 3 comprende el estudio de la lógica digital, la cual rige el comportamiento de los circuitos digitales. Se definen conceptos como el de variable lógica, ecuación lógica y tabla de verdad.

En las lecciones 4, 5 y 6 se estudian las compuertas digitales, los bloques constructivos básicos de todo sistema digital. Se analizan compuertas básicas como la AND, la OR y la NOT y compuertas derivadas de ellas como la NAND, la NOR, la OR exclusiva, las programables y otras. La lección 7 trata el tema del diseño y análisis de circuitos digitales con compuertas. Se describen varios procedimientos y técnicas, incluyendo recursos gráficos. Se hace especial énfasis en la utilización del método Booleano, un sistema matemático muy simple empleado para expresar la operación de los circuitos lógicos digitales.

La lección 8 aborda el estudio de las interfaces lógicas y reales. Se describe la forma de hacer compatibles dispositivos digitales de diferentes familias y la manera de comunicar los circuitos digitales con el mundo real y lograr que éstos controlen dispositivos como motores, relés, etc.

Las lecciones 9 a 12 abarcan el tema de los circuitos digitales combinatorios. Se analizan detalladamente circuitos combinatorios básicos como los codificadores, los decodificadores, los multiplexores y los demultiplexores. En las lecciones 13 a 18 se estudian los circuitos generadores de pulsos, las señales básicas de control y de sincronización de los circuitos digitales secuenciales. Se analizan detalladamente los detectores de flancos, los multivibradores monostables, los generadores de señales de reloj, los osciladores controlados por voltaje (VCOs) y los bucles de amarre de fase (PLLs) digitales.

Las lecciones 19 a 26 comprenden el análisis de los circuitos digitales secuenciales. Se estudian detalladamente los cerrojos biestables o latches, los flip-flops, los registros de datos y de desplazamiento y los contadores binarios y BCD. Las lecciones 27 a 30 abarcan el tema de los circuitos digitales que realizan operaciones aritméticas con números binarios. Después de un repaso de la aritmética binaria, que es muy simple, se analizan detalladamente los sumadores, los comparadores de magnitud, las unidades aritmético-lógicas (ALUs), los multiplicadores binarios y otros circuitos aritméticos importantes.

En las lecciones 31 a 35 se estudian las memorias, los circuitos digitales especializados en el almacenamiento de información. Se analizan detalladamente las memorias de lectura y escritura (RAMs), las memorias de sólo lectura y sus variantes (ROMs, PROMs y EPROMs), los arreglos lógicos programables (PLAs) y los generadores de caracteres.

Las lecciones 36 y 37 abarcan el análisis de los conversores digitales/análogos (D/A) y analógico-digitales (A/D). Se describe la forma cómo los sistemas lógicos procesan digitalmente señales análogas de voltaje y cómo convierten datos digitales en voltajes análogos equivalentes.

La lección 38 está dedicada al estudio de ciertos circuitos integrados digitales que realizan funciones específicas en aparatos electrónicos de consumo como relojes digitales, instrumentos musicales, juegos, sistemas de seguridad, sintetizadores de voz y sonido y otros.

La lección 39 está dedicada al tema de la instrumentación digital y su impacto. Se describe una gran variedad de instrumentos de prueba y medida ampliamente utilizados en los talleres y laboratorios de electrónica modernos. Se estudian, entre otros, el multímetro digital o DMM, el frecuencímetro, el osciloscopio de almacenamiento (DSO) y el analizador lógico. La lección 40 es una introducción al tema de la reparación de circuitos digitales. Se describen técnicas y métodos prácticos de detección de fallas y se explica la forma de utilizar los instrumentos digitales especializados para propósitos de mantenimiento y servicio de equipos digitales.

En las lecciones 41a 56 se trata el tema de los microprocesadores. Como sabemos, el gran avance de la tecnología electrónica moderna tiene en los microprocesadores uno de sus principales desarrollos.

La lección 41 nos trae una introducción a los computadores con el fin de orientar al lector o estudiante en este interesante tema. La lección 42 nos presenta al microcomputador desde el punto de vista de sus bloques principales como partida para las lecciones siguientes.

En la lección 43 se estudia el concepto de *bus* que nos permite entender cómo se intercambia información entre los diferentes bloques de un microcomputador. En las lecciones 44 a 47 se estudia qué es un microprocesador en forma general, su estructura interna, qúe es un programa y se conoce específicamente el microprocesador 8085, tema central de esta parte del curso.

En las lecciones 48 a 52 se trata el tema de la programación o instrucciones que se deben dar al microprocesador para que realice las operaciones que deseamos. También se conoce qué son los puertos de entrada y salida por donde se comunican datos o información a un sistema con microprocesador y cuál es la estructura mínima para formar un microcomputador. En las lecciones 53 a 56 se estudian los circuitos llamados *interfases* que comunican al sistema con el mundo externo.

Al final de la obra se suministra un cuestionario sobre electrónica digital y microprocesadores el cual le permitirá conocer su grado de aprendizaje y le servirá también como repaso y referencia. Si desea obtener un certificado de conocimientos, remita este cuestionario a CEKIT para su calificación. A vuelta de correo le estaremos enviando su cuestionario corregido y el certificado correspondiente.

CEKIT S.A.

Recomendaciones generales

- Las lecciones de este curso están estructuradas en orden progresivo de complejidad. Antes de continuar con una nueva lección, asegúrese de que ha comprendido y asimilado las lecciones precedentes. Sea constante y autoevalúese periódicamente. Le sugerimos integrar un grupo de estudio con personas que compartan su interés en la electrónica. Así el aprendizaje será más ameno y provechoso.

- Trate de no omitir ningún experimento y de realizar la mayor cantidad posible de proyectos para así fijar sus conocimientos de una manera práctica. Finalice completamente cada experimento antes de continuar con el siguiente. No se conforme con el sólo hecho de realizar un experimento o proyecto y verificar que funciona como aparece en el texto: investíguelo, encuéntrele otras aplicaciones y, si es el caso, mejórelo. Aprenda también de sus errores.

- Conserve todos los componentes que utilice en los experimentos, proyectos, circuitos de aplicación y actividades prácticas en un lugar seguro y debidamente protegidos. Tenga especial precacución con la manipulación de circuitos integrados CMOS y otros componentes delicados.

- Un consejo final: experimentar con electrónica es una labor muy divertida pero en algunos momentos puede convertirse en una experiencia frustante. Cuando en el transcurso del montaje de un experimento o proyecto o en la localización de una falla o en el estudio de una lección sienta que no entiende o las cosas no salen como usted lo desea, haga una pausa para relajarse. Realice otra actividad mientras tanto y luego regrese a su trabajo con la mente más descansada.

- En todos los experimentos que conlleven algún grado de riesgo para el usuario, los componentes o los aparatos utilizados se dan una serie de indicaciones de precaución y seguridad que deben tenerse en cuenta.

  CEKIT S.A. no asume responsabilidad alguna por los daños causados a las personas o a los componentes resultantes de la omisión de estas recomendaciones o por el uso indebido de cualquier información suministrada en este curso.

CEKIT S.A

El mundo de la electrónica digital

- *La revolución en la electrónica*
- *Qué es la electrónica digital. Concepto de bit*
- *Circuitos análogos y circuitos digitales*
- *Actividades prácticas*

La revolución en la electrónica

La electrónica digital ha sido una de las revoluciones tecnológicas más importantes y decisivas de las últimas décadas. Su evolución vertiginosa ha cambiado el ritmo de nuestro tiempo y representa el liderazgo tecnológico de la vida moderna.

Los avances alcanzados en el campo de la electrónica digital han permitido el desarrollo y la fabricación masiva, a bajo costo, de calculadoras de bolsillo, relojes digitales, computadores personales, robots, y toda una generación de aparatos y sistemas inteligentes de uso doméstico, comercial, industrial, automotriz, científico, médico, etc. (figura 1).

Fig. 1

En gran parte, todo este desarrollo ha sido posible gracias al milagro de la *microelectrónica*. Esta tecnología le ha permitido al hombre fabricar, sobre diminutas pastillas de silicio llamadas *chips* o *circuitos integrados*, sistemas completos que contienen miles de componentes electrónicos (figura 2). Los circuitos integrados se estudian en la lección 1.

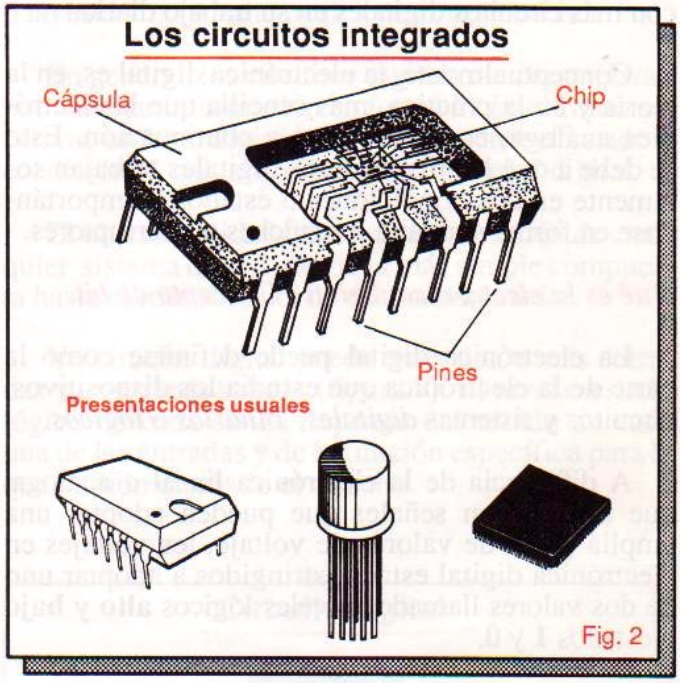


Fig. 2

En sus comienzos, la electrónica digital era una ciencia exclusiva para ingenieros y unos pocos especialistas que la hacían misteriosa e impenetrable. Por fortuna, las cosas cambiaron y la invención de los circuitos integrados digitales la hizo accesible a todo el mundo.

La electrónica digital tuvo un desarrollo incipiente durante la era de los tubos de vacío. Después, con la invención del transistor, se facilitó su progreso y avance.

Pero, definitivamente, el gran salto se logró cuando aparecieron los circuitos integrados y revolucionaron el panorama tecnológico existente, relegando los transistores a labores secundarias.

La introducción de los circuitos integrados hizo posible la miniaturización de los sistemas digitales, diversificó sus aplicaciones y masificó la producción de aparatos con tecnología digital.

Actualmente, la electrónica digital está en pleno desarrollo y los logros en este campo son cada vez más sorprendentes. Así mismo, la tendencia de los fabricantes es obtener circuitos integrados más complejos, más pequeños, con menos consumo de energía y a un menor costo para el usuario.

La electrónica digital es muy importante para todas las personas que están relacionadas de una u otra forma con el mundo de la electrónica, ya sea como hobby o como parte de su profesión o de su formación académica.

Incluso los técnicos de productos tradicionalmente "análogos" como televisores, equipos de sonido y de comunicaciones se encontrarán cada día con más circuitos digitales en su trabajo diario.

Conceptualmente, la electrónica digital es, en la teoría y en la práctica, más sencilla que la electrónica análoga, como veremos a continuación. Esto se debe a que los dispositivos digitales trabajan solamente en dos condiciones o estados, comportándose en forma similar a los suiches o interruptores.

Qué es la electrónica digital. Concepto de bit.

La electrónica digital puede definirse como la parte de la electrónica que estudia los dispositivos, circuitos y sistemas *digitales, binarios* o *lógicos*.

A diferencia de la electrónica lineal o análoga, que trabaja con señales que pueden adoptar una amplia gama de valores de voltaje, los voltajes en electrónica digital están restringidos a adoptar uno de dos valores llamados niveles lógicos **alto** y **bajo** o estados **1** y **0**.

Generalmente, un nivel lógico alto ó **1**, corresponde a la presencia de voltaje y un nivel lógico bajo ó **0** corresponde a la ausencia del mismo.

Para comprender mejor el concepto de sistema digital tomemos como ejemplo un circuito eléctrico simple formado por una batería, una lámpara y un interruptor (figura 3).

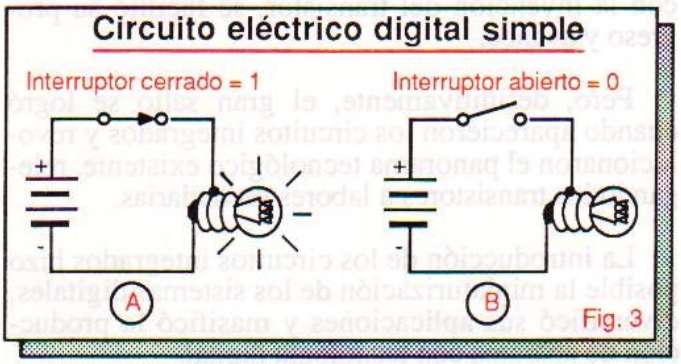


Fig. 3

En este caso, el nivel alto ó **1** lógico representa la situación cuando se cierra el interruptor y se enciende la lámpara. (figura 3A). El nivel bajo ó **0** se presenta cuando el interruptor está abierto y la lámpara está apagada. (figura 3B).

En la realidad, los circuitos digitales no son más que una combinación de muchos interruptores, extremadamente rápidos, que se cierran o abren en un momento dado, formando determinados patrones de unos (**1**'s) y ceros (**0**'s) que se utilizan para muchos propósitos dentro de los aparatos electrónicos.

En los circuitos digitales prácticos, los estados lógicos **1** y **0** corresponden a dos niveles o rangos de voltaje claramente definidos. La salida de un circuito digital asume únicamente uno de estos dos valores en respuesta a una o más entradas que pueden estar indistintamente en alto o en bajo.

El tema de los niveles lógicos de voltaje, tal como se interpreta en los circuitos digitales, se analiza en detalle en la lección 1.

En terminología digital, los niveles o estados lógicos **1** y **0** se denominan **bits**. La palabra bit es una contracción de **b**inary digit (dígito binario). Todos los sistemas digitales electrónicos manejan información en forma de bits, es decir, de **1**'s y **0**'s.

Un bit **1** ó **0** puede representar la condición prendida o apagada de una lámpara, el estado cerrado o abierto de un interruptor, la presencia o ausencia de un agujero en una tarjeta perforada, una marca o un espacio en una comunicación telegráfica, el valor (1 ó 0) de un número binario, etc. (figura 4).

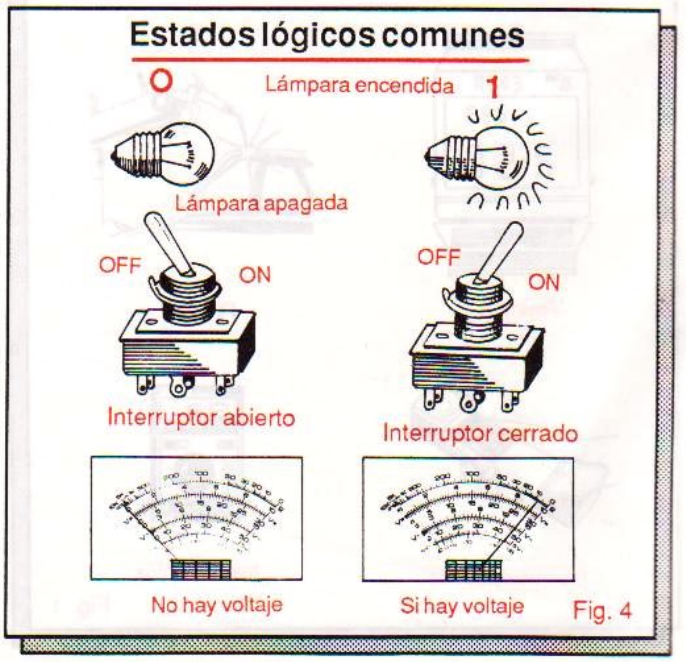


Fig. 4

Circuitos análogos y circuitos digitales

Los circuitos electrónicos en general se dividen en dos grandes categorías: circuitos análogos y circuitos digitales. Esta división se establece de acuerdo con la forma como controlan las señales que circulan por ellos.

Los circuitos *análogos* trabajan con una amplia variedad de señales que varían en forma continua dentro de valores (figura 5A). Los circuitos análogos se denominan también circuitos *líneales*.

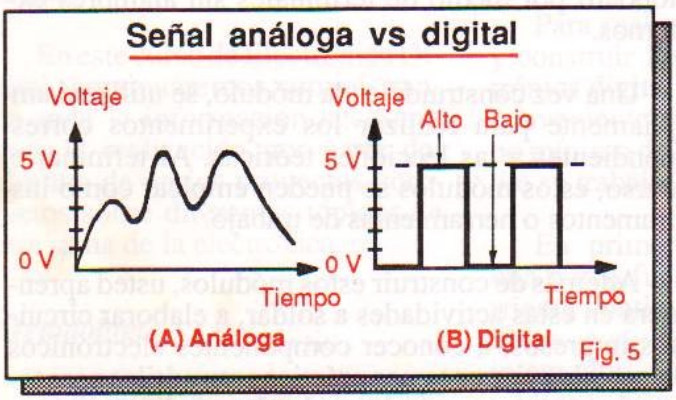


Fig. 5

Los circuitos *digitales* o lógicos trabajan con señales que pueden adoptar únicamente uno de dos valores posibles (figura 5B). En un instante dado, las entradas y salidas de un circuito digital están en **alto** o en **bajo**, pero no en un valor intermedio.

Utilizando otra vez el circuito de la figura 3 como ejemplo para aclarar estas ideas, podemos afirmar que se trata de un sistema digital porque el interruptor sólo puede estar abierto o cerrado y la lámpara sólo puede estar prendida o apagada.

Si en cambio remplazamos el interruptor por un regulador de luminosidad como se muestra en la figura 6, este circuito deja de ser digital y se trasforma en un circuito lineal o análogo.

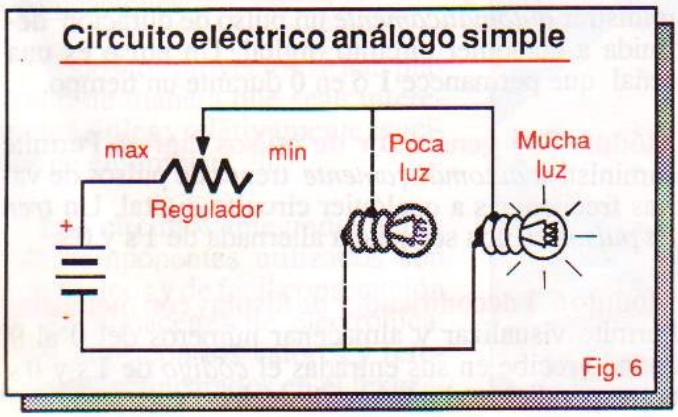


Fig. 6

Esto se debe a que al girar la perilla lentamente podemos obtener una *variación continua* en la iluminación, llevándola desde un valor mínimo hasta un valor máximo. Ejemplos de aparatos electrónicos análogos son los radios, los televisores, los equipos de sonido y de comunicaciones.

Debido a su característica de adoptar solamente uno de dos posibles valores, los circuitos digitales se utilizan con éxito en aplicaciones donde se requiere precisión y confiabilidad.

Entre los principales aparatos digitales tenemos relojes, calculadoras, computadoras e instrumentos de medida. Estos sistemas entregan procesos y/o reciben señales exactas, ya que una señal digital está o no está y no admite posiciones intermedias.

En general, los circuitos digitales se caracterizan por manejar información en forma de *bits*. Como sabemos, un bit o dígito binario representa el estado o condición (**1** ó **0**, alto o bajo) de una señal digital.

El bit es la unidad básica de información de cualquier sistema digital, desde la más simple compuerta hasta el más sofisticado microcomputador.

Un circuito digital puede tener una o más entradas y una o más salidas (figura 7). El nivel o estado lógico de cada salida depende del estado de cada una de las entradas y de la función específica para la que ha sido diseñado el circuito.

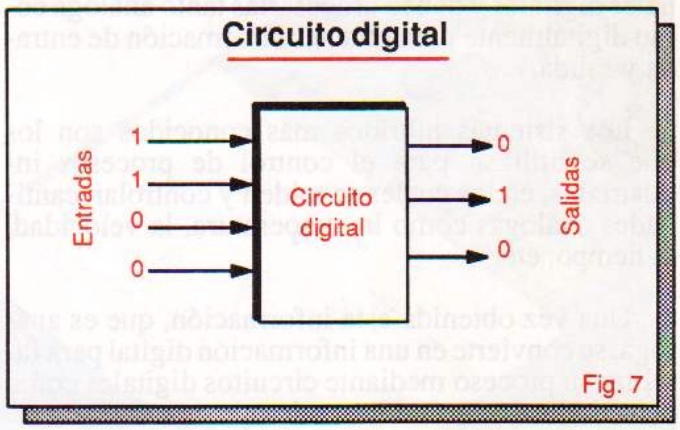


Fig. 7

Tanto los circuitos análogos como los digitales se pueden implementar en la práctica mediante componentes discretos o en forma integrada.

Los circuitos de componentes discretos son los constituídos de transistores, resistencias, diodos, condensadores y otros dispositivos individuales interconectados sobre una tarjeta de circuito impreso (figura 8). En un circuito integrado, todos los componentes se fabrican conjuntamente sobre una pastilla de silicio o chip.

Circuito de componentes discretos

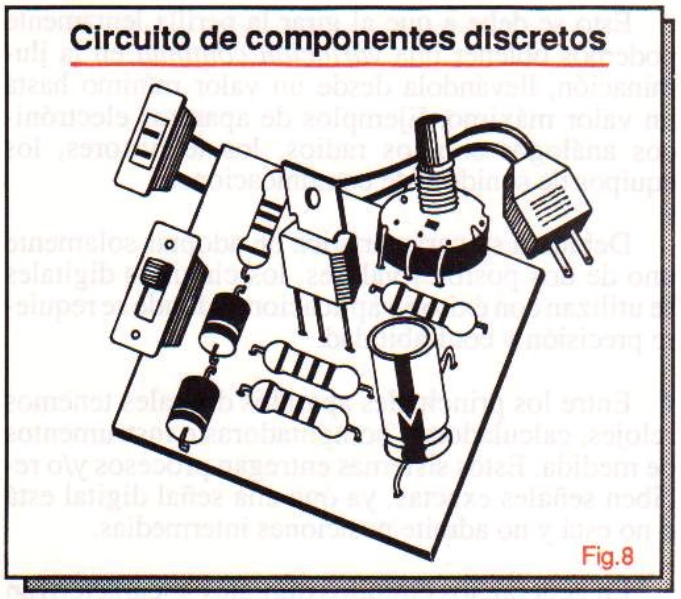


Fig.8

Independientemente de su construcción, discreta o integrada, la diferencia fundamental entre un circuito análogo y uno digital radica en la forma como cada uno utiliza o procesa la corriente eléctrica.

Mientras los circuitos análogos básicamente amplifican la corriente, los circuitos digitales simplemente la conmutan entre un valor y otro. Esto les permite realizar funciones increiblemente complejas, con toda confiabilidad, muy rápidamente y sin costos altos.

Muchos sistemas actuales son híbridos, esto es, manejan simultáneamente señales análogas y señales digitales y deben procesarlas tanto análoga como digitalmente para obtener información de entrada y salida.

Los sistemas híbridos más conocidos son los que se utilizan para el control de procesos industriales, en los cuales se miden y controlan cantidades análogas como la temperatura, la velocidad, el tiempo, etc.

Una vez obtenida esta información, que es análoga, se convierte en una información digital para facilitar su proceso mediante circuitos digitales como contadores, comparadores, microprocesadores, etc.

Otros sistemas electrónicos muy populares actualmente que trabajan con señales digitales y análogas al mismo tiempo son los equipos de reproducción de discos por láser o *"Compact Disc"* que se describen en la página de tecnología al final de la lección 1.

También en las videograbadoras y televisores modernos se han incorporado técnicas y circuitos digitales que permiten procesar imágenes y crear efectos visuales y de video muy interesantes.

ACTIVIDADES PRACTICAS

En esta sección, entregaremos las instrucciones para construir un comprobador lógico de circuitos digitales compuesto por seis módulos.

Cada módulo está formado por un circuito impreso y varios componentes como resistencias, condensadores, diodos led, interruptores, potenciómetros, bases para circuitos integrados, y circuitos integrados, entre otros. Su diseño está realizado de tal forma que se puedan conectar directamente al protoboard por medio de terminales sin alambres externos.

Una vez construido cada módulo, se utilizará ampliamente para realizar los experimentos correspondientes a las lecciones teóricas. Al terminar el curso, estos módulos se pueden emplear como instrumentos o herramientas de trabajo.

Además de construir estos módulos, usted aprenderá en estas actividades a soldar, a elaborar circuitos impresos, a conocer componentes electrónicos especiales y otros temas prácticos muy útiles para todas las personas que tienen la electrónica como estudio, profesión o hobby.

Los módulos del comprobador lógico son:

Módulo 1. 4 monitores lógicos. Permite visualizar simultáneamente la presencia de **1**'s y **0**'s en cuatro puntos de un circuito digital. Cada monitor se puede utilizar en forma independiente.

Módulo 2. 4 interruptores lógicos. Permite suministrar una combinación hasta de cuatro **1**'s y **0**'s a las entradas de un circuito digital. Cada interruptor se puede utilizar en forma independiente.

Módulo 3. 1 pulsador lógico. Permite suministrar *manualmente* un pulso libre de ruido a un circuito digital.

Módulo4. 1 temporizador programable. Permite suministrar *automáticamente* un pulso de duración definida a cualquier circuito digital. Un pulso es una señal que permanece **1** ó en **0** durante un tiempo.

Módulo 5. 1 generador de pulsos digital. Permite suministrar *automáticamente* trenes de pulsos de varias frecuencias a cualquier circuito digital. Un *tren de pulsos* es una secuencia alternada de 1's y 0's.

Módulo 6. 1 decodificador de display con memoria. Permite visualizar y almacenar números del 0 al 9 cuando recibe en sus entradas el *código* de **1**'s y **0**'s correspondiente al número deseado.

Circuitos Integrados Digitales

Qué son los circuitos integrados
- *Tecnologías de fabricación*
- *Breve historia*
- *Escalas de integración*
- *Cómo se fabrican los circuitos integrados*
- *Tendencias*

Qué son los circuitos integrados

La principal razón para que los sistemas digitales hayan adquirido tanta popularidad y sean cada vez más sofisticados, compactos y económicos ha sido el alto grado de perfeccionamiento logrado en el desarrollo en masa de circuitos integrados.

Prácticamente, todos los equipos digitales modernos se fabrican usando circuitos integrados.

Un circuito integrado o CI es aquel en el cual todos los componentes, incluyendo transistores, diodos, resistencias, condensadores y alambres de conexión, se fabrican e interconectan completamente sobre un *chip* o pastilla semiconductora de silicio.

Una vez procesado, el chip se encierra en una cápsula plástica o de cerámica que contiene los pines de conexión a los circuitos externos.

Las cápsulas plásticas son más livianas pero las cerámicas son más resistentes y pueden trabajar a más altas temperaturas.

Una pastilla típica (figura 9) tiene aproximadamente de 2.5 a 6.5 mm de lado y 0.5 mm de espesor. Los chips digitales más pequeños contienen varios componentes sencillos como compuertas, inversores y flip-flops. Los más grandes contienen circuitos y sistemas completos como contadores, memorias, microprocesadores, etc.

Fig. 9

La mayoría de los circuitos integrados digitales vienen en presentación tipo DIP (Dual In-line Package) o de doble hilera. El pin Nº 1 se identifica mediante una ranura o un punto grabado en la parte superior de la cápsula. La enumeración de los pines se realiza en sentido contrario al de las manecillas del reloj. (figura 10).

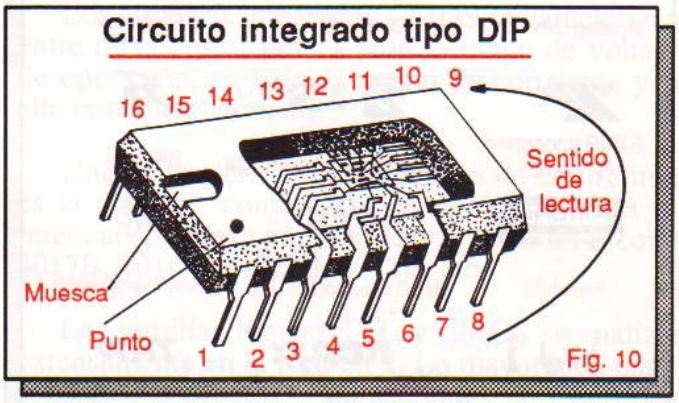


Fig. 10

Las configuraciones mas comunes de los CI digitales tipo DIP son las de 8, 14, 16, 24, 40 y 64 pines.(figura 11). Estas dos últimas contienen generalmente microprocesadores y otras funciones digitales relativamente complejas.

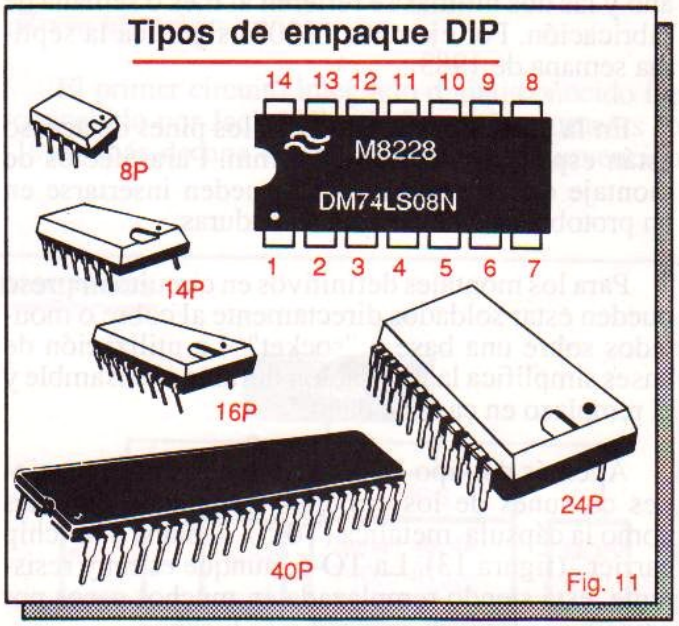


Fig. 11

La cápsula trae impresa la información respecto al fabricante, la referencia del dispositivo y la fecha

de fabricación. Cada fabricante de circuitos integrados (National, Texas, Fairchild, Motorola, etc.) se identifica mediante un logotipo distintivo (figura 12). La referencia (SN74LS73, CD4048B, etc.) designa específicamente al dispositivo.

Fig. 12

El código de la fecha informa cuando fue manufacturado el chip. Las dos primeras cifras indican el año y las dos últimas se refieren al mes o semana de fabricación. Por ejemplo, "8307" significa la séptima semana de 1983.

En la presentación tipo DIP, los pines de acceso están espaciados entre sí 2.5 mm. Para efectos de montaje experimental los CI pueden insertarse en un protoboard o tablero sin soldaduras.

Para los montajes definitivos en circuito impreso pueden estar soldados directamente al cobre o montados sobre una base o "socket". La utilización de bases simplifica la instalación durante el ensamble y el remplazo en caso de daño.

Además del tipo DIP, existen otras presentaciones comunes de los circuitos integrados digitales como la cápsula metálica (T0-5), la plana y la "chip carrier" (figura 13). La TO-5, aunque es muy resistente, está siendo remplazada en muchos casos por empaques plásticos, que son más livianos.

Actualmente se dispone de una gran variedad de circuitos integrados digitales que utilizan cápsulas

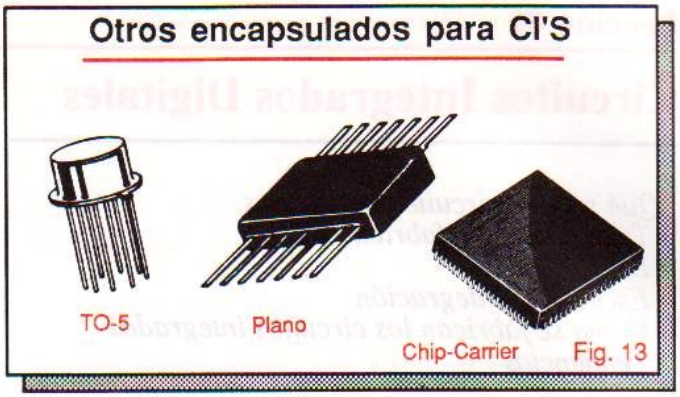


Fig. 13

SMT o de *montaje superficial* (figura 14). Los chips SMT son casi 4 veces más pequeños que los DIP equivalentes y no requieren de perforaciones para su instalación: se sueldan directamente a los trazos de circuito impreso.

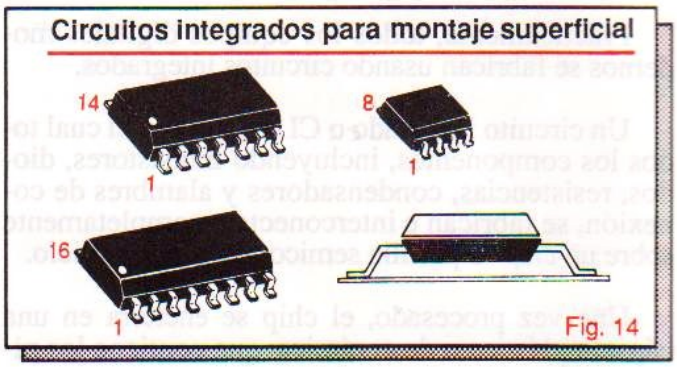


Fig. 14

La miniaturización introducida por la tecnología de montaje superficial o SMT (Surface-Mount Technology) es la que ha permitido, por ejemplo, obtener calculadoras del tamaño de una tarjeta de crédito.

Este tipo de encapsulado es cada vez más popular y en el futuro será uno de los más utilizado por la sencillez de su manufactura y otras ventajas, especialmente económicas.

Tecnologías de fabricación

Los circuitos integrados digitales se pueden clasificar en dos grandes grupos de acuerdo al tipo de transistores utilizados para implementar sus funciones internas de conmutación: bipolares y MOS.

Los circuitos integrados bipolares se fabrican con transistores bipolares tipo NPN y PNP y los de tipo MOS utilizan MOSFETs (transistores de efecto de campo de compuerta aislada).

Dentro de cada categoría, los fabricantes han desarrollado una amplia variedad de *familias lógicas* de circuitos integrados tanto MOS como bipolares.

Una familia lógica es un grupo de chips o módulos funcionales, fabricados de acuerdo a la misma tecnología y eléctricamente compatibles, es decir se pueden interconectar directamente entre sí para configurar cualquier tipo de sistema digital.

Algunas veces es posible interconectar circuitos de dos familias diferentes adaptando los niveles de voltaje entre ellos mediante *interfaces* apropiadas.

Dependiendo de cómo se interconecten estos bloques lógicos, usted puede construir un computador, una calculadora, un sintetizador de música, un multímetro digital, un contador de eventos, un sistema de control industrial y miles más de posibilidades, limitadas únicamente por su imaginación.

Las familias bipolares más conocidas son la RTL (lógica de resistor a transistor), la DTL (lógica de diodo a transistor), la TTL (lógica de transistor a transistor), la ECL (lógica de emisor acoplado) y la I^2L (lógica de inyección integrada).

Las dos primeras familias son completamente obsoletas en la actualidad pero fueron muy populares en los inicios de la electrónica digital.

Dentro de las familias bipolares, los circuitos más utilizados son los TTL. La familia ECL se utiliza principalmente en aplicaciones de muy alta frecuencia y la I^2L en aplicaciones de control. Los dispositivos de esta última familia son generalmente *híbridos*, es decir realizan operaciones análogas y digitales en una misma pastilla.

Las familias MOS más conocidas son la CMOS (lógica de transistores MOSFET complementarios), la PMOS (lógica de transistores MOSFET canal P) y la NMOS (lógica de transistores MOSFET canal N). Los dispositivos de estas familias se caracterizan por su bajo consumo de potencia y su alta capacidad de integración.

Dentro de la familia MOS, los circuitos más utilizados son los CMOS. Las tecnologías PMOS y NMOS se utilizan principalmente en la fabricación de microprocesadores, memorias, calculadoras, etc.

Los circuitos integrados digitales TTL se caracterizan por su bajo costo, su alta velocidad, su moderada inmunidad al ruido y otros factores que expondremos más adelante.

La serie más popular de esta familia es la 74XX, constituida por los chips cuya referencia comienza por 74 como el 7400, 7404, 7447, 74LS04, 74L93, 74S181, 74ALS1035, etc.

Los circuitos integrados CMOS se caracterizan, entre otras cosas, por su amplio rango de voltajes de operación, su bajo consumo de corrriente y su alta inmunidad al ruido.

Una de las series más populares de esta familia es la 40XXB, constituida por los chips cuya referencia comienza por 40 ó 45 y termina en B como 4017B, 40163B, 4522B, 4543B, etc.

Las familias lógicas TTL y CMOS se analizan extensamente en la lección 2. La mayoría de experimentos, proyectos y aplicaciones de este curso emplean circuitos integrados TTL y CMOS. Por esta razón es importante que usted conozca sus características y restricciones y los aprenda a utilizar eficientemente.

El cuadro de la figura 15 resume las dos grandes familias (bipolar y MOS) de circuitos integrados digitales y sus correspondientes subdivisiones.

Breve historia

El primer circuito integrado digital conocido fue concebido por Jack Kilby de Texas Instruments en 1959, más de una década después de la invención

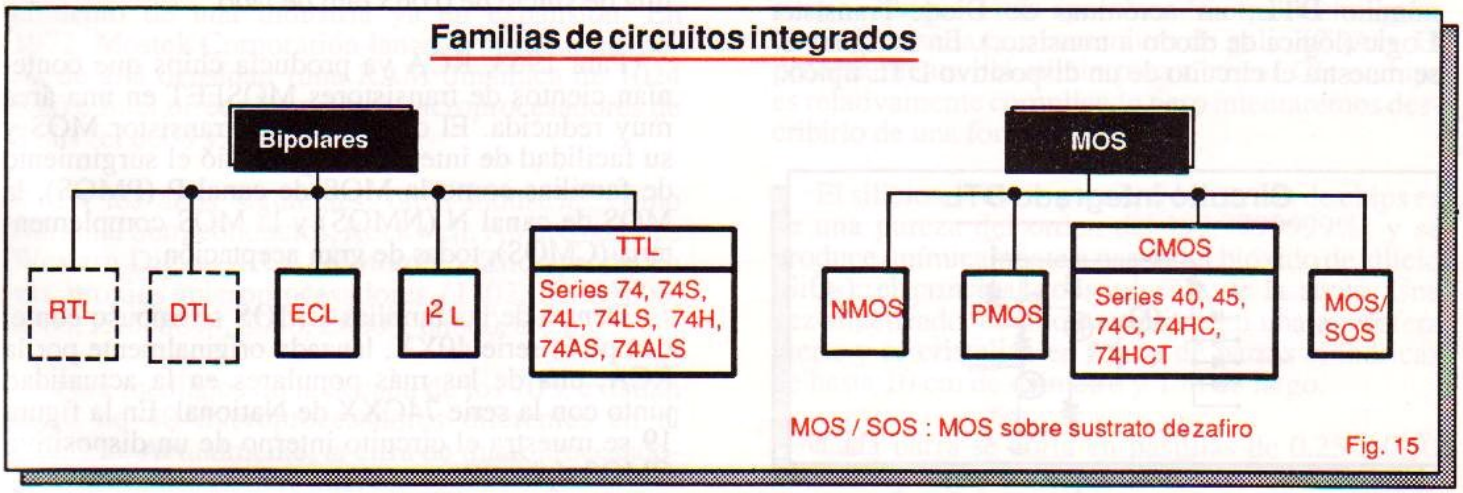


Fig. 15

del transistor en los Laboratorios Bell (1947). Se trataba de un flip-flop desarrollado enteramente sobre un sustrato de germanio.

El flip-flop de Kilby contenía apenas 4 transistores, una cifra insignificante comparada con los casi 1.000.000 (!Un millón¡) de transistores de un microprocesador moderno, como el 68030 de Motorola o el 80486 de Intel.

Veamos entonces, a grandes rasgos, cómo ha evolucionado la tecnología de los circuitos integrados desde sus comienzos hasta nuestros días.

La primera familia de circuitos integrados digitales comercialmente disponible fue la serie 900 de Fairchild Semiconductor, introducida en 1961. Los chips de esta familia, denominada **RTL**, operaban a 3.2 V y utilizaban internamente resistencias y transistores para realizar operaciones lógicas.

En la figura 16 se muestra el circuito interno de un dispositivo RTL típico. RTL es un acrónimo de Resistor-Transitor Logic (lógica de resistencia a transistor).

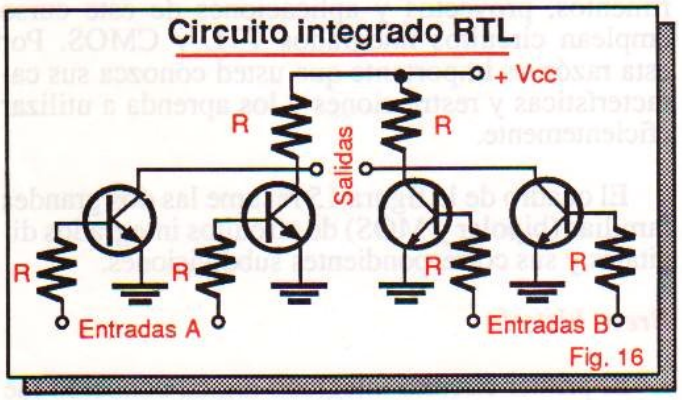


Fig. 16

La familia RTL dio paso a otra familia de circuitos integrados digitales construidos a base de diodos y transistores. A esta nueva familia se le denomino **DTL**, un acrónimo de Diode-Transistor Logic (lógica de diodo a transistor). En la figura 17 se muestra el circuito de un dispositivo DTL típico.

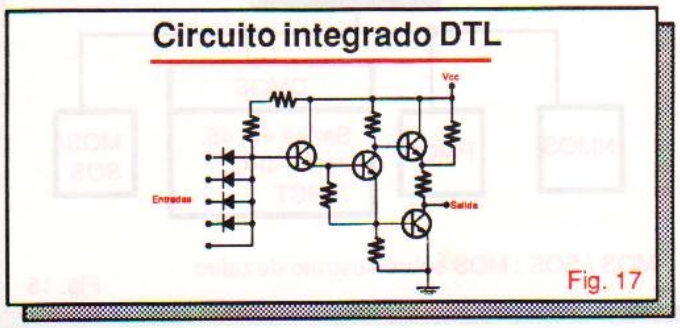


Fig. 17

La siguiente familia en aparecer (1962) fue la **TTL**, que utilizaba sólo transistores y era más rápida que sus predecesoras. TTL es un acrónimo de Transistor-Transistor Logic (lógica de transistor a transistor). Los primeros trabajos en TTL fueron realizados por James Buie de Pacific Semiconductors (ahora subsidiaria de TRW).

Con el tiempo se impuso en el mercado la serie TTL 74XX, lanzada originalmente por Texas Instruments, la cual sigue siendo una de las más utilizadas y económicas. En la figura 18 se muestra el circuito de un dispositivo TTL típico.

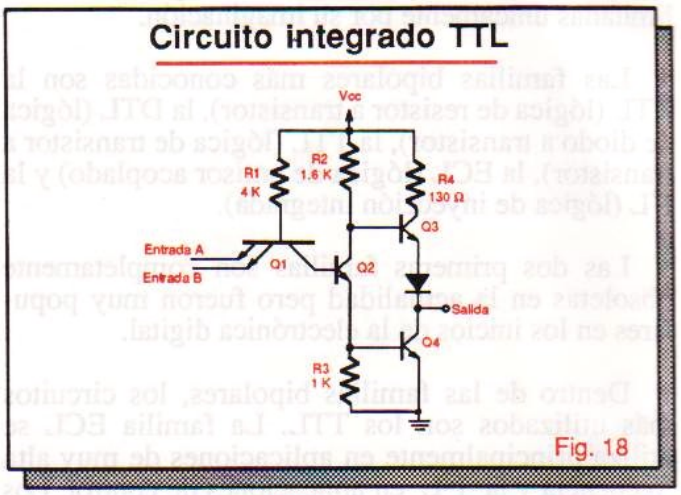


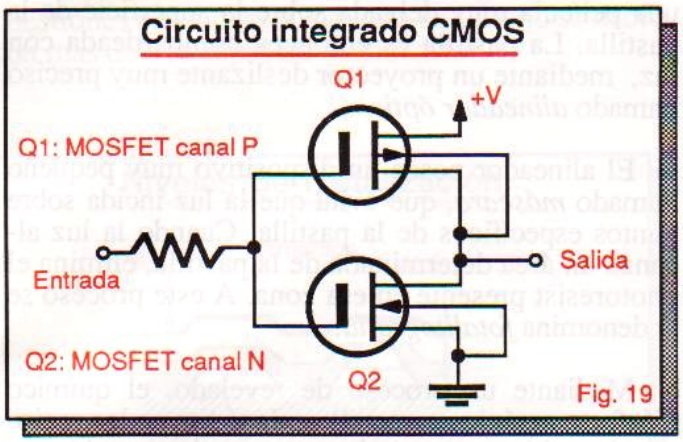
Fig. 18

Mientras se desarrollaba la tecnología bipolar o TTL, algunos fabricantes, especialmente RCA, concentraban sus esfuerzos en los transistores de efecto de campo (FETs) y sus aplicaciones. En 1957, John Wallmark de RCA patentó el FET.

En 1962, Steven Hofstein y Frederic Heiman, también de RCA, desarrollaron el transistor MOS o MOSFET (FET de compuerta aislada). A finales de este año, Hofstein y Heiman lograron fabricar el primer circuito integrado MOS, el cual contenía 16 transistores MOSFET distribuidos sobre una pastilla de silicio de 0.063 mm de lado.

Para 1963, RCA ya producía chips que contenían cientos de transistores MOSFET en una área muy reducida. El desarrollo del transistor MOS y su facilidad de integración permitió el surgimiento de familias como la MOS de canal P (PMOS), la MOS de canal N (NMOS) y la MOS complementaria (CMOS), todas de gran aceptación.

Dentro de las familias **CMOS** se impuso con el tiempo la serie 40XX, lanzada originalmente por la RCA, una de las más populares en la actualidad junto con la serie 74CXX de National. En la figura 19 se muestra el circuito interno de un dispositivo CMOS típico.



A pesar de que los circuitos integrados MOS prometían ser más simples de procesar, consumían menos potencia y pemitían mayores niveles de integración que los bipolares, existían serios problemas en su fabricación, especialmente su extrema sensibilidad a la electricidad estática (ESD).

Además, los dispositivos MOS eran más lentos que los bipolares y requerían diferentes fuentes de alimentación. Debido a estos y otros inconvenientes, la tecnología MOS no tuvo mucha aceptación en sus comienzos.

Durante la mayor parte de los años 60's, sólo dos compañías, General Microelectronics y General Instruments producían chips MOS. Incluso RCA, pionero de la tecnología MOS, desplazó la mayor parte de su interés hacia la tecnología bipolar, que era económicamente más rentable.

Sin embargo, la tecnología MOS resurgió con fuerza en 1967 cuando Fairchild lanzó al mercado la primera memoria MOS (una ROM de 64 bits) y se consolidó definitivamente en junio de 1971 con la introducción, por parte de Intel Corporation, del primer microprocesador (el 4004, de 4 bits).

Posteriores avances en los procesos de fabricación de los circuitos integrados aceleraron el crecimiento de una industria ya en expansión. En 1972, Mostek Corporatión lanza la primera memoria de alta densidad (una RAM dinámica de 1024 bits) e Intel ofrece los primer microprocesadores de 8 bits (el 8008 y el 8080).

En los años siguientes, otras industrias como National Semiconductor, Rockwell, AMI, Signetics Western Digital, RCA, Motorola y Zilog producen sus propios microprocesadores (1802, TMS1000, 6800, Z80, 8048, 8086, Z8000, 68000, etc.).

Para mediados de la década de los 70's, existían cerca de 40 microprocesadores diferentes en el mercado. Actualmente, la cifra de microprocesadores disponibles es muy alta.

Escalas de integración

De acuerdo a su complejidad, los circuitos integrados digitales se clasifican en 4 categorías básicas llamadas SSI, MSI, LSI y VLSI. Esta clasificación se fundamenta en la cantidad de compuertas utilizadas para implementar la función propia del chip. Como sabemos, las compuertas son los bloques constructivos básicos de todos los circuitos digitales.

SSI significa **S**mall **S**cale **I**ntegration (integración en pequeña escala) y comprende los chips que contienen menos de 13 compuertas. Ejemplos: compuertas y flip-flops. Los CI SSI se fabrican principalmente empleando tecnologías TTL, CMOS y ECL. Los primeros circuitos integrados eran SSI.

MSI significa **M**edium **S**cale **I**ntegration (integración en mediana escala) y comprende los chips que contienen de 13 a 100 compuertas. Ejemplos: codificadores, registros, contadores, multiplexores, decodificadores, demultiplexores. Los CI MSI se fabrican empleando tecnologías TTL, CMOS y ECL.

LSI significa **L**arge **S**cale **I**ntegration (integración en alta escala) y comprende los chips que contienen de 100 a 1000 compuertas. Ejemplos: memorias, unidades aritméticas y lógicas (ALU's), microprocesadores de 8 y 16 bits. Los CI LSI se fabrican principalmente empleando tecnologias I^2L, NMOS y PMOS.

VLSI significa **V**ery **L**arge **S**cale **I**ntegration (integración en muy alta escala) y comprende los chips que contienen más de 1000 compuertas. Ejemplos: microprocesadores de 32 bits, microcontroladores, sistemas de adquisición de datos. Los CI VLSI se fabrican también empleando tecnologías I^2L, NMOS Y PMOS.

Cómo se fabrican los circuitos integrados

Prácticamente, todos los CI digitales disponibles en la actualidad se fabrican a partir de pastillas de silicio, aunque están apareciendo otras tecnologías como la basada en el arseniuro de galio (GaAs). El procesamiento del silicio para obtener CIs o chips es relativamente complicado pero intentaremos describirlo de una forma sencilla.

El silicio utilizado para la fabricación de chips es de una pureza del orden del !99.9999999%¡ y se produce químicamente a partir del bióxido de silicio (SiO_2), el principal constituyente de la arena. Una vez sintetizado, el silicio se funde en una atmósfera inerte y se cristaliza en forma de barras cilíndricas de hasta 10 cm de diámetro y 1 m de largo.

Cada barra se corta en pastillas de 0.25 a 0.50 mm de espesor y las superficies de estas últimas se

pulen hasta quedar brillantes (figura 20). Dependiendo de su tamaño, se obtienen varios cientos de circuitos idénticos (chips) sobre ambas superficies mediante un proceso llamado *planar*, el mismo utilizado para producir transistores en masa.

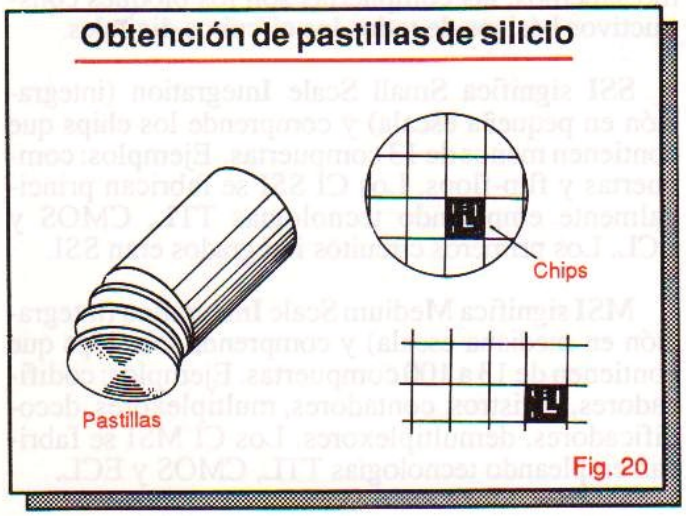


Fig. 20

Para fabricar un chip, las pastillas de silicio se procesan primero para hacer transistores. Una pastilla de silicio por sí misma es aislante y no conduce corriente. Los transistores se crean agregando impurezas como fósforo o arsénico a determinadas regiones de la pastilla. Las conexiones se realizan a través de líneas metálicas.

El proceso de agregado de impurezas se denomina *dopado*. Los transistores y las líneas metálicas de contacto se denominan *rasgos*. El dopado se realiza por *difusión* a altas temperaturas, exponiendo la pastilla al vapor de las impurezas para que sus átomos penetren selectivamente en el silicio.

Cada rasgo se forma sobre la pastilla rociando en las regiones seleccionadas un químico protector sensible a la luz llamado *photoresist*, el cual forma una película muy delgada sobre la superficie de la pastilla. La pastilla es entonces bombardeada con luz, mediante un proyector deslizante muy preciso llamado *alineador óptico*.

El alineador posee un dispositivo muy pequeño llamado *máscara*, que evita que la luz incida sobre puntos específicos de la pastilla. Cuando la luz alcanza un área determinada de la pastilla, elimina el photoresist presente en esa zona. A este proceso se le denomina *fotolitografía*.

Mediante un proceso de revelado, el químico (fósforo, arsénico o metal) se deposita en las regiones descubiertas por la luz e ignora las encubiertas por la máscara. Estas últimas zonas aún permanecen recubiertas de " photoresist ".

La precisión del alineador óptico determina qué tan fino puede hacerse un rasgo. A comienzos de los 70's, era difícil hacer transistores de menos de 10 micras de tamaño. Ahora, los transistores alcanzan tamaños inferiores a una micra. Esto permite una alta densidad y mejora la velocidad de respuesta de los dispositivos.

A continuación, la pastilla se calienta a altas temperaturas. Esto origina que el silicio no procesado de la superficie se convierta en óxido de silicio (SiO_2). El SiO_2 se esparce sobre la superficie de la pastilla y forma sobre la misma una delgada película aislante de unas pocas micras de espesor.

De este modo se obtiene el primer nivel de *metalización* del chip. Para obtener una nueva capa de metalización, el SiO_2 se trata nuevamente con "photoresist" y se expone al alineador óptico, repitiéndose el mismo procedimiento seguido con el silicio del primer nivel (figura 21).

Las diferentes capas van creciendo una sobre otra formando una estructura parecida a un sandwich, con el SiO_2 como el pan y el metal o el sili-

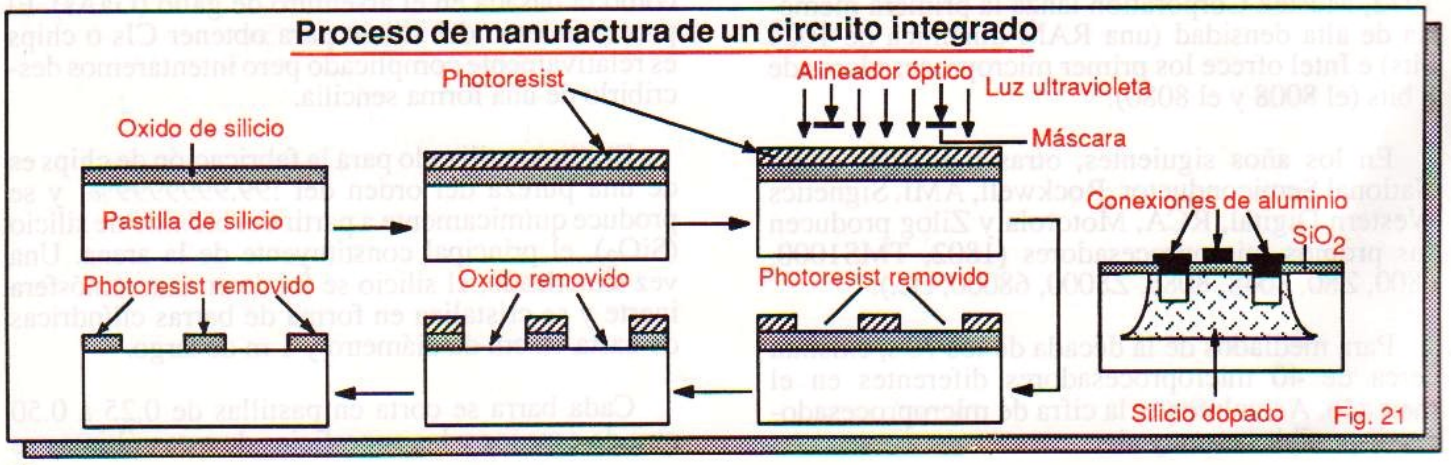


Fig. 21

cio dopado como la salchicha (figura 22). Por cuestiones prácticas, la mayoría de CI's no se hacen con más de tres capas de metalización.

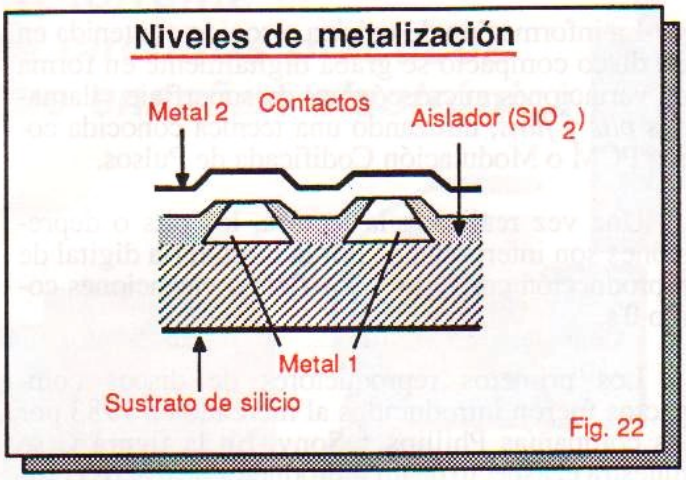


Fig. 22

Tendencias

Los circuitos integrados no remplazaron los circuitos de componentes discretos de la noche a la mañana. Los primeros *chips* eran frecuentemente más lentos y costosos y consumían más potencia que sus contrapartes discretas a transistores. Esto creó cierta resistencia a la nueva tecnología.

Los circuitos integrados de hoy resultan ser mucho más baratos y rápidos que hace dos décadas y se ha prestado particular atención al desarrollo de nuevos *chips* que consuman menos potencia que sus predecesores. Un ejemplo de esta búsqueda es el circuito integrado 7555, la versión CMOS del popular CI 555 (figura 23).

Los *chips* de baja potencia representan una de las más importantes tendencias en la tecnología de los circuitos integrados digitales modernos. En los años venideros, los chips CMOS seguramente dominarán el mercado, desplazando a los TTL.

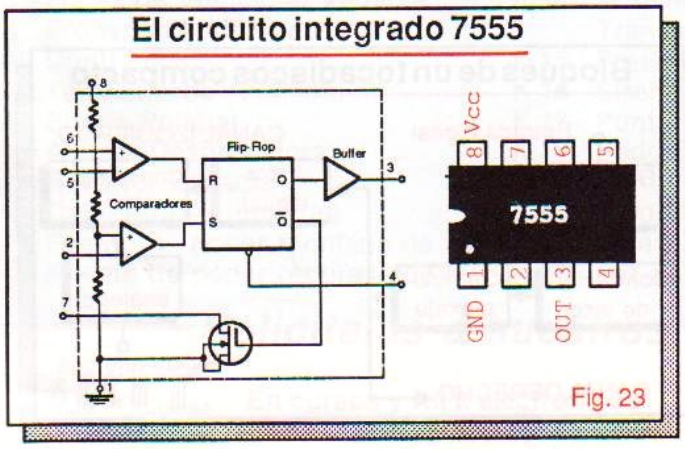


Fig. 23

Actividad práctica Nº 1

Construcción del módulo 1: 4 monitores lógicos. Primera parte

En la figura A1 se muestra el diagrama esquemático del módulo 1. Cada monitor consiste de una resistencia de 1 KΩ, un LED y una compuerta NAND conectada como inversor. Las 4 compuertas NAND provienen de un circuito integrado CMOS 4011B. Todos estos componentes se montan sobre una tarjeta de circuito impreso.

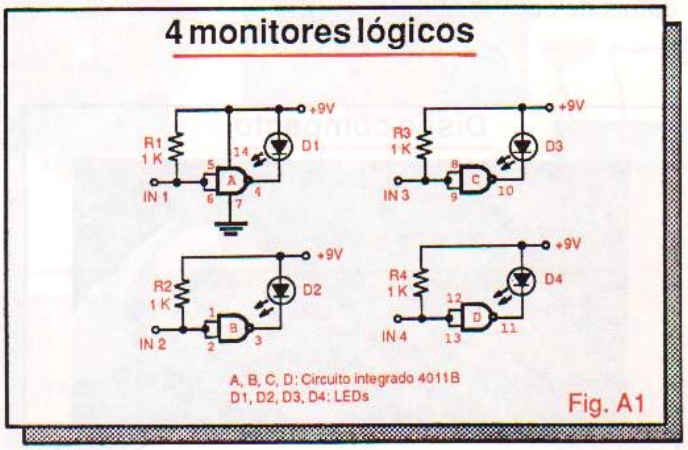


Fig. A1

La tensión de alimentación (+V) se obtiene del circuito bajo prueba. Cuando se aplica un **bajo** a la entrada de un monitor, el LED respectivo se apaga, y cuando se aplica un **alto** o la entrada está al aire, el LED permanece iluminado.

En la figura A2 se muestran el circuito impreso a tamaño natural y la guía de localización de componentes del módulo 1. En las siguientes actividades (página 26) suministraremos las instrucciones de ensamble, paso a paso, de este módulo.

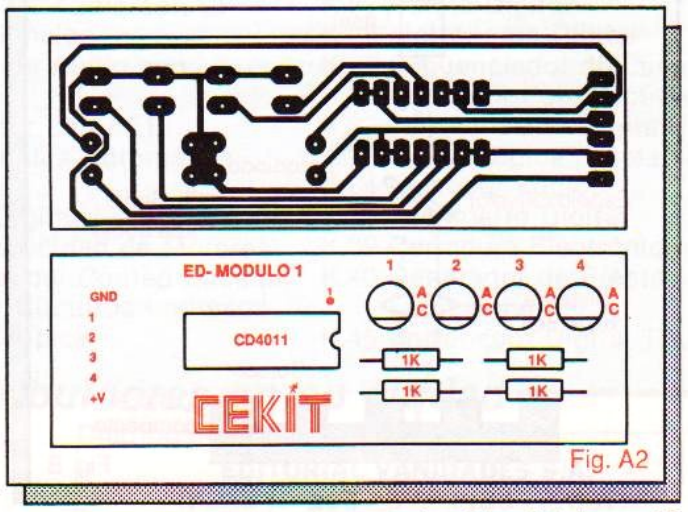


Fig. A2

El disco compacto o "compact disc" (CD)

Qué es un disco compacto

El disco compacto o CD (figura A) es el sistema de grabación de sonido más popular en la actualidad. La calidad del sonido suministrado por un disco compacto es superior a la de cualquier otro sistema conocido (discos plásticos o LDs, casetes, cintas de carrete abierto, etc).

Disco compacto

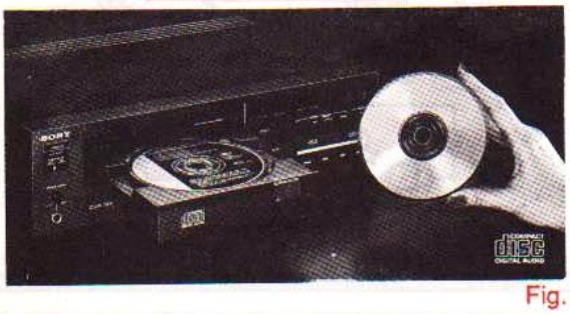


Fig. A

Los discos compactos se graban por una cara, proporcionan cerca de 74 minutos de audio y se leen ópticamente, sin ningún tipo de contacto mecánico, mediante un sistema de rayo láser. Esto proporciona una extrema precisión, una ausencia total de ruido y una larga vida útil. En la figura B se resume el proceso de lectura de un disco compacto.

Lectura de un disco compacto

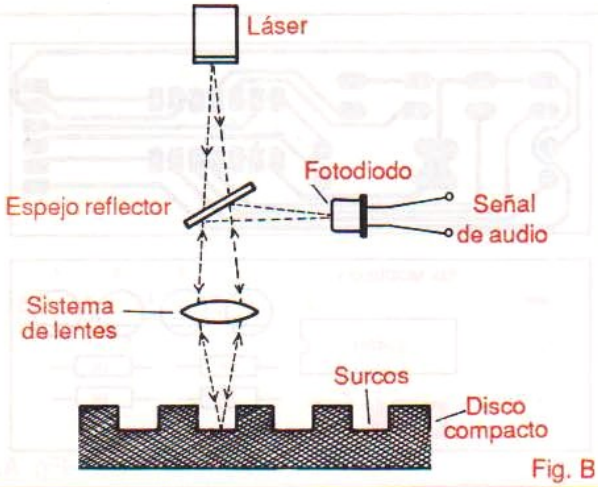


Fig. B

La información de música o sonido contenida en un disco compacto se graba digitalmente en forma de variaciones microscópicas de superficie, llamadas *pits* y *flats*, utilizando una técnica conocida como PCM o Modulación Codificada de Pulsos.

Una vez realizada la lectura, los pits o depresiones son interpretados por la circuitería digital de reproducción como **1**'s y los flats o elevaciones como **0**'s.

Los primeros reproductores de discos compactos fueron introducidos al mercado en 1983 por las compañías Phillips y Sony. En la figura C se muestra el aspecto de un reproductor de discos compactos portátil moderno. Su aspecto es muy parecido al de una grabadora convencional

Tocadiscos compacto portátil

Fig. C

En la figura D se muestra el flujo de señales en un reproductor de discos compactos típico. La mayor parte del proceso tiene lugar en la sección "filtro digital". Este bloque procesa la señal digital casi inmediatamente después de haber sido recibida del disco.

Bloques de un tocadiscos compacto

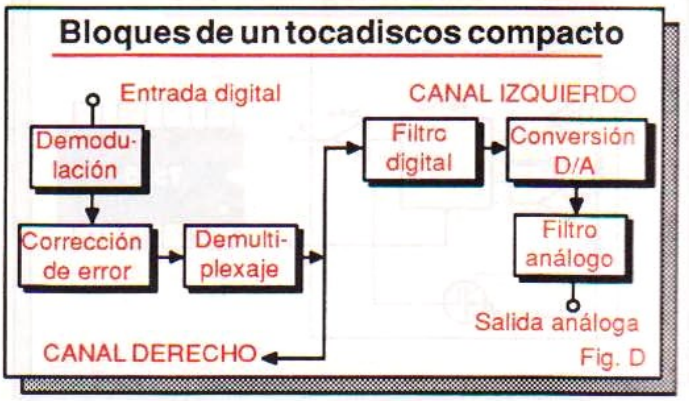


Fig. D

Familias lógicas de circuitos integrados

- *Qué es una familia lógica*
- *Características generales de las familias lógicas*
- *Niveles lógicos de voltaje*
- *Circuitos integrados TTL*
- *Familia TTL estándar*
- *Características de los circuitos integrados TTL*
- *Otros circuitos integrados TTL*
- *Circuitos integrados CMOS*
- *Familia CMOS estándar*
- *Características de los circuitos integrados CMOS*
- *Otros circuitos integrados CMOS*
- *Comparación de las familias lógicas*
- *El fenómeno de las descargas electrostáticas*
- *Actividad práctica Nº 2*

Qué es una familia lógica

Como se dijo anteriormente, una familia lógica es un grupo de dispositivos digitales que comparten una tecnología común de fabricación y tienen estandarizadas sus características de entrada y de salida; es decir, son compatibles entre sí.

Como consecuencia de la estandarización, la interconexión entre dispositivos lógicos de una misma familia es particularmente sencilla y directa: no requiere de etapas adicionales de acoplamiento.

En esta sección daremos un vistazo general a las familias lógicas más comunes. Enfocaremos específicamente nuestra atención en la descripción de las familias TTL y CMOS, por ser las más populares y utilizadas.

Características generales de las familias lógicas

Todas las familias o tecnologías de fabricación de circuitos integrados digitales se agrupan en dos categorías generales: bipolares y MOS (figura 15).

Las características más importantes de un circuito integrado digital son su velocidad, su consumo de potencia, su inmunidad al ruido y su confiabilidad. A continuación se definen estos términos, desde un punto de vista general.

La **velocidad** mide la rapidez de respuesta de las salidas de un circuito digital a cualquier cambio en sus entradas. La velocidad es una consideración importante en el diseño de sistemas que deben realizar cálculos numéricos o en circuitos que trabajan con señales de alta frecuencia.

El **consumo de potencia** mide la cantidad de corriente o de potencia que consume un circuito digital en operación. El consumo de potencia es una consideración importante en el diseño de sistemas operados por baterías.

La **inmunidad al ruido** mide la sensibilidad de un circuito digital al ruido electromagnético ambiental. La inmunidad al ruido es una consideración importante en el diseño de sistemas que deben trabajar en ambientes ruidosos como automóviles, máquinas, circuitos de control industrial, etc.

La **confiabilidad** mide el período útil de servicio de un circuito digital, es decir, cuánto tiempo se espera que trabaje sin fallar.

Niveles de voltaje y estados lógicos

En todos los circuitos digitales prácticos los estados lógicos 1 y 0 se implementan con niveles de voltaje. Estos niveles tienen rangos muy definidos, separados por una zona de valores inválidos como se muestra en la figura 24.

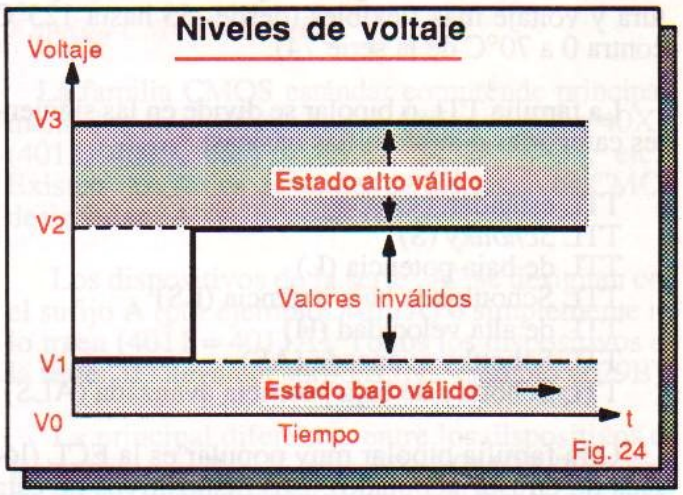


Fig. 24

En esta figura, el nivel **bajo** válido es el rango de voltajes entre V0 y V1, mientras que el nivel **alto** válido es el rango de voltajes entre V2 y V3.

Los voltajes superiores a V3 ó inferiores a V0 son generalmente dañinos para los dipositivos digitales y deben evitarse. Generalmente, V0 corresponde a un nivel de 0 voltios y V3 al valor del voltaje de alimentación (5V, 9V, etc.).

La zona de niveles inválidos entre V1 y V2 es crítica. En esta área, los circuitos digitales trabajan en forma errática porque no saben qué hacer. Un voltaje en ese rango puede ser interpretado como un **1** lógico o como un **0** lógico o no producir efecto alguno.

Los niveles de voltaje en los circuitos integrados digitales varían de acuerdo con la familia lógica (TTL o CMOS) a la que pertenece el dispositivo.

FAMILIA LOGICA TTL

La familia lógica **TTL** es quizás la más antigua y común de todas las familias lógicas de circuitos integrados digitales. La mayor parte de los *chips* SSI y MSI se fabrican utilizando tecnología TTL.

Los circuitos integrados TTL implementan su lógica interna, exclusivamente, a base de transistores NPN y PNP, diodos y resistencias.

La primera serie de dispositivos digitales TTL fue lanzada por la Texas Instruments en 1964. Los chips TTL se usan en toda clase de aplicaciones digitales, desde el más sencillo computador personal hasta el más sofisticado robot industrial. Los circuitos TTL son rápidos, versátiles y muy económicos.

La familia TTL está disponible en dos versiones: la serie 54 y la serie 74. La primera se destina a aplicaciones militares y la segunda a aplicaciones industriales y de propósito general. Los dispositivos de la serie 54 tienen rangos de operación de temperatura y voltaje más flexibles (desde -55 hasta 125°C contra 0 a 70°C de la serie 74).

La familia TTL o bipolar se divide en las siguientes categorías o subfamilias básicas:

TTL estándar.
TTL *Schottky* (S)
TTL de baja potencia (L)
TTL Schottky de baja potencia (LS)
TTL de alta velocidad (H)
TTL Schottky avanzada (AS)
TTL Schottky de baja potencia avanzada (ALS)

Otra familia bipolar muy popular es la ECL (lógica de emisor acoplado). Los dispositivos de esta familia se caracterizan por su rapidez, pero consumen mucha potencia, son costosos y su manufactura es relativamente compleja. Su uso se limita a aplicaciones de muy alta velocidad.

Familia TTL estándar

La familia TTL estándar comprende principalmente los dispositivos que se designan como 74xx (7400, 7447, etc). 74xxx (74123, 74193, etc.), 8xxx (8370, 8552, etc.) y 96xx (9601, 9615, etc). En este curso, trataremos con preferencia las series 74xx y 74xxx que son las más utilizadas en los circuitos modernos.

Existe una gran cantidad de funciones lógicas que se realizan con esta tecnología. Entre las principales tenemos: compuertas, decodificadores, contadores, *flip-flops*, sumadores, multiplexores y muchas otras que iremos estudiando a medida que avancemos en el curso.

Características de los circuitos integrados TTL

Las características más notables de los circuitos integrados de la familia TTL estándar son, a grandes rasgos, los siguientes:

Alta velocidad de operación. Pueden trabajar generalmente a frecuencias de 18 a 20 MHz y en algunos casos hasta 80 MHz. La velocidad de operación se expresa generalmente en términos del tiempo o retardo de propagación del chip.

El *tiempo o retardo de propagación* de un circuito digital es el tiempo que toma un cambio lógico en la entrada en propagarse a través del dispositivo y producir un cambio lógico en la salida.

Los tiempos de propagación en TTL son típicamente del orden de 2 a 30 nanosegundos por compuerta.

Alta disipación de potencia. Es una desventaja asociada con la alta velocidad de operación. En general, cuanto más rápido sea un circuito, más potencia consume y viceversa. La mayoría de los circuitos TTL disipan, típicamente, de 1 a 25 milivatios por compuerta.

Tensión de alimentación nominal de +5V. Los circuitos TTL, en general, pueden operar con tensiones de CC entre 4.75 y 5.25 V pero el valor nominal de la tensión de trabajo es +5 V.

Por esta razón, los aparatos que incluyen circuitos integrados TTL se deben alimentar con una fuente regulada de 5 voltios.

Niveles de voltaje de 0 a 0.8 V para el estado bajo y de 2.4 a 5.0 V para el estado alto. En general, los circuitos TTL interpretan cualquier voltaje entre 0 y 0.8V como un cero (**0**) lógico o **bajo** y cualquier voltaje entre 2.4 y 5V como un uno (**1**) lógico o **alto**.

El máximo voltaje positivo que puede aplicarse a una entrada TTL es +5.5V y el máximo negativo es - - 0.5V. Al excederse estos parámetros, los dispositivos TTL generalmente se destruyen.

Abanicos de entrada (fan-in) y de salida (fan-out)

La familia TTL utiliza dos parámetros para determinar cuántos dispositivos TTL se pueden conectar entre sí. Estos parámetros se denominan abanico de entrada (*fan in*) y abanico de salida (*fan out*).

El **fan-in** mide el efecto de carga que presenta una entrada a una salida. Cada entrada de un circuito TTL estándar se comporta como una *fuente de corriente* capaz de suministrar 1.8 mA. A este valor de corriente se le asigna un fan-in de **1**.

El **fan-out** mide la capacidad de una salida de manejar una o más entradas. Cada salida de un circuito TTL estándar se comporta como un *disipador de corriente* capaz de aceptar hasta 18 mA, es decir de manejar hasta 10 entradas TTL estándares. Por tanto, el fan-out de una salida TTL estándar es **10**.

Existen dispositivos TTL especiales llamados *buffers* (separadores) y *drivers* (manejadores) que tienen fan-outs de 30, 50 e incluso 100. Se utilizan en aplicaciones donde una determinada línea de salida debe manejar al mismo tiempo un gran número de líneas de entrada. Los buffers y drivers se estudian en detalle en las lecciones 6 y 8.

Otros circuitos integrados TTL

Existen varias series o subfamilias TTL, además de la serie TTL estándar 74. Cada una de estas subfamilias posee características propias que las hacen adecuadas para aplicaciones o necesidades muy específicas. Las más conocidas son:

• **TTL de baja potencia.** Comprende los dispositivos designados como 74Lxx y 74Lxxx; por ejemplo: 74L00, 74L04. Consumen 10 veces menos potencia que los dispositivos TTL estándares correspondientes pero son 4 veces más lentos.

• **TTL de alta velocidad.** Comprende los dispositivos designados como 74Hxx y 74Hxxx; por ejemplo: 74H05, 74H123. Consumen 2.5 veces más potencia que los dispositivos TTL estándares pero son 2 veces más rápidos.

• **TTL Schottky.** Comprende los dispositivos designados como 74Sxx y 74Sxxx; por ejemplo: 74S181,74S11. Consumen 1.8 veces más potencia que los dispositivos TTL estándares pero son 4 veces más rápidos.

• **TTL Schottky de baja potencia.** Comprende los dispositivos designados como 74LSxx y 74LSxxx (74LS83,74LS221, etc). Consumen 5 veces menos potencia que los dispositivos TTL estándares y son igual de rápidos. Esta es la subfamilia más utilizada entre todas las divisiones de la familia TTL.

• **TTL Schottky avanzada de baja potencia.** Comprende los dispositivos designados como 74ALSxx y 74ALSxxx; por ejemplo: 74ALS00, 74ALS73. Consumen la mitad de la potencia requerida por los dispositivos LS equivalentes y son el doble de rápidos.

• **TTL Schottky avanzada.** Comprende los dispositivos designados como 74ASxx y 74ASxxx; por ejemplo 74AS00, 74AS73. Proporciona los más cortos tiempos de propagación que el estado actual de la tecnología bipolar puede ofrecer y su consumo es intermedio entre TTL estándar y LS.

LA FAMILIA LOGICA CMOS

La familia lógica **CMOS** es, junto con la TTL, una de las familias lógicas más populares. Utiliza transistores MOSFET complementarios (canal N y canal P) como elementos básicos de conmutación.

CMOS es una abreviación de **C**omplementary **M**etal **O**xide **S**emiconductors (semiconductores complementarios de óxido metálico).

Los circuitos integrados digitales fabricados mediante tecnología CMOS se pueden agrupar en las siguientes categorías o subfamilias básicas:

CMOS estándar.
CMOS de alta velocidad (HC)
CMOS compatible con TTL (HCT)
CMOS equivalente a TTL (C)

Familia CMOS estándar

La familia CMOS estándar comprende principalmente los dispositivos que se designan como 40XX (4012, 4029, etc.) y 45XX (4528, 4553, etc.). Existen dos series generales de dispositivos CMOS designadas "A" y "B".

Los dispositivos de la serie "A" se designan con el sufijo A (por ejemplo, 4011A) o simplemente no lo traen (4011 = 4011A). Todos los dispositivos de la serie "B" llevan el sufijo B (por ejemplo 4029B).

La principal diferencia entre los dispositivos de las series A y B está en que los CMOS "B" contienen una circuitería interna de protección que reduce el riesgo de daño del dispositivo por el fenómeno de descarga electrostática.

De otro lado, los dispositivos CMOS "B" tienen frecuencias de operación más altas, tiempos de propagación más cortos y mayor capacidad de salida (fan-out) que los dispositivos de la serie "A". En este curso se trabaja con dispositivos de ambas series (40XX, 40XXB, 45XX y 45XXB) pero preferiblemente con los de la serie "B".

Características de los circuitos integrados CMOS

Las características más sobresalientes de las familias CMOS estándares 40 y 45 son, a grandes rasgos, las siguientes:

Baja disipación de potencia. Es la ventaja más sobresaliente. En estado de reposo, una compuerta CMOS típica consume alrededor de 10 nanovatios. Este bajo consumo de potencia simplifica el diseño y el costo de la fuente de alimentación.

Por esta razón, los circuitos integrados CMOS se utilizan extensamente en equipos operados por pilas o baterías.

Buena velocidad de operación. Los circuitos integrados CMOS son típicamente más lentos que los TTL pero suficientemente rápidos para la mayoría de las aplicaciones. Pueden operar a frecuencias hasta de 10 MHz y tienen tiempos de propagación del orden de 10 a 50 nanosegundos por compuerta.

Amplios márgenes de tensión de alimentación. Los dispositivos de la serie 40XXA pueden operar con tensiones entre +3 y +15 voltios y los de las serie 40XXB con tensiones entre +3 y +18 voltios. La tensión de alimentación se designa como VDD. Algunos valores típicos para VDD son +5V y +10V.

Este amplio rango de alimentación permite utilizar fuentes de voltajes no reguladas.

Cuando se emplean circuitos TTL y CMOS en el mismo sistema, se utiliza generalmente una tensión de alimentación de +5V.

Cuando hay circuitos TTL y CMOS trabajando a tensiones diferentes deben hacerse compatibles los niveles lógicos de ambas familias mediante circuitos apropiados de *interface*. El tema de las interfaces se trata en la lección 8.

Niveles de voltaje de 0 a 0.3 VDD, para el estado bajo y de 0.7 VDD a VDD para el estado alto. Por ejemplo, si se utiliza una tensión de alimentación VDD de 10V, los dispositivos CMOS interpretarán un voltaje entre 0 y 3 voltios como un estado lógico **bajo** ó **0**, y un voltaje entre 7 y 10 voltios como un estado lógico **alto** ó **1**.

Alta inmunidad al ruido. Los circuitos CMOS son esencialmente inmunes al ruido electromagnético (EMI) externo generado por aparatos eléctricos, líneas de trasmisión, descargas atmosféricas, etc.

Esta característica los hace excelentes en aplicaciones industriales y automotrices, donde son comunes los altos niveles de ruido.

Otros circuitos integrados CMOS

Además de las series CMOS estándares 40 y 45 existen varias subfamilias CMOS cada vez más importantes. Las más conocidas son:

• **CMOS equivalente a TTL.** Comprende los dispositivos designados como 74CXX y 74CXXX (74C14, 74C164, etc). Son pin por pin y función por función equivalentes a los dispositivos TTL correspondientes (especialmente los de la serie 74L).

Conservan todas las características comunes a los dispositivos CMOS estándares: baja disipación de potencia, buena velocidad de operación, amplios márgenes de voltaje, alta inmunidad al ruido, etc.

Se espera que la 74C sea la serie CMOS estándar del futuro. Es un 50% más rápida que las series 40 y 45, pero consume un 50% más de potencia.

• **CMOS de alta velocidad.** Comprende los dispositivos designados como 74HCxx y 74HCxxx (74HC85, 74HC373, etc). Tienen las mismas características de entrada y de alimentación de los dispositivos CMOS estándares y son pin por pin compatibles con los dispositivos TTL LS correspondientes (74LS85, 74LS373, etc.).

La serie 74HC ofrece velocidades de operación comparables a los de la serie 74LS (TTL Schottky de baja potencia) y superiores a las de las series 40, 45 y 74C.

En los demás aspectos, sus características son similares a las de estas últimas. Siguen siendo sensibles al daño por electricidad estática.

• **CMOS de alta velocidad con entradas TTL.** Comprende los dispositivos designados como 74HCTxx y 74HCTxxx (74HCT74, 74HCT190, etc.). Poseen las mismas características de los dispositivos HC, excepto que sus entradas son compatibles con los niveles lógicos de TTL. Tienen la misma configuración de pines de los dispositivos TTL Schottky de baja potencia o LS.

Los dispositivos HCT constituyen la mejor alternativa de que se dispone actualmente para convertir, total o parcialmente, sistemas basados en lógica TTL a lógica CMOS.

COMPARACION DE LAS FAMILIAS LOGICAS

Una tecnología ideal debería producir dispositivos con una velocidad de operación muy alta y un consumo de potencia muy bajo. Como hemos visto, ninguna de las tecnologías antes analizadas satisface al mismo tiempo ambas condiciones porque las rápidas consumen más potencia y viceversa.

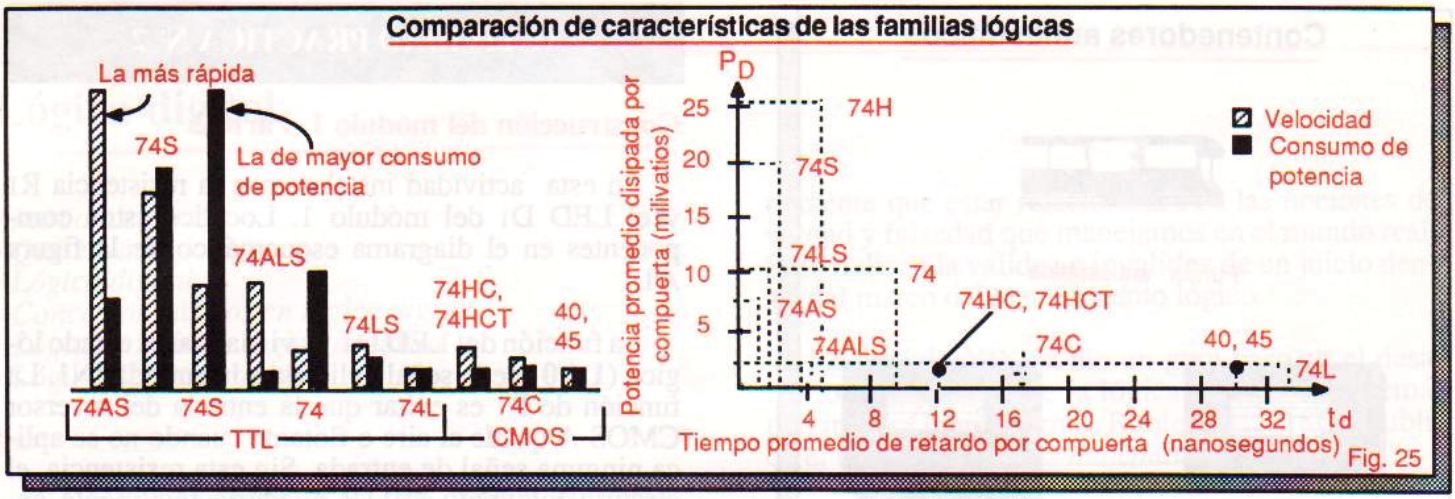


Fig. 25

En la figura 25 se comparan cualitativa y gráficamente las familias TTL 74, 74L, 74H, 74S, 74LS, 74ALS y 74AS y las familias CMOS 40, 45, 74C, 74HC y 74HCT, desde los puntos de vista de velocidad y consumo de potencia.

Como puede verse, los dispositivos fabricados con tecnología CMOS de alta velocidad (HC) son lo más próximo al ideal de familia lógica.

La tecnología HC proporciona el mejor compromiso entre velocidad de operación y consumo de potencia de todas las tecnologías de fabricación de circuitos integrados digitales.

Entre los dispositivos TTL, excluyendo los de las familias avanzadas, sobresalen por sus características de velocidad y consumo los fabricados con tecnología Schottky de baja potencia (LS).

En el momento actual, la 74LS es la serie más importante de la familia TTL y la más utilizada.

EL FENOMENO DE LAS DESCARGAS ELECTROSTATICAS EN CMOS

Todos los dispositivos CMOS son particularmente susceptibles al daño por descarga electrostática (ESD) entre cualquier par de pines.

La electrostática o electricidad estática consiste en la creación, consciente o inconsciente, de altos voltajes en la superficie de un material aislante por efecto de fricción o frotamiento.

Esta sensibilidad a la carga estática se debe a la extremadamente alta impedancia de entrada que caracteriza a los transistores MOS.

Esta alta impedancia permite que se desarrollen fácilmente voltajes prohibitivos, capaces de destruir la delgada capa de óxido aislante que separa la compuerta del canal en estos dispositivos.

La electricidad estática está siempre presente en cualquier ambiente de trabajo. Se genera cada vez que se frotan dos materiales diferentes.

Cuando usted camina a través de una alfombra en un día seco, usted genera un voltaje estático (créalo) de 35000 voltios (35 KV) y manipulando una bolsa plástica usted genera 20000 V (20 KV).

Un circuito integrado CMOS se destruye con voltajes estáticos entre 250 y 3000 V y cuando usted lo manipula inadecuadamente puede aplicarle hasta 6000 voltios de electricidad estática.

El efecto inmediato de una descarga electrostática de alto voltaje en un circuito integrado CMOS es la destrucción definitiva o el deterioro a corto o largo plazo de la capa de óxido aislante que separa la compuerta del canal en sus transistores MOSFET de entrada.

El daño por descarga electrostática de los dispositivos CMOS puede ser controlado o incluso eliminarse mediante el uso de una estrategia apropiada de prevención.

La idea básica detrás de la mayoría de técnicas es mantener todos los pines del dispositivo al mismo potencial, para evitar que se desarrollen voltajes estáticos excesivos entre ellos.

Otros métodos son puro sentido común: un dispositivo CMOS no debe manipularse más de lo necesario. Esto es aplicable también a dispositivos TTL Schottky y en general a cualquier circuito integrado.

Los dispositivos CMOS vienen generalmente empacados en contenedores que sirven para reducir el riesgo de daño por descarga electrostática y mantienen todos los pines al mismo potencial. Los contenedores más comunes (espumas y fundas antiestáticas) se ilustran en la figura 26.

Contenedores antiestáticos

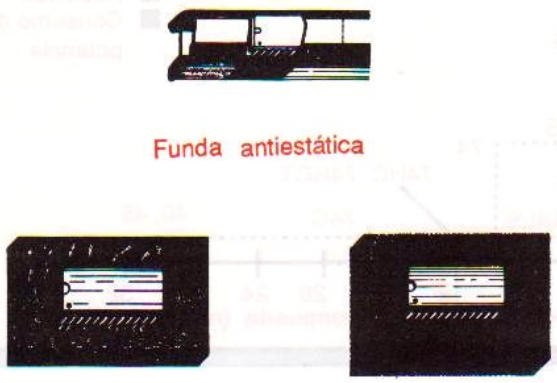


Fig. 26

Es prudente conservar los dispositivos CMOS en sus contenedores originales hasta que sea tiempo de utilizarlos en el circuito de aplicación.

Cuando se manipulan dispositivos CMOS puede ser necesario adoptar precauciones extras para prevenir descargas estáticas. Se recomienda, por ejemplo, que el usuario y la superficie de trabajo estén puestos a tierra; esta última a través de una alta resistencia (2 a 10 MΩ).

Otro método es incrementar la humedad relativa del sitio de trabajo. Las herramientas también deberán estar preferiblemente puestas a tierra.

Las tarjetas de circuito impreso y en general los productos terminados que contienen dispositivos CMOS deberán ser manipulados de la misma forma que los circuitos integrados individuales y almacenarse en espumas o bolsas antiestáticas.

En resumen, existen tres reglas básicas para utilizar circuitos integrados CMOS y prevenir su daño por electricidad estática:

1. Conserve el circuito integrado en su contenedor original hasta que sea insertado en el circuito de utilización.

2. Conecte todas las entradas no utilizadas a un nivel estable; esto es, envíelas al positivo o al negativo de la fuente, dependiendo del circuito. No las deje flotantes.

3. Revise cuidadosamente la polaridad de la fuente de alimentación. El positivo debe ir al terminal identificado como VDD o VCC y el negativo o tierra al terminal identificado como VSS o GND en el manual del fabricante o en las especificaciones.

ACTIVIDAD PRACTICA Nº 2

Construcción del módulo 1. Parte 2

En esta actividad instalaremos la resistencia R1 y el LED D1 del módulo 1. Localice estos componentes en el diagrama esquemático de la figura A1.

La función del LED D1 es visualizar el estado lógico (**1** ó **0**) de la señal aplicada a la entrada IN1. La función de R1 es evitar que la entrada del inversor CMOS A quede al aire o flotante cuando no se aplica ninguna señal de entrada. Sin esta resistencia, el circuito integrado 4011B quedaría fácilmente expuesto a descargas electrostáticas.

Componentes y herramientas necesarios

1 diodo emisor de luz (LED). D1
1 resistencia de 1 KΩ. R1
1 circuito impreso CEKIT ED-1. PC1
1 cautín de baja potencia (15 a 35 W).
1 cortafríos o pinza de corte
1 pinza de puntas planas
Soldadura de estaño 60/40 (60% de estaño, 40% de plomo)

Procedimiento

Tome el LED D1 y la resistencia R1. Instale y suelde estos componentes en la tarjeta de circuito impreso ED-1, como se muestra en la figura A3.

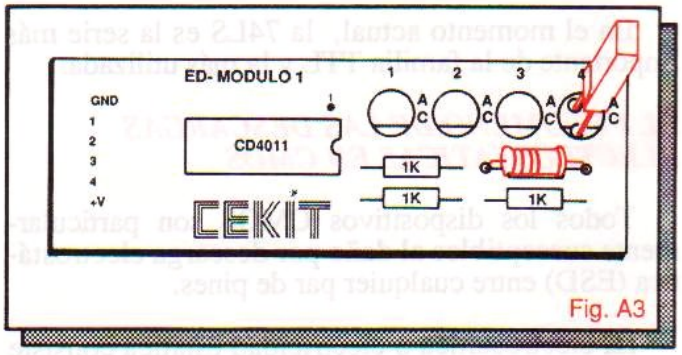


Fig. A3

Monte primero la resistencia R1 de 1KΩ. Este dispositivo se identifica por el código de colores "café, negro, rojo, dorado" sobre su cuerpo. Después de soldar corte el alambre excedente.

Instale a continuación el LED D1. Antes de soldar, asegúrese de que este dispositivo quede correctamente orientado. Identifique el cátodo por la marca en forma de bisel de la cápsula o por su longitud. El cátodo es el terminal más corto. Deje unos 5 mm de altura entre la superficie de la tarjeta y el LED.

Lógica digital

- *Introducción*
- *Qué es la lógica*
- *Lógica digital*
- *Conceptos básicos en lógica digital*
- *Lógica positiva y lógica negativa*
- *Lógica de tres estados*

Introducción

Antes de iniciar el estudio de los circuitos electrónicos digitales vamos a tratar en esta lección el importante tema de la lógica y su aplicación en la electrónica, la lógica digital.

Los principios expuestos son básicos para comprender el funcionamiento de los circuitos digitales. Con base en ellos se implementan diferentes funciones que permiten la concepción y fabricación de sistemas tan sencillos como una compuerta y tan complejos como una calculadora y un computador.

Qué es la lógica

La lógica es la aplicación metódica de principios, reglas y criterios de razonamiento para la demostración y derivación de *proposiciones*. Una proposición es la expresión verbal de un juicio acerca de algo. Los primeros estudios de lógica se atribuyen a Aristóteles, filósofo giego del siglo IV A.C.

En lógica, existen dos clases de proposiciones: simples y compuestas. Las simples son aquellas que afirman o niegan algo; por ejemplo: "la electrónica es fácil", "la guerra no sirve", etc.

Las proposiciones compuestas son las que resultan de combinar dos o más proposiciones simples; por ejemplo: "la familia CMOS es lenta", se puede combinar con "la familia CMOS no es ruidosa" para formar la proposición "la familia CMOS es lenta **Y** no es ruidosa".

Otro concepto importante en lógica es el de *silogismo*. Un silogismo es un método de llegar a una conclusión lógica a partir de dos premisas, una mayor y una menor. Por ejemplo: "todos los circuitos TTL son rápidos" es una premisa mayor, y "el 7400 es un circuito TTL" es una premisa menor.

La conclusión lógica que se puede derivar de lo anterior es que "el circuito 7400 es rápido".

Cualquier proposición lógica puede ser "falsa" o "verdadera". Pero esta asignación no tiene necesariamente que estar relacionada con las nociones de verdad y falsedad que manejamos en el mundo real. Sólo indican la validez o invalidez de un juicio dentro del marco del razonamiento lógico.

En el siglo XIX se dio un gran paso en el desarrollo de la ciencia de la lógica cuando el matemático inglés George Simon Boole (1815-1864) publicó el tratado "*Análisis matemático de la lógica*".

Boole estudió el trabajo de Aristóteles y creó a partir de él un lenguaje simbólico llamado *Algebra booleana* (léase 'buleana') que sintetizaba la lógica aristotélica.

Sin embargo, su contribución más importante fue descubrir que su sistema de álgebra podía ser aplicado al razonamiento lógico de las relaciones entre proposiciones.

Por ejemplo, si las cosas útiles las representamos por el símbolo A y los conocimientos por el símbolo B, las cosas no útiles se pueden representar mediante la expresión booleana $\bar{A}$ (no A), los conocimientos útiles mediante la expresión A•B (A y B) y las cosas que son útiles o son conocimientos mediante la expresión A+B (A o B).

El trabajo de Boole permaneció en el anonimato hasta que en 1938 , Claude B. Shannon, en un artículo titulado "*Análisis simbólico de relés y circuitos de conmutación*", explicó cómo el álgebra booleana podría ser utilizada para describir la operación de un equipo de conmutación telefónica.

De hecho, Shannon fue el primero en relacionar la teoría lógica a la teoría de los circuitos electrónicos, estableciendo los principios de la *lógica digital.*

LOGICA DIGITAL

La lógica digital es una ciencia de razonamiento numérico aplicada a circuitos electrónicos que realizan decisiones del tipo "si, entonces": **si** una serie de circunstancias particulares ocurre, **entonces** una acción particular resulta. El resultado es siempre el mismo para una serie dada de circunstancias.

La posibilidad de predecir el resultado final permite el diseño de sistemas digitales a partir de circuitos básicos llamados **compuertas**. *Las compuertas son bloques que realizan operaciones lógicas sencillas y toman decisiones.*

Una operación lógica compleja que requiera de varias compuertas para su realización y cuya respuesta dependa de la combinación de las entradas se implementa con circuitos de lógica extendida llamados **Circuitos lógicos combinatorios.**

Cuando debe tomarse una decisión basada en una información previa se utilizan circuitos especiales de memoria llamados **flip-flops**. Generalmente, debe ocurrir una secuencia de eventos, en un orden definido, antes de que ocurra una salida. A estos circuitos dotados de memoria se les llama **Circuitos lógicos secuenciales.**

Conceptos básicos de lógica digital

Ilustremos con un ejemplo cómo es posible progresar desde una relación lógica lingüística hasta un circuito electrónico lógico.

Supongamos que se desea abrir la puerta de un garaje sólo cuando se ilumine una fotocelda de control y se cierre un interruptor de seguridad. Las premisas que describen este sistema son las siguientes:

"Fotocelda de control iluminada" = A
"Interruptor de seguridad cerrado" = B
"Puerta de garaje abierta" = C

Cada una de estas tres premisas puede ser falsa o verdadera; es decir, tener un valor lógico **0** (falso) ó **1** (verdadero). Por ejemplo: si la fotocelda no está iluminada entonces **A=0**; si la puerta del garaje está abierta entonces **C=1**; si el interruptor de seguridad está abierto, entonces **B=0** y así sucesivamente.

Si elaboramos una tabla que contenga todas las posibles combinaciones de verdad (**1**'s) y falsedad (**0**'s) de las premisas previamente establecidas, obtendríamos el siguiente resultado:

Tabla de verdad

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

A = 0: Fotocelda no iluminada
A = 1: Fotocelda iluminada

B = 0: Interruptor abierto
B = 1: Interruptor cerrado

C = 0: Puerta cerrada
C = 1: Puerta abierta

Tabla 1

Según los requisitos originales del problema, la puerta del garaje **C** sólo se abre si la fotocelda **A** de control se ilumina y el interruptor **B** de seguridad se cierra. De acuerdo con lo visto anteriormente, esta relación se puede describir analíticamente mediante la expresión:

$$C = A \text{ y } B \text{ (a)} \qquad \text{o} \qquad C = A \cdot B \text{ (b)}$$

La expresión anterior puede representarse simbólicamente como se muestra en la figura 27.

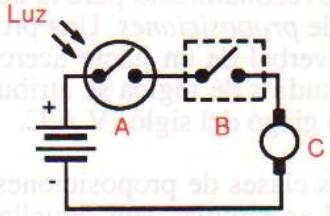
Símbolo lógico

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

Fig. 27

El circuito eléctrico básico que cumple los requisitos del sistema propuesto se muestra en la figura 28. En esta representación, C es el motor que ejecuta la apertura de la puerta, A un interruptor activado por luz y B un interruptor electromecánico.

Circuito eléctrico



A	B	C
OFF	OFF	OFF
OFF	ON	OFF
ON	OFF	OFF
ON	ON	ON

Fig. 28

Los símbolos **A, B** y **C** son ejemplos de **variables lógicas** o booleanas. En este caso específico, **A** y **B** son variables de entrada y **C** es una variable de salida. Las variables lógicas se identifican generalmente por caracteres alfabéticos (A, B, C, etc.) y sólo pueden adoptar dos valores: **0** ó **1**.

En electrónica digital, las variables lógicas se emplean para representar el nivel de voltaje presente en un alambre o en los terminales de entrada y salida de un circuito. Por tanto, el **0** y el **1** lógicos no representan números propiamente sino el valor de un nivel de voltaje.

El voltaje en un punto cualquiera de un circuito digital se encuentra en su nivel lógico **0** ó **1** dependiendo de su valor numérico real (por ejemplo, 0 ó 5 V).

En el caso de los circuitos integrados digitales, el rango de voltaje de cada estado lógico depende de la familia lógica, TTL o CMOS, a la que pertenece el dispositivo.

La tabla 1 es un ejemplo de **tabla de verdad.** Una tabla de verdad muestra la forma como la salida de un circuito lógico responde a todas las posibles combinaciones de niveles o estados lógicos de las entradas. En otras palabras, una tabla de verdad resume la operación de un circuito lógico.

La expresión **C=A•B** (léase "C es A y B") es un ejemplo de **ecuación lógica** o booleana. Una ecuación lógica describe analíticamente la relación entre cada variable de salida y las variables de entrada.

La relación entre las variables de entrada se realiza mediante operadores o signos lógicos. Los tres operadores lógicos básicos son el AND (•), el OR (+) y el NOT (-) y las operaciones lógicas que se realizan con ellos se denominan respectivamente AND, OR y NOT.

En electrónica digital existen circuitos especializados llamados compuertas que realizan estas y otras operaciones con niveles de voltaje. Las tres compuertas básicas son la AND, la OR y la NOT.

El símbolo de la figura 27 es un ejemplo de **representación lógica.** Todos los circuitos digitales se representan mediante símbolos lógicos, cada uno de los cuales representa una operación lógica (AND, OR, etc.) entre las variables de entrada.

Para efectos de análisis, el circuito eléctrico o electrónico interno representado por un símbolo lógico es, generalmente, intrascendente. Sin embargo, desde el punto de vista de diseño es una consideración importante.

El circuito de la figura 28 es un ejemplo de **representación eléctrica.** Los interruptores, electromecánicos o de cualquier naturaleza, se comportan como variables lógicas porque sólo pueden adoptar dos valores o estados lógicos: **0** cuando están "off" (abiertos) y **1** cuando están cerrados ("on").

La lógica digital se emplea con éxito para analizar y diseñar circuitos eléctricos de conmutación que utilizan interruptores, relés, contactores, sensores, etc. y cualquier clase de dispositivos biestables (de dos estados). Esta aplicación se conoce también como **lógica de conmutación.**

Lógica positiva y lógica negativa

En electrónica digital existen dos tipos de lógica llamadas *lógica positiva y lógica negativa.* Para los propósitos de este curso, utilizaremos únicamente lógica positiva, que es la más común. Todos los circuitos integrados digitales utilizados en este curso son de lógica positiva.

En lógica positiva el estado lógico **1** se utiliza para indicar el nivel **alto** o high (H) y el estado lógico **0** para indicar el nivel **bajo** o low (L). La lógica negativa opera en forma exactamente contraria, es decir, asigna el **1** al nivel **bajo** y el **0** al nivel **alto.**

Desde otro punto de vista, la diferencia entre ambos tipos de lógica puede establecerse como sigue: la lógica positiva utiliza un voltaje positivo para el estado lógico **1** y un voltaje cero o negativo para el estado lógico **0**. La lógica negativa asigna un voltaje cero o negativo al estado lógico **1** y un voltaje positivo al estado lógico **0**.

Lógica de tres estados

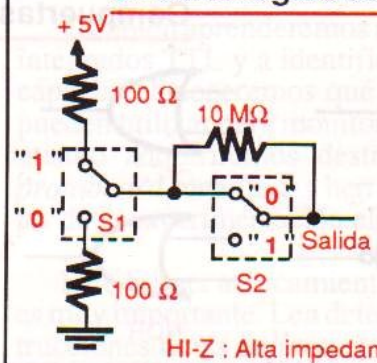
La lógica digital es binaria porque responde solamente a dos estados de entrada: el **alto** ó **1** lógico y el **bajo** o **0** lógico. En un dispositivo TTL, por ejemplo, una salida determinada sólo podrá estar a un nivel **alto** (de 2.4 V a 5 V) o a un nivel **bajo** (de 0 a 0.8 V). Cualquier otro nivel de voltaje es inválido.

Existen situaciones donde es deseable desconectar o aislar el terminal de salida del resto de la circuitería interna con el fin de lograr que ese punto quede libre o flotando, es decir, que no esté ni en alto ni en bajo. La solución a ese problema es lo que se ha dado en llamar **lógica de tres estados**, o **lógica tri-state®**.

Los dispositivos lógicos de tres estados tienen tres niveles de salida llamados alto, bajo y flotante. A este último se le denomina más exactamente estado de **alta impedancia** o estado **Hi-Z**.

La figura 29 muestra en forma simplificada cómo trabaja un circuito lógico de 3 estados. El tema de los dispositivos lógicos de 3 estados se analiza más detenidamente en la lección 6.

Circuito lógico de tres estados



S2	S1	Salida
0	0	0
0	1	1
1	0	HI-Z
1	1	HI-Z

HI-Z : Alta impedancia

Fig. 29

Compuertas AND, OR y NOT

- *Qué es una compuerta*
- *Cómo describir la operación de una compuerta*
- *Compuertas AND de dos y varias entradas*
- *Experimento 1.Operación de la compuerta AND*
- *Compuertas OR de dos y varias entradas*
- *Experimento 2.Operación de la compuerta OR*
- *Compuertas NOT o inversores*
- *Experimento 3.Operación de la compuerta NOT*
- *Circuitos de aplicación*

En esta lección estudiaremos las compuertas lógicas: elementos fundamentales de cualquier circuito digital. Comprender las compuertas lógicas es el primer paso que debemos dar para lograr dominar el mundo de la electrónica digital.

Analizaremos en profundidad las compuertas AND, OR y NOT desde los siguientes puntos de vista: operación, símbolo lógico, tabla de verdad, ecuación lógica y circuito eléctrico equivalente. También describiremos los circuitos integrados TTL y CMOS que realizan estas funciones.

Qué es una compuerta

Las compuertas o *gates* (léase "gueits") son los bloques básicos de cualquier circuito digital. Todos los aparatos digitales, desde el más simple dispositivo hasta el más sofisticado computador, están formados por compuertas conectadas en una gran variedad de configuraciones.

Una compuerta digital (figura 30) es un circuito electrónico con dos o más líneas de entrada y una línea de salida, que tiene la capacidad de tomar *decisiones*. La decisión tomada por una compuerta consiste en situar su salida en **0** ó en **1**, dependiendo del estado de sus entradas y de la función lógica para la cual ha sido diseñada.

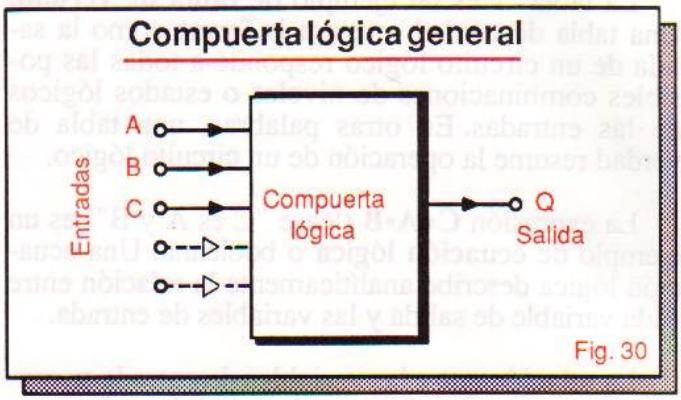


Fig. 30

En electrónica digital existen ocho compuertas lógicas designadas como AND, OR, NOT, YES, NAND, NOR, XOR y XNOR. En la figura 31 se muestran los símbolos utilizados en los circuitos digitales para representar estos dispositivos.

Cómo describir la operación de una compuerta

La operación de una compuerta lógica se puede expresar mediante una tabla de verdad, una ecuación lógica o un diagrama de temporización.

Una **tabla de verdad** representa ordenadamente todas las posibles combinaciones de estados lógicos que pueden existir en las entradas y el valor que toma la salida en cada caso.

La **ecuación lógica** relaciona matemáticamente la salida con las entradas.

Un **diagrama de temporización** representa gráficamente el comportamiento de una compuerta con señales variables en el tiempo. Los diagramas de temporización se estudian detalladamente en la lección 7 de este curso.

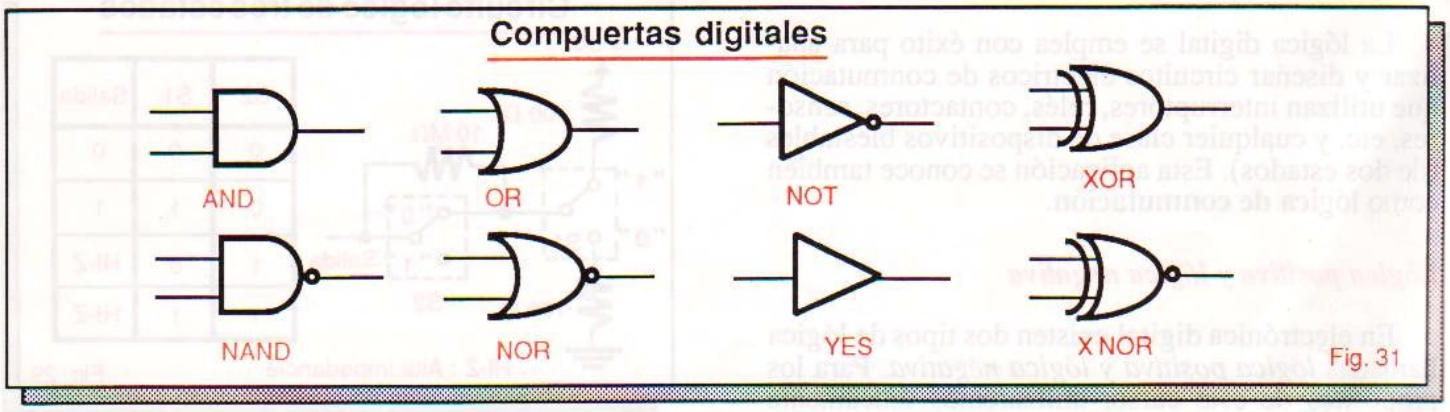
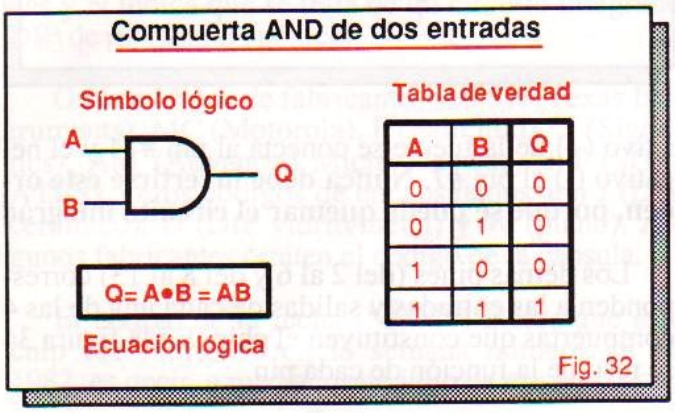


Fig. 31

Compuertas AND de dos entradas

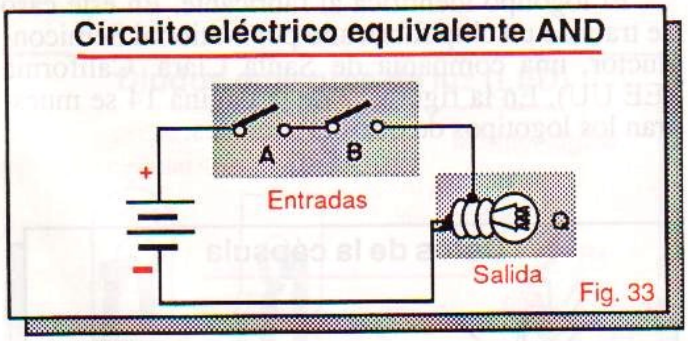
Una compuerta AND de dos entradas es un dispositivo lógico que entrega una salida **alta** cuando todas sus entradas son **altas** y una salida **baja** cuando hay un **bajo** en cualquiera de sus entradas.

En la figura 32 se muestran el símbolo lógico, la ecuación lógica y la tabla de verdad de una compuerta AND de dos entradas. La expresión "Q = A•B" debe leerse como "Q es igual a A **y** B" y no como "Q es igual a A por B".



El signo (•) denota la función propia de una compuerta AND y se puede omitir. De este modo, **Q=A•B** es lo mismo que Q=AB. La función lógica realizada por una compuerta AND se denomina operación AND o *producto lógico* .

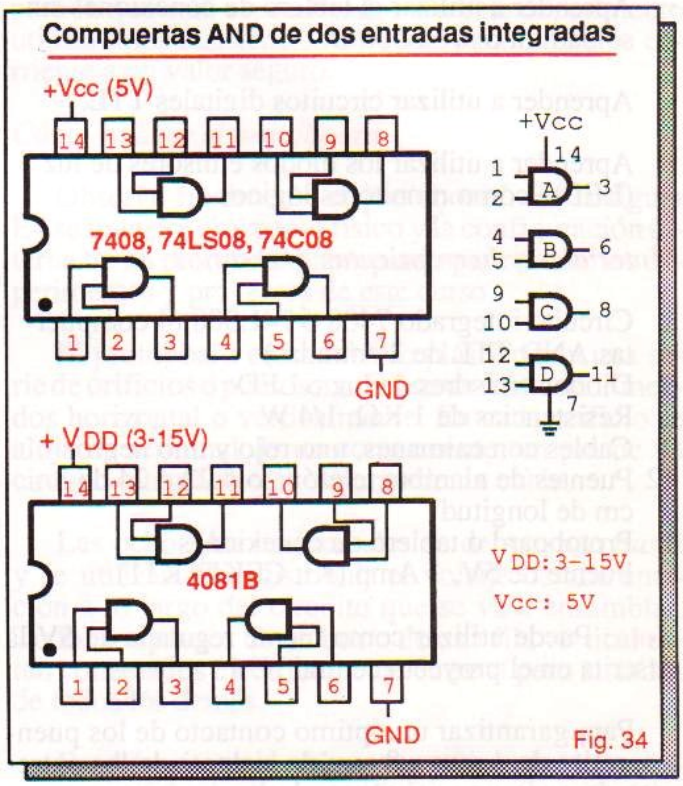
La operación de una compuerta AND es análoga a la del circuito eléctrico que se muestra en la figura 33. En este circuito, los interruptores A y B representan las entradas de la compuerta y la lámpara Q su salida.



Puesto que A y B están en serie, la lámpara Q sólo se enciende cuando ambos interruptores están cerrados y permanece apagada mientras cualquiera de los interruptores, o ambos, esté abierto. Un interruptor cerrado se asimila a un nivel **alto** ó **1** lógico y un interruptor **abierto** a un nivel **bajo** ó **0** lógico.

Circuitos integrados con compuertas AND de dos entradas

Existen varios circuitos integrados digitales que operan como compuertas AND de dos entradas. Los más representativos son el 7408 y el 74LS08 de la familia TTL y el 74C08 y el 4081B de la familia CMOS. En la figura 34 se muestra la distribución o diagrama de pines de estos chips.



Cada uno de estos dispositivos contiene cuatro compuertas AND de dos entradas, completamente independientes, en una misma cápsula de 14 pines. Todas comparten el mismo voltaje de alimentación.

Fieles a la metodología de CEKIT, a lo largo de este curso haremos especial énfasis en los aspectos prácticos de los circuitos digitales. En el siguiente experimento comprobaremos cómo trabaja el circuito integrado 7408.

También aprenderemos a manipular los circuitos integrados TTL y a identificar la información de la cápsula. Conoceremos qué son los leds y cómo se pueden utilizar para monitorear estados lógicos. Así mismo adquiriremos destreza en el manejo del *protoboard*, una de las herramientas más importantes de la experimentación electrónica.

Este primer acercamiento a la electrónica digital es muy importante. Lea detenidamente todas las instrucciones antes de proceder y repase las lecciones anteriores para aclarar cualquier duda.

EXPERIMENTO 1

Operación de la compuerta AND

Objetivos

- Verificar experimentalmente la operación de una compuerta AND de dos entradas.
- Aprender a utilizar el tablero de conexiones sin soldadura o *protoboard.*
- Aprender a utilizar circuitos digitales TTL.
- Aprender a utilizar los diodos emisores de luz (LED) como monitores lógicos.

Materiales y herramientas necesarios

1 Circuito integrado 7408 ó 74LS08 (4 compuertas AND TTL de 2 entradas)
3 Diodos emisores de luz o LED
3 Resistencias de 1 KΩ, 1/4 W
2 Cables con caimanes, uno rojo y uno negro.
12 Puentes de alambre telefónico # 22 ó 24 de 8 cm de longitud
1 Protoboard o tablero de conexiones
1 Fuente de 5V, 1 Amp (Kit CEKIT K11)

Nota: Puede utilizar como fuente regulada de 5V la descrita en el proyecto central Nº 1.

Para garantizar un óptimo contacto de los puentes, retire de 4 mm a 8 mm de aislante de los extremos de cada uno e inserte el alambre expuesto en los correspondientes agujeros del protoboard.

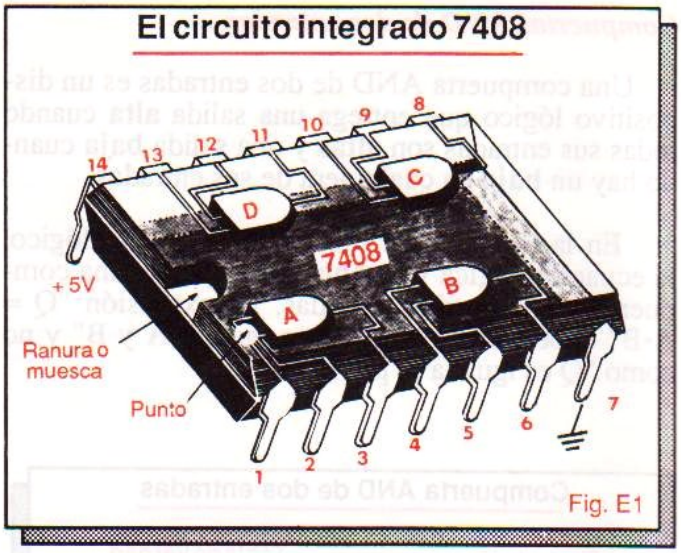
ASPECTOS PRACTICOS PRELIMINARES

Cómo identificar circuitos integrados digitales

Observe cuidadosamente el circuito integrado 7408 ó 74LS08. En la figura E1 se muestra su aspecto físico externo y su configuración lógica interna. Como vimos anteriormente, este dispositivo tiene 4 compuertas AND de dos entradas en una cápsula tipo DIP de 14 pines.

Los pines están distribuidos en dos hileras o filas de 7 patillas o pines y se numeran del 1 al 14. El pin **1** se identifica por la posición del punto o la ranura. La numeración se realiza a partir del pin 1 y en sentido contrario al de las manecillas del reloj como se indica en esta misma figura.

Los pines **7** y **14** corresponden a los terminales de alimentación. El 7408, por ser TTL, trabaja a partir de una fuente de alimentación de +5V. El positivo (+) de la fuente se conecta al pin #14 y el negativo (-) al pin #7. **Nunca debe invertirse este orden, porque se puede quemar el circuito integrado.**

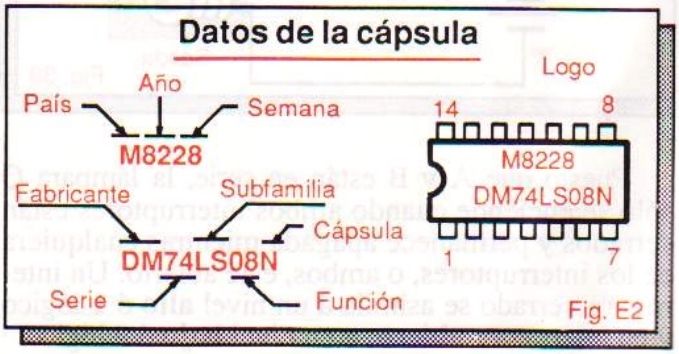


Los demás pines (del 2 al 6 y del 8 al 13) corresponden a las entradas y salidas de cada una de las 4 compuertas que constituyen el chip. En la figura 34 se resume la función de cada pin.

Los pines 1 y 2 son las entradas de la compuerta A y el pin 3 su salida; los pines 4 y 5 son las entradas de la compuerta B y el pin 6 su salida; los pines 9 y 10 son las entradas de la compuerta C y el pin 8 su salida. Finalmente, los pines 12 y 13 son las entradas de la compuerta D y el pin 11 su salida.

Observe las letras, los números y símbolos inscritos en la parte superior de la cápsula. Como vimos en la lección 1, esta nomenclatura informa sobre el fabricante, la referencia del dispositivo y la fecha de fabricación. En la figura E2 se muestra como ejemplo la referencia DM74LS08N.

El logotipo identifica al fabricante. En este caso se trata de un chip fabricado por National Semiconductor, una compañía de Santa Clara, California (EE UU). En la figura 12 de la página 14 se muestran los logotipos de otros fabricantes.



Los fabricantes relacionan todas las características eléctricas y mecánicas de sus productos en un catálogo o manual de consulta. La referencia es la "clave" para localizar ese componente en el manual.

La referencia o el número de parte se puede dividir en cinco elementos: código del fabricante, serie, subfamilia, función y tipo de encapsulado.

En nuestro ejemplo, DM indica que se trata de un dispositivo digital de National; 74LS indica que se trata de un circuito integrado TTL de la serie 74, subfamilia LS (Schottky de baja potencia); 08 indica que se trata de 4 compuertas AND de 2 entradas y N indica que se trata de un circuito integrado DIP de moldeado epóxico.

Otros códigos de fabricantes son SN (Texas Instruments), MC (Motorola), F (Fairchild), N (Signetics), AM (Advanced Micro Devices) y T (SGS-ATES). Otros códigos de encapsulados son J (DIP cerámico), D (DIP vidrio/metal) y W (plano). Algunos fabricantes omiten el código de la cápsula.

El código de la fecha (M8228) indica que este chip fue fabricado en la semana número 28 de 1982, es decir, a mediados de julio de ese año.

Cómo utilizar los diodos emisores de luz (LED)

Una vez familiarizado con el circuito integrado observe cuidadosamente uno de los LED. En la figura E3 se muestra el símbolo y el aspecto externo de dos tipos comunes de diodos LED. También se indica la forma de identificar sus terminales y de utilizarlo como monitor lógico.

Los LED son diodos que emiten luz (roja, amarilla, verde, etc.) cuando se polarizan en forma directa, es decir, cuando el ánodo es positivo y el cátodo es negativo.

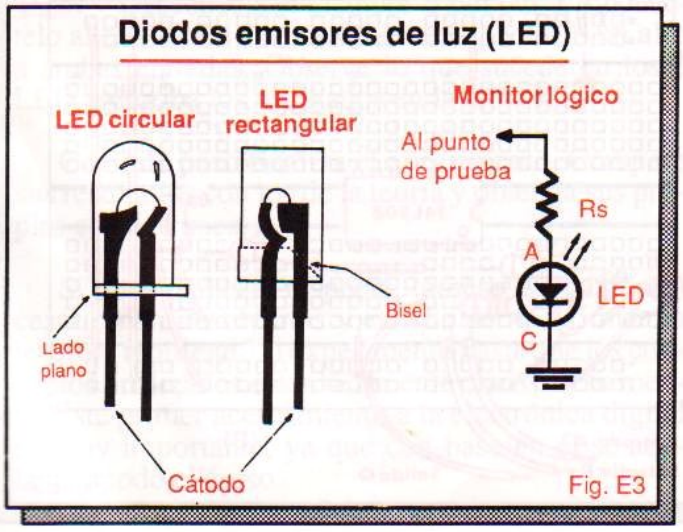


Fig. E3

En los LED circulares la base posee una parte plana. El terminal situado de ese lado corresponde al cátodo. En los LED rectangulares el cátodo se identifica por una marca o bisel en uno de sus bordes. En LED nuevos, el cátodo es el terminal más largo y el de mayor área cuando se observa hacia el interior de la cápsula.

Todos estos detalles se indican en la figura E3. La resistencia en serie Rs protege al LED, impidiendo que a través de él circule una corriente superior para la que está especificado. En este experimento utilizaremos resistencias de 1KΩ para limitar la corriente a un valor seguro.

Cómo utilizar el protoboard

Observe finalmente el protoboard. En la figura E4 se muestra el aspecto físico y la configuración interna de un protoboard apropiado para armar los experimentos y proyectos de este curso.

El protoboard es un tablero plástico con una serie de orificios o puntos metálicos de contacto alineados horizontal o verticalmente. En cada orificio se aloja un terminal de un componente, un pin de un circuito integrado o el extremo de un cable.

Las ocho filas horizontales se denominan *buses* y se utilizan para distribuir el voltaje de alimentación a lo largo del circuito que se va a ensamblar. Todos los puntos de un bus o de una fila vertical están conectados eléctricamente entre sí pero aislados de todos los demás.

En el área central se insertan y conectan los componentes del circuito como integrados, resistencias, condensadores, transistores, LED, puentes, etc. A lo largo del canal central se instalan circuitos integrados, relés miniatura y otros componentes que vienen en presentación tipo DIP o de doble hilera.

Las "pestañas" situadas en los 4 costados del protoboard permiten acoplar mecánicamente entre sí varias unidades similares. Esto se hace cuando un sólo protoboard es insuficiente para soportar los componentes de un determinado proyecto.

Procedimiento

En la figura E5A se muestra el diagrama esquemático del circuito de comprobación de una compuerta AND. En la figura E5B se indica la forma de montar este circuito en el protoboard.

El LED D1 indica el estado de la entrada A (pin 1), el LED D2 el de la entrada B y el LED D3 el de la salida Q (pin 3). Un LED encendido indica un nivel **alto** ó **1** lógico y un LED apagado un nivel **bajo** ó **0** lógico.

Estructura de un protoboard

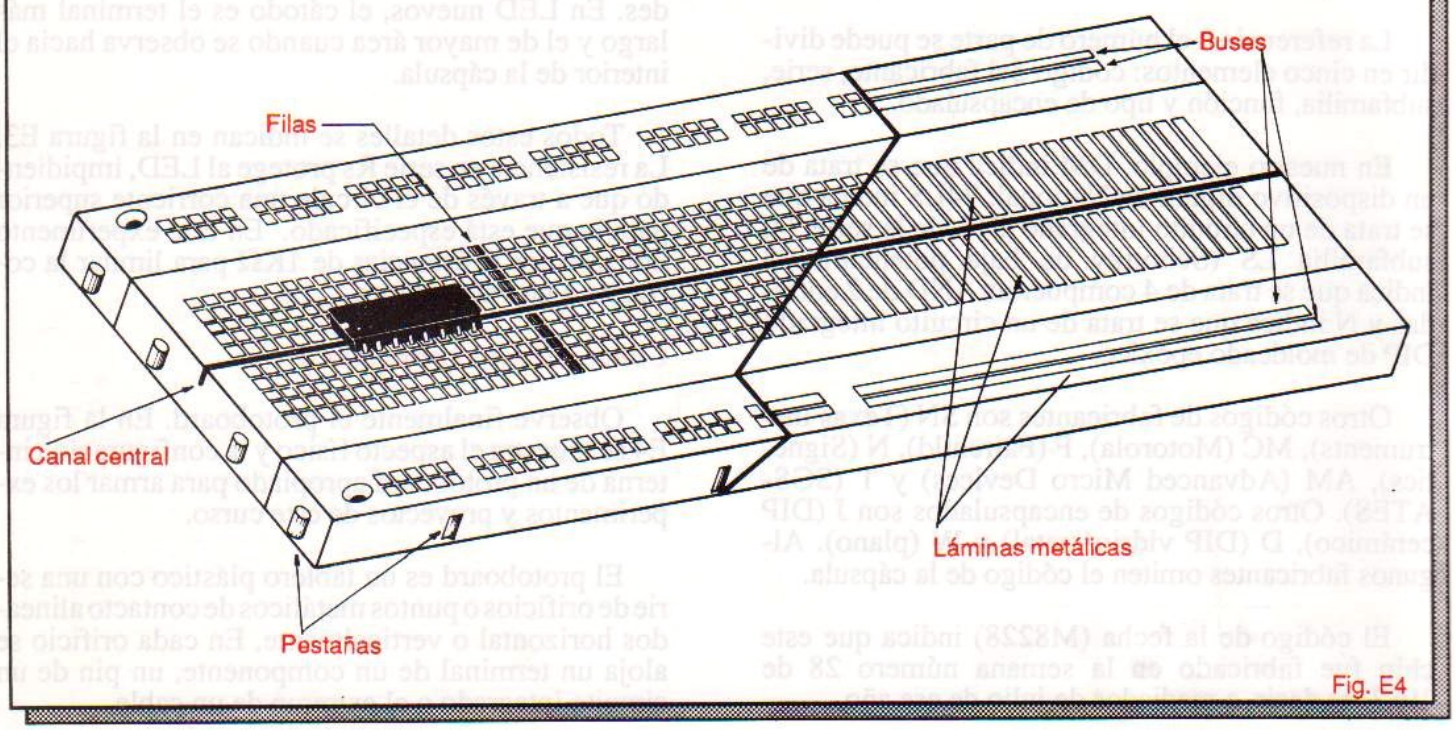


Fig. E4

Para obtener un nivel **alto** ó **1** en cualquiera de las entradas A y B, se debe conectar ésta al positivo de la fuente (+5V). Para obtener un nivel **bajo** se conecta al negativo (tierra).

Paso 1. Arme este circuito sobre su protoboard como se muestra en la figura E5B. Antes de encender la fuente revise muy bien estos aspectos:

1. Están los componentes correctos en la posición correcta y en la dirección correcta ?
2. Está correctamente alambrado el circuito, sin cortos ni circuitos abiertos ?
3. Está siendo aplicado el voltaje correcto y con la polaridad correcta a los terminales positivo y

Circuito experimental AND

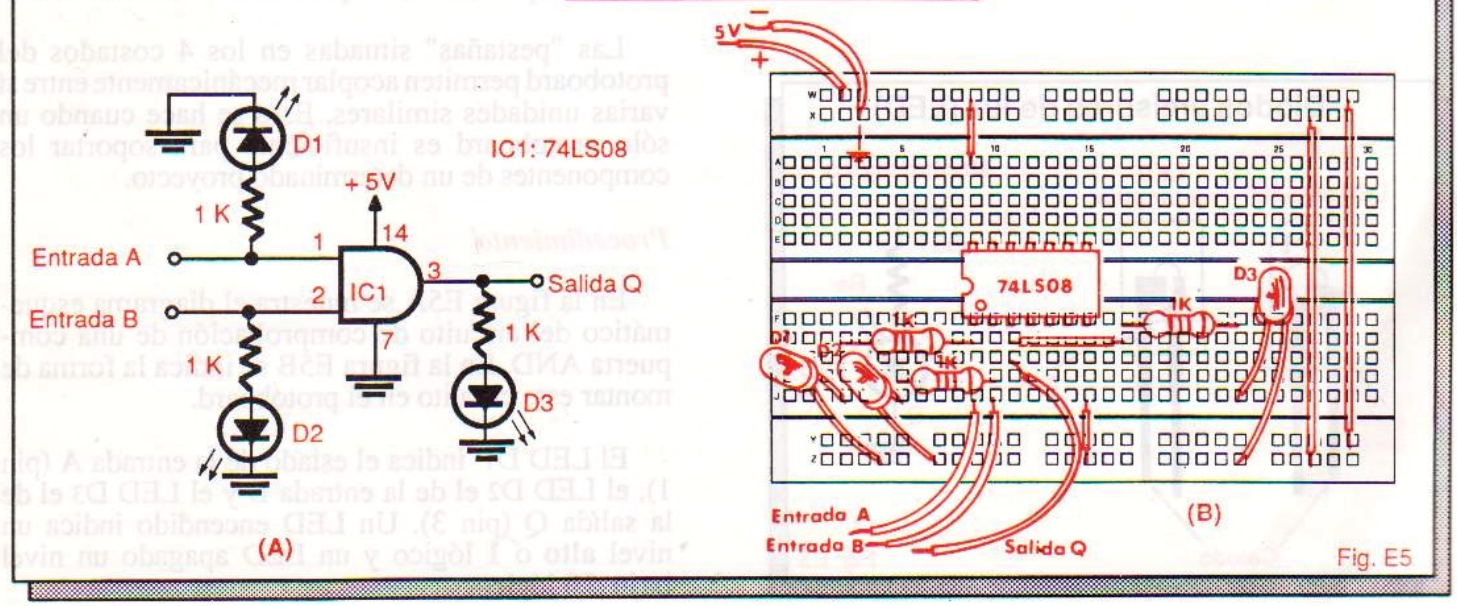


Fig. E5

negativo del circuito y a los pines de alimentación y de tierra del circuito integrado ?

4. Están todos los componentes y puentes del circuito haciendo conexión firme con los puntos de contacto respectivos en el protoboard ?

Realice las correcciones necesarias antes de seguir.

Paso 2. Conecte los alambres A y B a dos puntos cualesquiera del bus Z. Así estará aplicando un **bajo** a las entradas A y B. Los LED D1 y D2 no deben prenderse. Observe lo que sucede en los tres LED y escriba los resultados en la tabla E1.

Entradas		Salida
A	B	Q = AB
0	0	
0	1	
1	0	
1	1	

Tabla E1

Paso 3. Desconecte el alambre B del bus Z y conéctelo a cualquier punto del bus Y. De este modo estará aplicando un **bajo** a la entrada A y un **alto** a la entrada B. Observe lo que sucede en los 3 LED y escriba los resultados en la tabla E1.

Paso 4. Desconecte el alambre A del bus Z y conéctelo al bus Y. Desconecte el alambre B del bus Y y conéctelo al bus Z. De este modo estará aplicando un **alto** a la entrada A y un **bajo** a la entrada B. Observe lo que sucede en los 3 LED y escriba los resultados en la tabla E1.

Paso 5. Desconecte el alambre B del bus Z y conéctelo al bus Y. De este modo estará aplicando un **alto** a ambas entradas. Observe lo que sucede en los 3 LED y escriba los resultados en la tabla E1.

Con este paso finaliza el experimento. Compare sus resultados con los de la teoría y obtenga sus propias conclusiones.

Si tiene dudas al respecto, tómese el tiempo necesario para resolverlas y estudie de nuevo toda la lección, repitiendo el experimento hasta que los conceptos analizados estén realmente claros en su mente. Este primer acercamiento a la electrónica digital es muy importante, ya que con base en él se adelantará todo el curso.

* * *

Compuertas AND de varias entradas

En general, una compuerta AND de dos o más entradas entrega un nivel **alto** ó **1** lógico en su salida cuando todas sus entradas están en **alto** y un **bajo** ó **0** lógico cuando por lo menos una de ellas, o todas, están en **bajo**.

En la figura 35 se muestran el símbolo, la ecuación lógica, la tabla de verdad y la representación eléctrica de una compuerta **AND** de tres entradas.

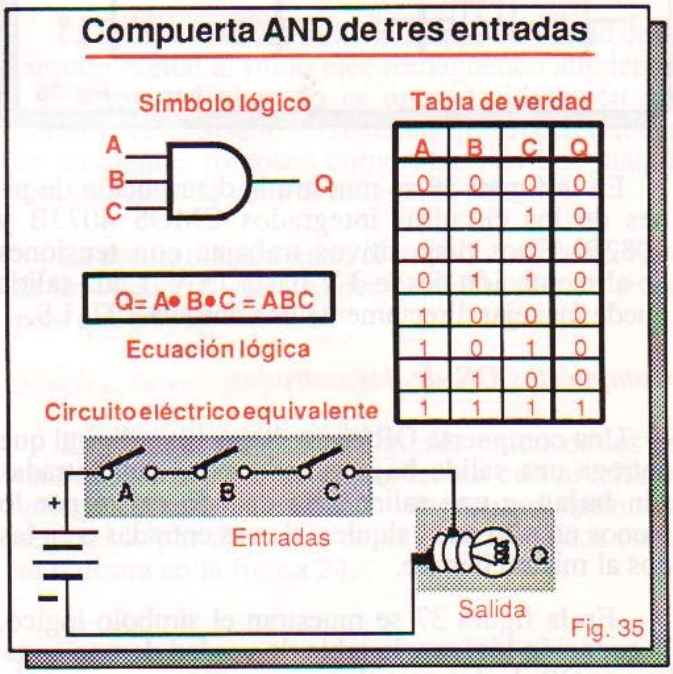


Fig. 35

La expresión "Q = A • B • C" puede leerse como "Q es igual a A y B y C".

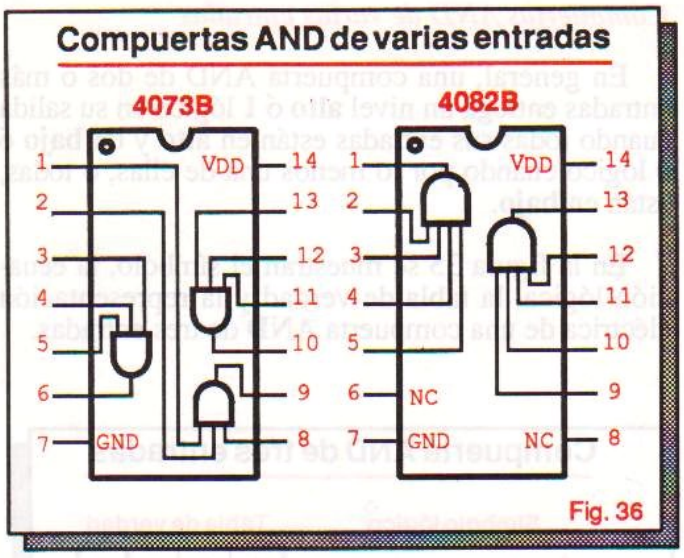
En el caso del circuito eléctrico, los interruptores A, By C representan las entradas de la compuerta y la lámpara Q su salida. La lampará Q sólo se enciende cuando todos los interruptores están cerrados y permanece apagada mientras cualquiera de ellos esté abierto.

Circuitos integrados con compuertas AND de varias entradas

Los siguientes son algunos ejemplos de circuitos integrados TTL y CMOS que contienen compuertas AND de varias entradas. Los dispositivos de las series 40 y 74C son de tecnología CMOS y los de las series 74 y 74LS son de tecnología TTL.

4073B, 7411, 74LS11: tres (3) compuertas AND de tres (3) entradas.

4082B, 7421, 74LS21: dos (2) compuertas AND de cuatro (4) entradas.

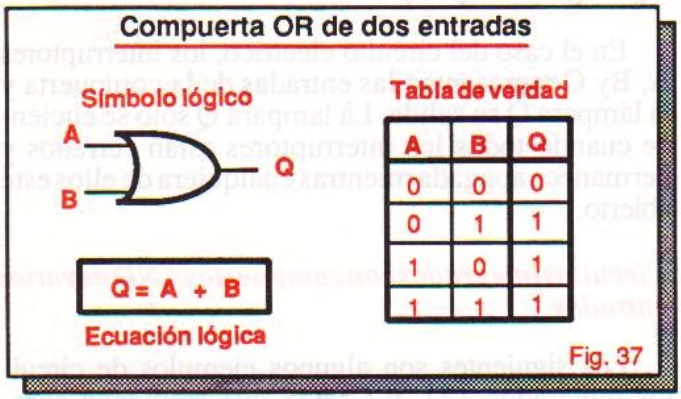


En la figura 36 se muestra la distribución de pines de los circuitos integrados CMOS 4073B y 4082B. Estos dispositivos trabajan con tensiones de alimentación desde 3 V hasta 15 V. Cada salida puede manejar directamente una entrada TTL LS.

Compuertas OR de dos entradas

Una compuerta OR es un dispositivo digital que entrega una salida **baja** cuando todas sus entradas son **bajas**, y una salida **alta** cuando existe por lo menos un **alto** en cualquiera de sus entradas o en las dos al mismo tiempo.

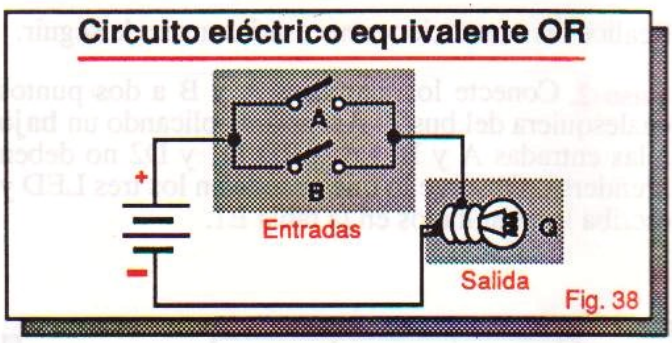
En la figura 37 se muestran el símbolo lógico, la ecuación lógica y la tabla de verdad de una compuerta OR de dos entradas.



La expresión "A + B = Q" debe leerse como "Q es igual a A o B" o "A o B igual a Q", y no como "Q es igual a A más B".

El signo (+) denota la función propia de una compuerta OR y no se debe omitir. Tampoco debe confundirse con el signo "más" de la suma aritmética. La función realizada por la compuerta OR se denomina operación OR o *suma lógica* .

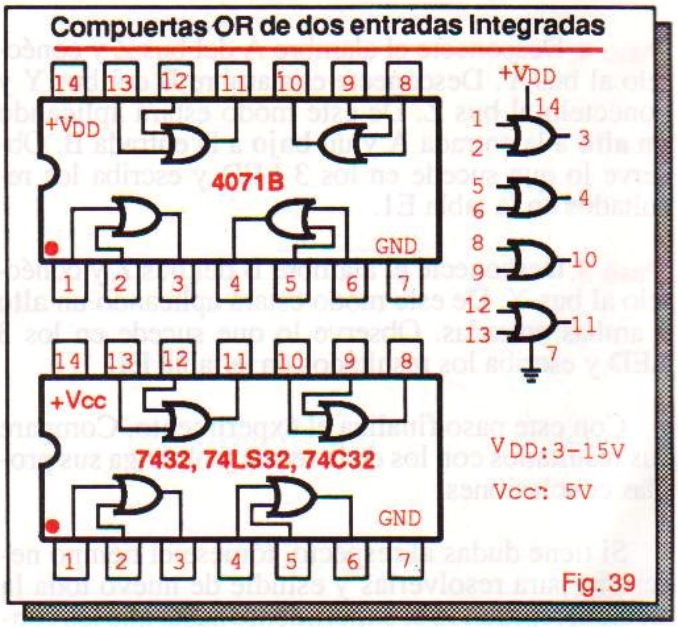
La operación de una compuerta OR es análoga a la del circuito eléctrico que se muestra en la figura 38. Los interruptores A y B representan las entradas de la compuerta y la lámpara Q su salida.



Debido a que los interruptores están en paralelo, la lámpara Q sólo se apagará cuando ambos interruptores A y B estén abiertos y permanecerá encendida mientras cualquiera de los interruptores, o ambos, estén cerrados.

Circuitos integrados con compuertas OR de dos entradas

En la figura 39 se muestran los diagramas de pines de los circuitos integrados TTL 7432 y 74LS32 y CMOS 74C32 y 4071B. Cada uno de estos dispositivos trae cuatro (4) compuertas OR de dos (2) entradas completamente independientes.



En el siguiente experimento, usted verificará en la práctica cómo trabaja una de las compuertas OR del circuito integrado 4071B. Este dispositivo es de tecnología CMOS y debe manipularse con cuidado.

EXPERIMENTO 2

Operación de la compuerta OR

Objetivos

- Verificar experimentalmente la operación de una compuerta OR de dos entradas.
- Aprender a utilizar circuitos integrados digitales CMOS.

Materiales y herramientas necesarios

1 Circuito integrado 4071 ó 4071B (4 compuertas OR CMOS de 2 entradas)
3 LED
3 Resistencias de 1 KΩ, 1/4 W
2 Extensiones de caimán, una roja y una negra, o un conector para batería de 9V
12 Puentes de alambre telefónico #22 ó 24 de 8 cm de longitud.
1 Protoboard
1 Fuente de 9V, 300 mA (Kit CEKIT K10) o una batería alcalina de 9V.

ASPECTOS PRACTICOS PREVIOS

Cómo utilizar los circuitos integrados CMOS

Como vimos en la lección 2, los circuitos integrados CMOS son particularmente sensibles al daño por electricidad estática (ESD). Por esta razón deben manipularse con cuidado. De otra forma, pueden destruirse parcial o completamente.

Siga estas recomendaciones cuando manipule circuitos integrados CMOS:

1. Consérvelos almacenados en una funda estática, una espuma conductiva o en papel aluminio. Nunca los guarde en bolsas plásticas, icopor, o en cualquier otro medio no conductor.

2. No aplique señales a una entrada CMOS mientras el circuito esté apagado.

3. Nunca inserte o retire dispositivos CMOS con la potencia conectada. Esta regla es aplicable a cualquier circuito integrado.

4. Conecte todas las entradas CMOS no utilizadas al positivo de la fuente o a tierra: no las deje flotantes. Si estas entradas se dejan al aire, pueden acumular electricidad estática y originar niveles lógicos impredecibles o su deterioro a corto plazo.

5. El voltaje aplicado a una entrada CMOS nunca debe exceder del valor del voltaje de alimentación.

Procedimiento

En la figura E6 se muestra el circuito de comprobación de una compuerta OR 4071B y la forma de montarlo en el protoboard. Observe que todas las entradas no utilizadas (pines 5, 6, 8, 9, 12 y 13) están conectadas a tierra por seguridad.

El LED D1 indica el estado de la entrada A (pin 1), el LED D2 el de la entrada B (pin 2) y el LED D3 el de la salida Q (pin 3). Un LED encendido indica un nivel **alto** ó **1** lógico y un LED apagado indica un nivel **bajo** ó **0** lógico.

Para obtener un nivel **alto** en cualquiera de las entradas A y B, éstas se deben conectar al positivo de la fuente (+9V) y para obtener un nivel **bajo** se deben conectar al negativo (tierra).

Circuito experimental OR

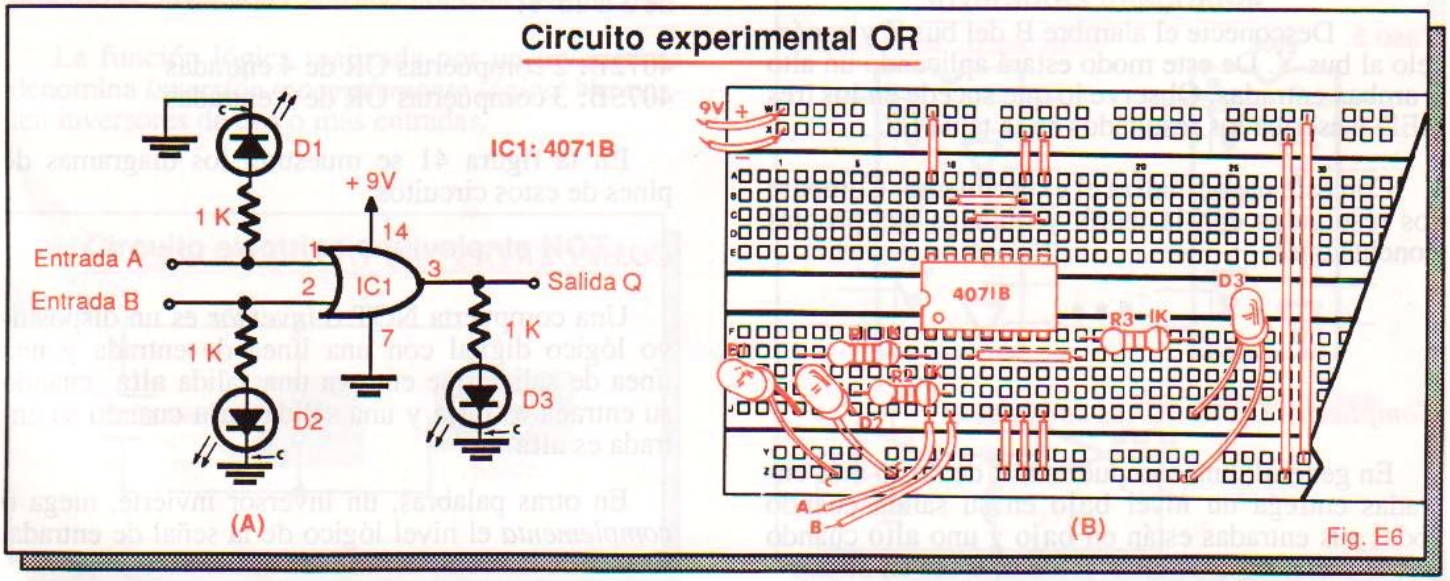


Fig. E6

Paso 1. Arme el circuito que se muestra en la figura E6B sobre el protoboard.

Antes de alimentar el circuito revise muy bien todas sus conexiones verificando la posición correcta del circuito integrado, de los LED y de los cables de prueba.

Paso 2. Encienda la fuente de alimentación. Conecte los alambres A y B a dos puntos cualquiera del bus Z. De este modo estará aplicando un nivel bajo a las entradas A y B. Observe lo que sucede en los tres LED y escriba los resultados en la tabla E2.

Entradas		Salida
A	B	Q = A + B
0	0	
0	1	
1	0	
1	1	

Tabla E2

Paso 3. Desconecte el alambre B del bus Z y conéctelo a cualquier punto del bus Y. De este modo estará aplicando un **bajo** a la entrada A y un **alto** a la entrada B. Observe lo que sucede en los tres LED y escriba los resultados en la tabla E2.

Paso 4. Desconecte el alambre A del bus Z y conéctelo al bus Y. Desconecte el alambre B del bus Y y conéctelo al bus Z. De este modo estará aplicando un **alto** a la entrada A y un **bajo** a la entrada B. Observe lo que sucede en los tres LED y escriba los resultados en la tabla E2.

Paso 5. Desconecte el alambre B del bus Z y conéctelo al bus Y. De este modo estará aplicando un alto a ambas entradas. Observe lo que sucede en los tres LED y escriba los resultados en la tabla E2.

Con este paso finaliza el experimento. Compare los resultados con la teoría y obtenga sus propias conclusiones.

* * *

Compuertas OR de varias entradas

En general, una compuerta OR de dos o más entradas entrega un nivel **bajo** en su salida cuando todas sus entradas están en **bajo** y uno **alto** cuando por lo menos una de ellas, o todas, están en **alto**.

En la figura 40 se muestran el símbolo lógico, la ecuación lógica, la tabla de verdad y la representación eléctrica de una compuerta **OR** de tres entradas

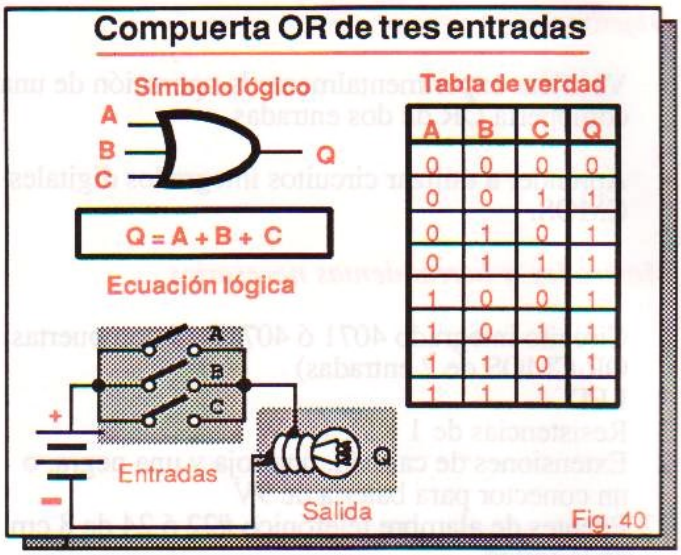


Fig. 40

La expresión "A+B+C=Q" debe leerse como "Q es igual a A **o** B **o** C" o "A **o** B **o** C es igual a Q".

En la representación del circuito eléctrico, los interruptores A, B y C representan las entradas de la compuerta y la lámpara Q su salida.

La lámpara Q sólo se apaga cuando todos los interruptores están abiertos; permanece encendida mientras cualquiera de ellos esté cerrado.

Circuitos integrados con compuertas OR de varias entradas

Los siguientes son algunos ejemplos de circuitos integrados CMOS que contienen compuertas OR de varias entradas. Todos operan con tensiones de 3 a 15 V.

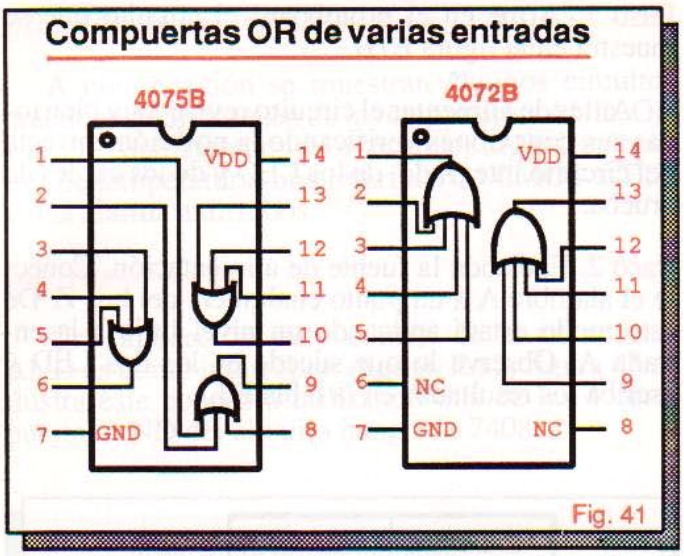
4072B: 2 compuertas OR de 4 entradas
4075B: 3 compuertas OR de 3 entradas

En la figura 41 se muestran los diagramas de pines de estos circuitos.

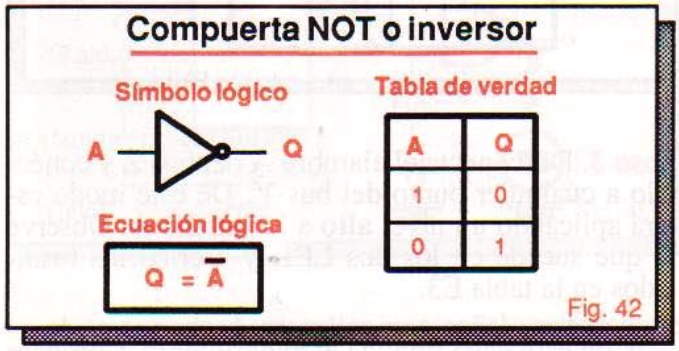
COMPUERTAS NOT O INVERSORES

Una compuerta NOT o *inversor* es un dispositivo lógico digital con una línea de entrada y una línea de salida que entrega una salida **alta** cuando su entrada es **baja** y una salida **baja** cuando su entrada es **alta**.

En otras palabras, un inversor invierte, niega o *complementa* el nivel lógico de la señal de entrada. Es una de las compuertas más utilizadas.



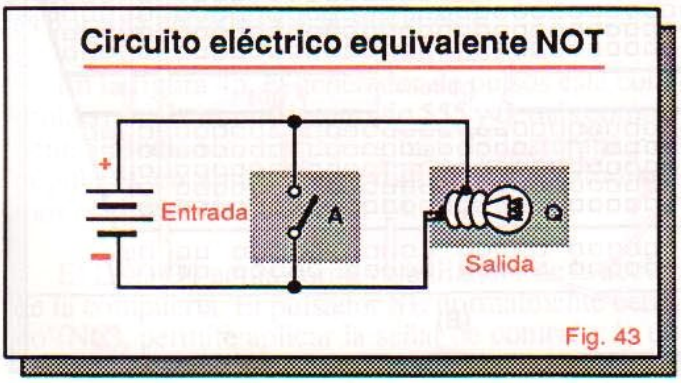
En la figura 42 se muestran el símbolo lógico, la ecuación lógica y la tabla de verdad de un inversor.



La expresión "Q = Ā" debe leerse como "Q es igual a no A" o "Q es igual a A negado".

El círculo o burbuja (°) en el símbolo lógico y la barra horizontal (−) en la ecuación lógica denotan el proceso de inversión realizado por esta compuerta.

La función lógica realizada por un inversor se denomina *inversión* o *complemento lógico*. No existen inversores de dos o más entradas.



La operación de un inversor es análoga a la del circuito eléctrico mostrado en la figura 43. El interruptor A representa la entrada de la compuerta y la lámpara Q su salida.

Debido a que el interruptor A está en paralelo con la lámpara Q, esta última se encenderá cuando el interruptor A se abra y se apagará cuando el interruptor se cierre.

Nota importante:

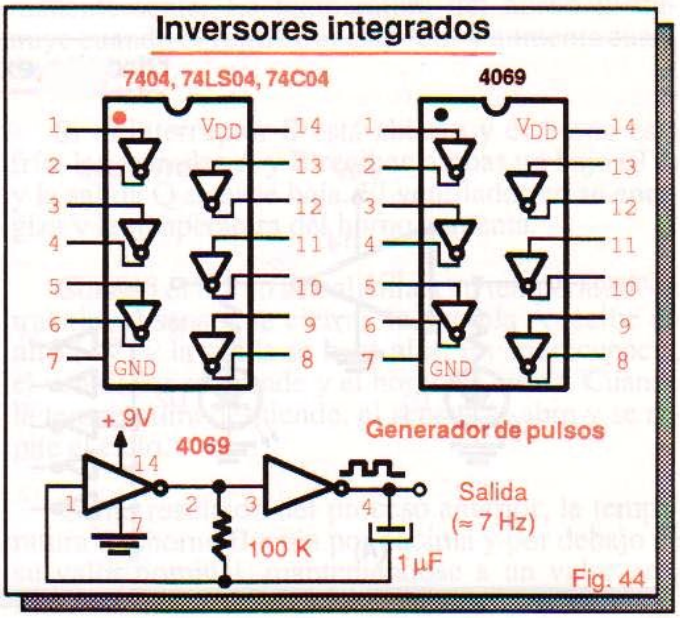
Considere el circuito de la figura 43 **solamente** como un ejemplo aclaratorio de la operación de una compuerta NOT. No intente montarlo porque al cerrarse el interruptor coloca en cortocircuito la batería. Para su realización práctica, instale una resistencia de protección de valor adecuado en serie con la batería.

Esta misma recomendación se aplica a los circuitos eléctricos equivalentes de las compuertas NAND, NOR y XNOR de las figuras 53, 55,59, 61 y 68.

Circuitos integrados con inversores

En la figura 44 se muestran los diagramas de pines de los circuitos integrados TTL 7404 y 74LS04 y CMOS 74C04 y 4069B. Cada uno de estos dispositivos trae 6 inversores completamente independientes en una misma cápsula.

En esta misma figura se muestra también un circuito típico de aplicación con inversores. Además de su función lógica básica, los inversores se utilizan como osciladores, amplificadores de corriente, eliminadores de rebote, etc.



EXPERIMENTO 3

Operación de un inversor

Objetivos

- Verificar experimentalmente la operación de una compuerta NOT o inversor.

Materiales necesarios

1 CI 4069B ó 74C04 (6 inversores CMOS)
2 LED de 10 ó 20 mA
2 Resistencias de 1 KΩ, 1/4 W
2 Extensiones de caimán, una roja y una negra.
6 Puentes de alambre telefónico #22 ó 24 de 8 cm de longitud
1 Protoboard
1 Fuente de 5V, 1 A (Kit CEKIT K11) o una pila alcalina de 9 V

Procedimiento

En la figura E7 se muestra el circuito que vamos a utilizar en este experimento para comprobar la operación de un inversor 4069B y la forma de montarlo en el protoboard. Observe que todas las entradas sin utilizar (pines 3, 5, 9, 11 y 13) se han conectado a tierra por seguridad.

El LED D1 indica el estado de la entrada A (pin 1) y el LED D2 el de la salida Q (pin 2). Recuerde que un LED encendido indica un **alto** ó **1** lógico y un LED apagado un **bajo** ó **0** lógico.

Obtenemos un **alto** en la entrada A conectándola al positivo de la fuente (+5V ó +9V) y un **bajo** conectándola al negativo (tierra).

Paso 1. Arme en el protoboard el circuito que se muestra en la figura E7B.

Antes de alimentar el circuito revise muy bien todas sus conexiones verificando la posición correcta del circuito integrado, de los LED y de los cables de prueba.

Paso 2. Encienda la fuente de alimentación. Conecte el alambre A a un punto cualquiera del bus Z. De este modo estará aplicando un nivel **bajo** a la entrada A. Observe lo que sucede en los dos LED y escriba los resultados en la tabla E3.

Entrada	Salida
A	$Q = \overline{A}$
0	
1	

Tabla E3

Paso 3. Desconecte el alambre A del bus Z y conéctelo a cualquier punto del bus Y. De este modo estará aplicando un nivel **alto** a la entrada A. Observe lo que sucede en los dos LED y escriba los resultados en la tabla E3.

Con este paso finaliza el experimento. Compare sus resultados con los de la teoría y obtenga sus propias conclusiones. Si tiene dudas acerca de la teoría o el experimento repase el tema o repita el experimento hasta que todo quede bien claro.

Circuito experimental NOT

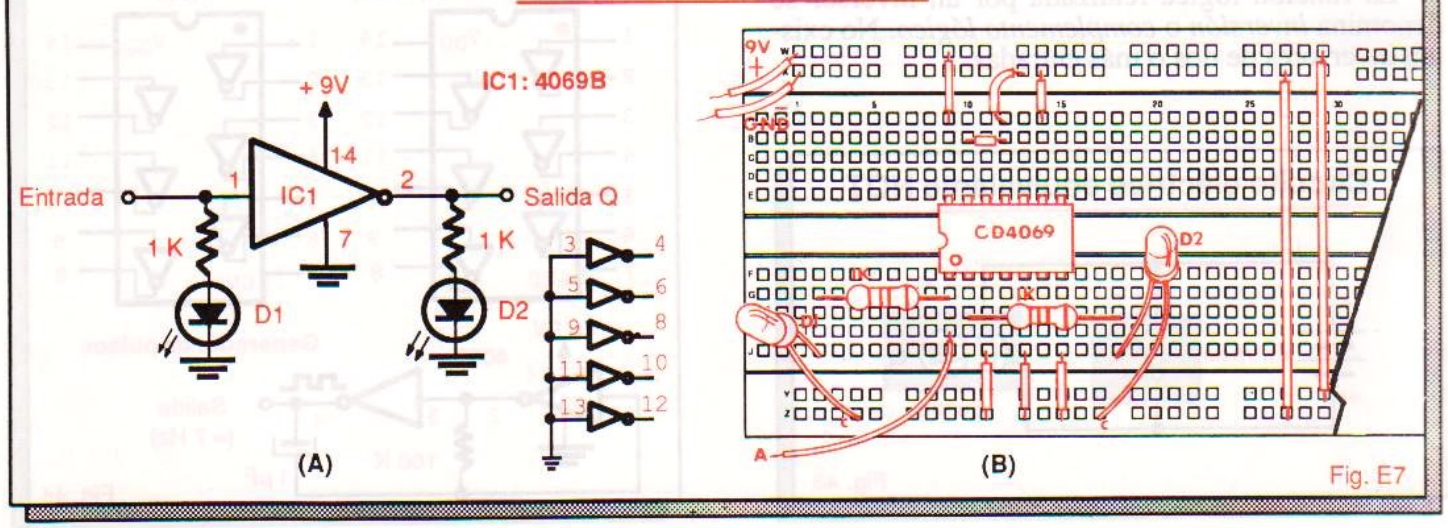


Fig. E7

CIRCUITOS DE APLICACION

A continuación se muestran algunos circuitos prácticos de aplicación de las compuertas AND, OR y NOT. Analizaremos un interruptor digital, un control de temperatura, una interface de CMOS a TTL y una alarma antirrobos.

Interruptor digital

Una aplicación muy común de la compuerta AND es como interruptor digital. En la figura 45 se ilustra este concepto utilizando una de las 4 compuertas AND del circuito integrado 7408.

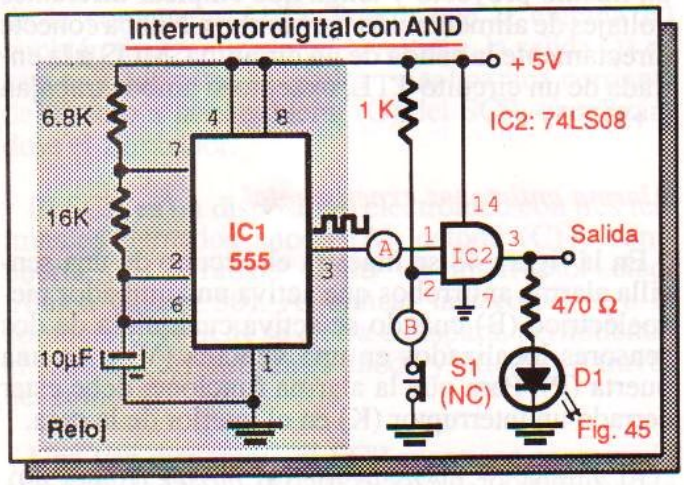


Fig. 45

A la entrada A se aplica una señal proveniente de un generador de pulsos (reloj). A la entrada B se aplica una señal de control que puede ser un **0** ó un **1** lógico. El propósito de la señal de control es abrir o cerrar la compuerta, dejando o no dejando pasar la señal de entrada.

Cuando la señal de control es **0**, la compuerta está bloqueada y la salida de la compuerta tiene un nivel **bajo** permanente. En consecuencia, la señal de entrada no se trasfiere a la salida.

Cuando la señal de control es **1**, la compuerta se abre y la señal de entrada se trasfiere o refleja a la salida. Es decir, si la entrada es **0** la salida también es **0** y si la entrada es **1** la salida es **1**.

En la figura 45, el generador de pulsos está constituido por el circuito integrado 555 y demás componentes asociados. El 555 es uno de los chips más populares en aplicaciones digitales. Lo estudiaremos en detalle en la lección 14.

El LED D1 actúa como visualizador de la acción de la compuerta. El pulsador S1, normalmente cerrado (NC), permite aplicar la señal de control a la entrada B. El circuito corresponde al kit CEKIT K1.

Control de temperatura

El hecho de que una compuerta OR entregue una salida de nivel **alto** mientras cualquiera de las entradas, o ambas, sea de nivel **alto** la hace útil en aplicaciones de control. En la figura 46 se muestra un ejemplo sencillo de control de temperatura de un horno utilizando una de las 4 compuertas OR de un circuito integrado CMOS 4071B.

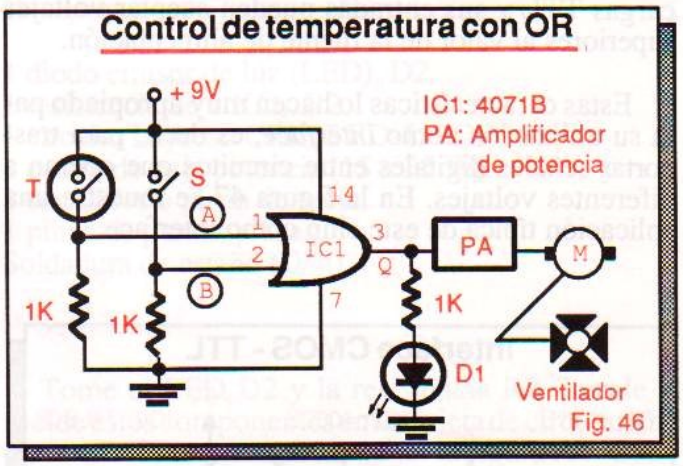


Fig. 46

La salida Q de la compuerta OR controla, a través de un amplificador de potencia o "driver", el motor de un ventilador de enfriamiento. La entrada A recibe información de un interruptor térmico (T) y la entrada B de un interruptor manual (S).

El interruptor T actúa como sensor de temperatura, abriéndose cuando la temperatura disminuye y cerrándose cuando ésta aumenta.

Cuando el interruptor S está abierto, el encendido y apagado del ventilador lo controla el sensor; cuando está cerrado, el ventilador se enciende permanentemente. La temperatura del horno disminuye cuando el ventilador está "on" y aumenta cuando está "off".

Si el interruptor S está abierto y el horno está frío, las entradas A y B reciben ambas un bajo (0V) y la salida Q se hace baja. El ventilador no se energiza y la temperatura del horno aumenta.

Cuando el horno se calienta a su temperatura de trabajo, el sensor se cierra, la entrada A recibe un **alto** (+V) y la salida se hace **alta**. En consecuencia, el ventilador se prende y el horno se enfría. Cuando la temperatura desciende, el sensor se abre y se repite el ciclo.

Como resultado del proceso anterior, la temperatura del horno fluctúa por encima y por debajo de su valor nominal, manteniéndose a un valor promedio esencialmente constante.

Si se cierra el interruptor S, la entrada B recibe un **alto** y la salida Q se hace **alta**, energizándose el ventilador. Con esta condición, siempre habrá un **alto** a la salida, sin importar el estado del sensor.

Interface de CMOS a TTL

El circuito integrado CMOS 4069B, además de su función básica como inversor lógico, tiene en particular algunas propiedades interesantes. Por ejemplo, sus salidas pueden manejar directamente cargas TTL y sus entradas pueden aceptar voltajes superiores al valor de la fuente de alimentación.

Estas características lo hacen muy apropiado para su utilización como *interface*, es decir, para trasportar señales digitales entre circuitos que operan a diferentes voltajes. En la figura 47 se muestra una aplicación típica de este chip como interface.

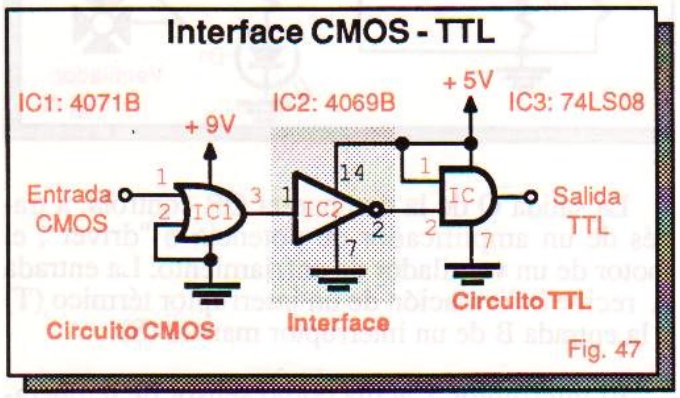


Fig. 47

En este caso necesitamos trasferir la señal de salida de un circuito CMOS que opera a 9V a la entrada de un circuito TTL que opera a 5V. Si realizamos directamente la conexión entre ambos puntos, sin una interface, la entrada TTL recibirá un voltaje mayor de 5V y seguramente se destruirá.

El inversor de interface 4069B evita que esto suceda, convirtiendo niveles lógicos CMOS de 0 ó 9V en niveles lógicos TTL de 0 ó 5V. Si recibe en su entrada un **bajo** de 0V entrega a su salida un **alto** de 5V y si recibe un **alto** de 9V entrega un **bajo** de 0V.

En estas condiciones, la entrada del circuito TTL nunca recibe más de 5V y por tanto no existe el riesgo de que este último se afecte.

Note que aunque el circuito 4069B puede trabajar con tensiones entre +3 y 18V no está conectado a +9V sino a +5V. Si se conectara a +9V entregaría también niveles **altos** de +9V al circuito TTL y la interface no sería eficiente.

Utilice este circuito de interface cuando necesite trabajar con circuitos integrados TTL y CMOS en un mismo proyecto y tenga que emplear diferentes voltajes de alimentación para ambos. Nunca conecte directamente la salida de un circuito CMOS a la entrada de un circuito TTL, excepto si ambos trabajan a +5V.

Alarma antirrobos experimental

En la figura 48 se muestra el circuito de una sencilla alarma antirrobos que activa un zumbador piezoeléctrico (B) cuando se activa cualquiera de dos sensores localizados en una ventana (V) o en una puerta (P). Para que la alarma funcione, debe estar cerrado un interruptor (K) en el interior de la casa.

El zumbador piezoeléctrico o *buzzer* (figura 49), empleado en esta alarma, es un dispositivo que emite un sonido audible distintivo cuando se aplica un voltaje de CC entre sus terminales. Los sensores V y P son de tipo magnético normalmente cerrado.

Normalmente, K, V y P están cerrados. Cuando se abre la ventana o la puerta, el interruptor V o P se abre y envía un **alto** a una de las entradas (A2 ó B2) de la compuerta OR.

La salida de esta compuerta (Q2) aplica a su vez un **alto** a una de las entradas (B3) de la compuerta

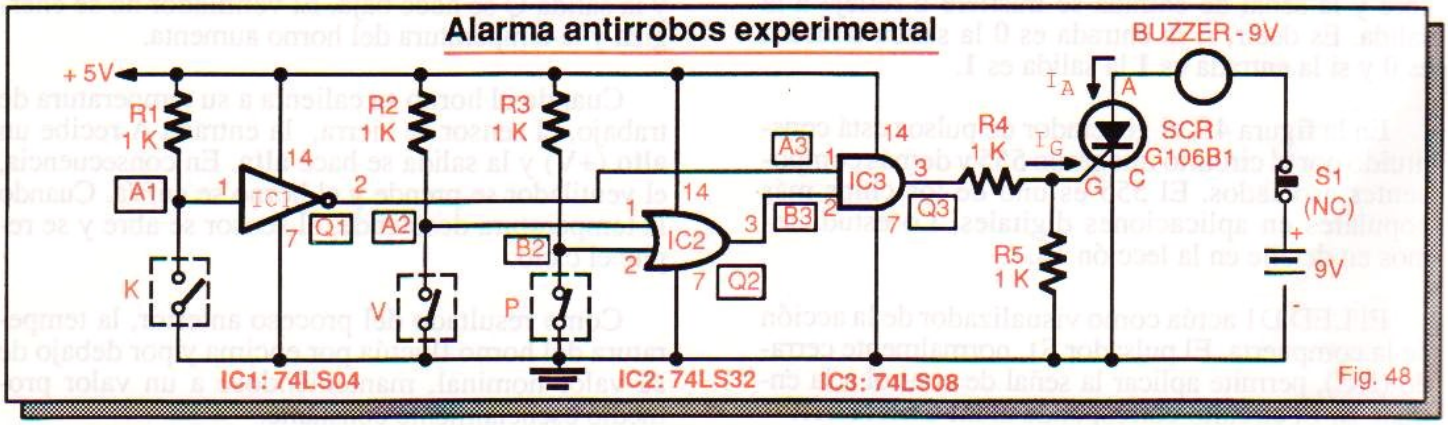


Fig. 48

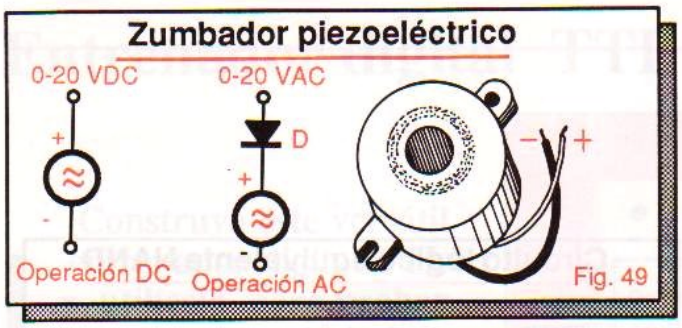


Fig. 49

AND. La otra entrada (A3) la controla el interruptor K a través del inversor.

Cuando K está cerrado, el inversor recibe un **bajo** en su entrada (A1) y aplica un **alto** a la entrada A3 de la compuerta AND. Puesto que la entrada B3 también tiene aplicado un nivel **alto**, la salida Q3 de esta compuerta se hace **alta** y aplica una corriente de disparo a la compuerta (G) del SCR, energizándose el zumbador.

El SCR es un dispositivo electrónico con tres terminales llamados ánodo (A), cátodo (C) y compuerta (G). Trabaja como un interruptor electrónico (figura 50). Al aplicar una corriente a la compuerta, el SCR se cierra o dispara, permitiendo el paso de corriente entre ánodo y cátodo y a través del zumbador.

Una vez disparado, el SCR mantiene energizado el zumbador, incluso si se suspende la corriente de compuerta. Para apagarlo, debe suspenderse la corriente de ánodo pulsando el botón NC.

Si el interruptor V o P retorna a su condición original (cerrado), la salida de la compuerta AND se hace **baja** y suspende la corriente de la compuerta del SCR. Sin embargo, este seguirá conduciendo (y el zumbador seguirá energizado) hasta que se accione el pulsador de apagado.

Cuando el interruptor general K está abierto, la entrada A3 de la compuerta AND recibe un **bajo** y por tanto su salida es **baja**, sin importar el estado de los interruptores V y P. En estas condiciones, el SCR no se dispara y el zumbador no se energiza.

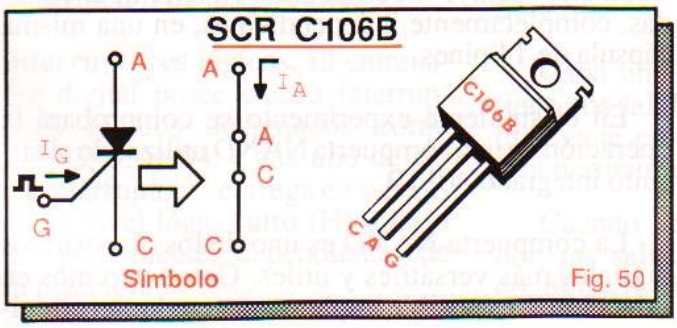


Fig. 50

ACTIVIDAD PRACTICA Nº 3

Construcción del módulo 1. Parte 3

En esta actividad instalaremos la resistencia R2 y el LED D2 del módulo 1. Localice estos componentes en el diagrama esquemático de la figura A1. D2 visualiza el estado lógico (**1** ó **0**) de la señal aplicada a la entrada IN2 y R2 protege la entrada del inversor B contra descargas electrostáticas.

Componentes y herramientas necesarios

1 diodo emisor de luz (LED). D2.
1 resistencia de 1 KΩ. R2.
1 circuito impreso CEKIT ED-1. PC1.
1 cautín de baja potencia (15 a 35 W).
1 cortafríos o pinza de corte.
1 pinza de puntas planas.
Soldadura de estaño 60/40.

Procedimiento

Tome el LED D2 y la resistencia R2. Instale y suelde estos componentes en la tarjeta de circuito impreso ED-1, como se muestra en la figura A4. Conserve los terminales sobrantes de D3 y R3.

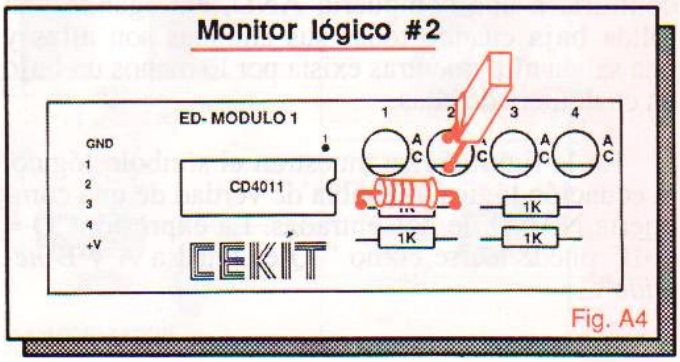


Fig. A4

Para obtener buenas soldaduras, asegúrese de que las superficies por unir estén limpias. Siga el proceso que se resume en la figura A5.

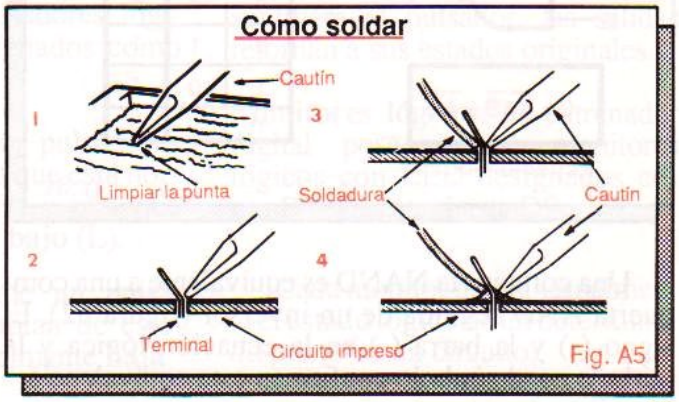


Fig. A5

Compuertas NAND, NOR, XOR Y XNOR

- *Compuertas NAND de dos y varias entradas*
- *Experimento 4. Operación de la compuerta NAND*
- *Compuertas NOR de dos y varias entradas*
- *Experimento 5. Operación de la compuerta NOR*
- *Compuertas OR exclusivas o XOR*
- *Experimento 6. Operación de la compuerta XOR*
- *Compuertas NOR exclusivas o XNOR*
- *Circuitos de aplicación*

Continuando con el estudio de las compuertas lógicas, en esta lección analizaremos las compuertas NAND, NOR, OR exclusiva y NOR exclusiva. Todas se tratarán desde los mismos puntos de vista de las compuertas AND, OR y NOT de la lección 4.

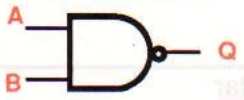
Compuertas NAND de dos entradas

Una compuerta NAND de dos entradas es un dispositivo lógico que opera en forma exactamente contraria a una compuerta AND, entregando una salida **baja** cuando todas sus entradas son **altas** y una salida **alta** mientras exista por lo menos un **bajo** en cualquiera de ellas.

En la figura 51 se muestran el símbolo lógico, la ecuación lógica y la tabla de verdad de una compuerta NAND de dos entradas. La expresión "Q = A•B" puede leerse como " Q es igual a A y B *negado*".

Compuerta NAND de dos entradas

Símbolo Lógico



$Q = \overline{A \bullet B} = \overline{AB}$

Ecuación lógica

Tabla de verdad

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

Fig. 51

Una compuerta NAND es equivalente a una compuerta AND seguida de un inversor (figura 52). El signo (•) y la barra (-) en la ecuación lógica y la burbuja en el símbolo confirman esta equivalencia.

Circuito lógico equivalente NAND

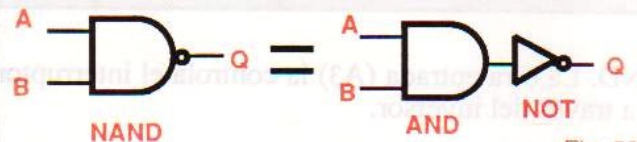


Fig. 52

La operación de una compuerta NAND es análoga a la del circuito eléctrico mostrado en la figura 53. Los interruptores A y B representan las entradas de la compuerta y la lámpara Q su salida.

Circuito eléctrico equivalente NAND

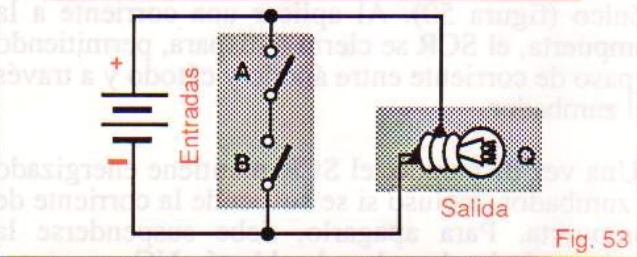


Fig. 53

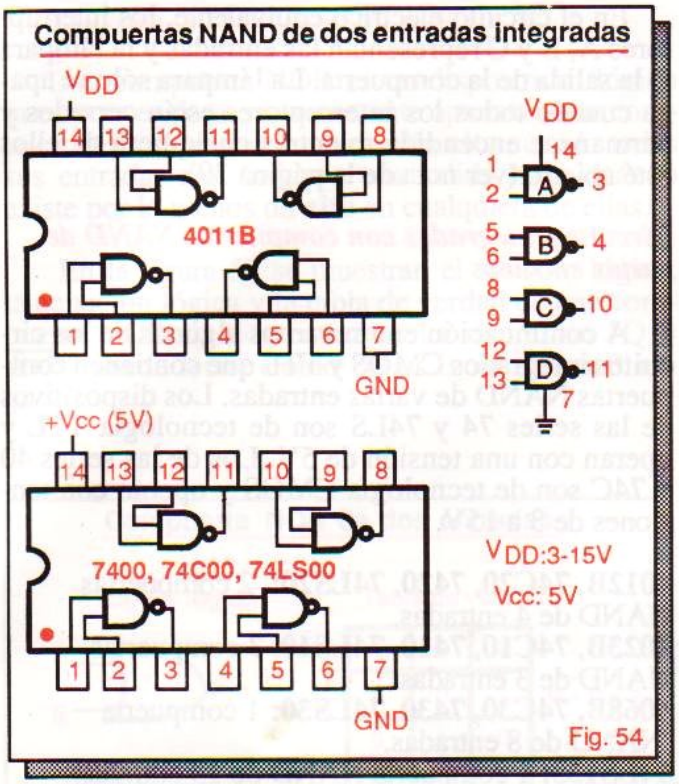
Debido a que los interruptores A y B están en serie entre sí y en paralelo con la lámpara Q, esta última sólo se apaga cuando ambos interruptores están cerrados y permanece encendida mientras cualquiera de ellos esté abierto (ver nota página 39).

Circuitos integrados con compuertas NAND de dos entradas

En la figura 54 se muestran los diagramas de pines de los circuitos integrados 7400, 74LS00, 74C00 y 4011B. Los dos primeros son de tecnología TTL y los dos últimos de tecnología CMOS. Cada uno incluye 4 compuertas NAND de 2 entradas, completamente independientes, en una misma cápsula de 14 pines.

En el siguiente experimento se comprobará la operación de una compuerta NAND utilizando el circuito integrado 4011B.

La compuerta NAND es uno de los dispositivos digitales más versátiles y útiles. Como veremos en la lección 7, es posible implementar cualquier circui-



to lógico utilizando únicamente compuertas NAND como bloques fundamentales.

Con respecto a los circuitos integrados TTL 7400 y 74LS00, los chips CMOS 4011B y 74C00 tienen un rango de voltajes de operación más amplio, consumen menos corriente y poseen una impedancia de entrada más alta. Además, son más inmunes al ruido.

El 7400 y el 74LS00 son, sin embargo más rápidos. Operan a frecuencias hasta de 100 MHz.

EXPERIMENTO 4

Operación de la compuerta NAND

Objetivo

- Verificar experimentalmente la operación de las 4 compuertas NAND del circuito integrado 4011B.

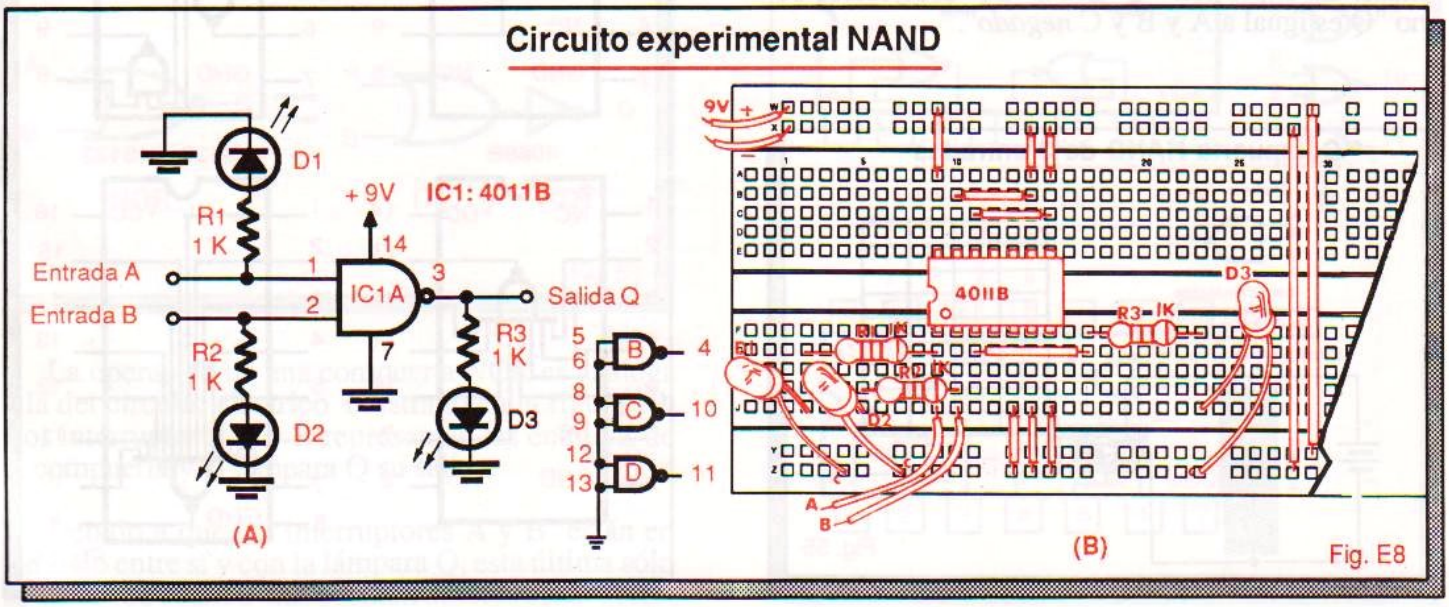
Materiales necesarios

1 Circuito integrado 4011B (4 compuertas NAND CMOS de dos entradas).
3 Diodos emisores de luz o LED.
3 Resistencias de 1KΩ, 1/4 W.
2 Extensiones de caimán, una roja y una negra, o un conector para batería de 9 V.
12 Puentes de alambre telefónico #22 ó # 24 de 8 cm de longitud.
1 Protoboard.
1 Fuente de poder de 9V,300 mA (kit CEKIT K11) o una batería alcalina de 9 V.

Procedimiento

Paso 1. Arme el circuito de la figura E8 sobre su protoboard. Conecte a tierra todas las entradas no utilizadas. Revise el circuito y corrija los posibles errores de montaje antes de conectar la batería o la fuente. Observe todas las precauciones de manipulación de los dispositivos CMOS.

Paso 2. Complete la tabla E4, observando el nivel lógico resultante en la salida Q cuando se aplican las



Entradas		Salida
A	B	$Q = \overline{A\,B}$
0	0	
0	1	
1	0	
1	1	

Tabla E4

combinaciones de niveles altos (**1**'s) y bajos (**0**'s) en las entradas A y B. Un LED encendido indica la presencia de un **1** lógico en ese punto y un LED apagado la presencia de un **0**.

Paso 3. Compare los resultados de este experimento con los del experimento 1 y obtenga sus propias conclusiones.

Paso 4. Desconecte la fuente de alimentación y repita el experimento con cada una de las otras 3 compuertas NAND. No olvide conectar a tierra las entradas no utilizadas. Este último paso le permitirá comprobar si todas las compuertas del circuito integrado 4011B están operando correctamente.

* * *

Compuertas NAND de varias entradas

En general, una compuerta NAND de dos o más entradas entrega un nivel lógico **bajo** en su salida cuando todas sus entradas están en **alto** y un **alto** cuando por lo menos una de ellas está en **bajo**.

En la figura 55 se muestran el símbolo lógico, la ecuación lógica, la tabla de verdad y el circuito eléctrico equivalente de una compuerta NAND de 3 entradas. La expresión "$Q = \overline{A \cdot B \cdot C}$ " debe leerse como "Q es igual a A y B y C *negado*".

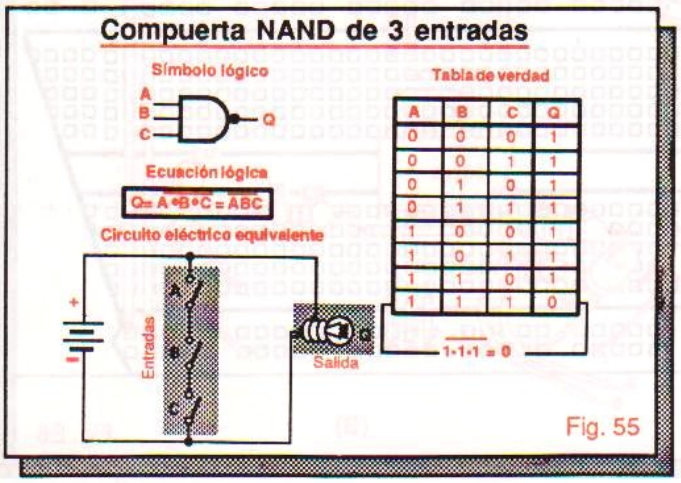


Fig. 55

En el circuito eléctrico equivalente, los interruptores A, B y C representan las entradas y la lámpara Q la salida de la compuerta. La lámpara sólo se apaga cuando todos los interruptores están cerrados y permanece encendida mientras cualquiera de ellos esté abierto (ver nota de la página 39).

Circuitos integrados con compuertas NAND de varias entradas

A continuación enumeramos algunos de los circuitos integrados CMOS y TTL que contienen compuertas NAND de varias entradas. Los dispositivos de las series 74 y 74LS son de tecnología TTL y operan con una tensión de 5V. Los de las series 40 y 74C son de tecnología CMOS y operan con tensiones de 3 a 15V.

4012B, 74C20, 7420, 74LS20: 2 compuertas NAND de 4 entradas.
4023B, 74C10, 7410, 74LS10: 3 compuertas NAND de 3 entradas.
4068B, 74C30, 7430, 74LS30: 1 compuerta NAND de 8 entradas.
74LS133: 1 compuerta NAND de 13 entradas

En la figura 56 se muestra la configuración de pines de algunos de estos chips.

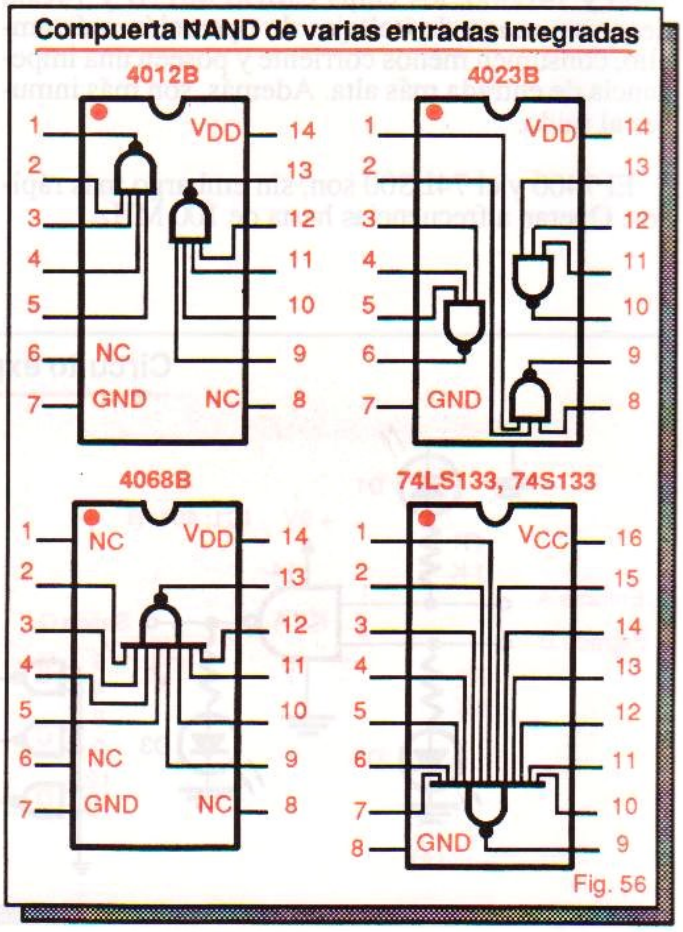


Fig. 56

Compuertas NOR de dos entradas

Una compuerta NOR es un dispositivo lógico que opera en forma exactamente opuesta a una compuerta OR, entregando una salida **alta** cuando todas sus entradas son **bajas** y una salida **baja** cuando existe por lo menos un **alto** en cualquiera de ellas.

En la figura 57 se muestran el símbolo lógico, la ecuación lógica y la tabla de verdad de una compuerta NOR de dos entradas. La expresión "$Q = \overline{A+B}$" puede leerse como "Q es igual a A **o** B *negado*".

Compuerta NOR de dos entradas

Símbolo lógico

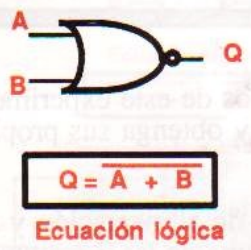


Tabla de verdad

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

$\overline{0+0} = 1$

Fig. 57

Una compuerta NOR es equivalente a una compuerta OR seguida de un inversor (figura 58). El signo (+) y la barra (—) en la ecuación lógica y la burbuja en el símbolo OR confirman esta equivalencia.

Circuito lógico equivalente NOR

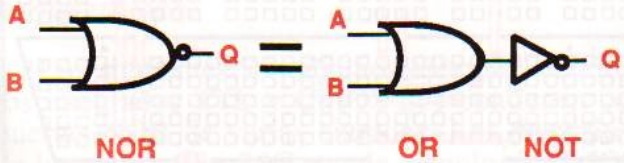


Fig. 58

La operación de una compuerta NOR es análoga a la del circuito eléctrico mostrado en la figura 59. Los interruptores A y B representan las entradas de la compuerta y la lámpara Q su salida.

Debido a que los interruptores A y B están en paralelo entre sí y con la lámpara Q, esta última sólo se enciende cuando ambos interruptores están abiertos y permanece apagada mientras cualquiera de ellos, o ambos, esté cerrado (ver nota página 39).

Circuito eléctrico equivalente NOR

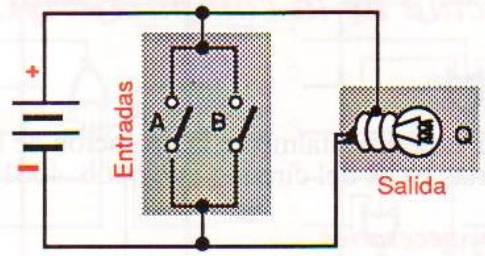


Fig. 59

Circuitos integrados con compuertas NOR de dos entradas

En la figura 60 se muestra la distribución de pines de los circuitos integrados CMOS 4001B y 74C02 y de los TTL 7402 y 74LS02. Cada uno de estos dispositivos tiene 4 compuertas NOR de 2 entradas, completamente independientes, en una misma cápsula de 14 pines.

En el siguiente experimento usted comprobará cómo trabajan las 4 compuertas NOR del circuito integrado CMOS 4001B.

Compuertas NOR de dos entradas integradas

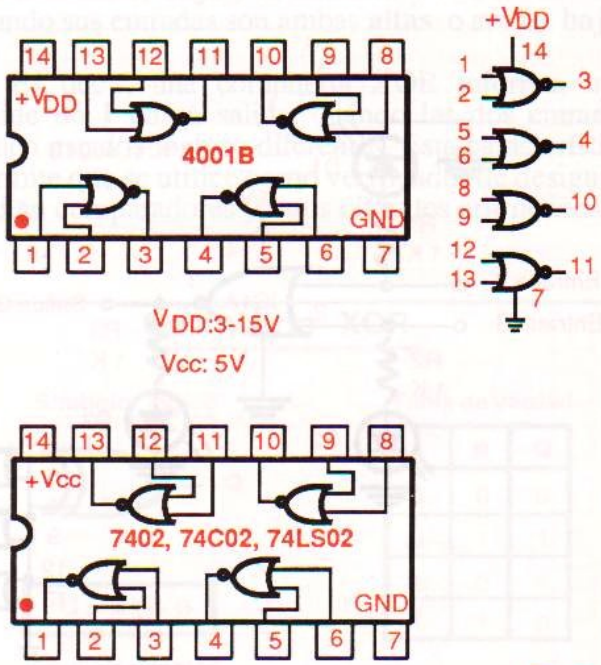


Fig. 60

EXPERIMENTO 5

Operación de la compuerta NOR

Objetivo

- Verificar experimentalmente la operación de las 4 compuertas NOR del circuito integrado 4001B.

Materiales necesarios

1 Circuito integrado 4001B (4 compuertas NOR CMOS de dos entradas).
3 Diodos emisores de luz o LED.
3 Resistencias de 1KΩ, 1/4 W.
2 Extensiones de caimán, una roja y una negra, o un conector para batería de 9 V.
12 Puentes de alambre telefónico #22 ó # 24 de 8 cm de longitud.
1 Protoboard
1 Fuente de poder de 9V, 300 mA (kit CEKIT K11) o una batería alcalina de 9 V.

Procedimiento

Paso 1. Arme el circuito de la figura E9 sobre su protoboard. Conecte a tierra todas las entradas no utilizadas. Revise el circuito y corrija los posibles errores de montaje antes de conectar la batería o la fuente. Observe todas las precauciones de manipulación de dispositivos CMOS.

Paso 2. Complete la tabla E5 observando el nivel lógico resultante en la salida Q cuando se aplican las combinaciones de niveles altos (1's) y bajos (0's) en las entradas A y B. Un LED encendido indica la presencia de un 1 lógico en ese punto y un LED apagado la presencia de un 0.

Entradas		Salida
A	B	$Q = \overline{A + B}$
0	0	
0	1	
1	0	
1	1	

Tabla E5

Paso 3. Compare los resultados de este experimento con los del experimento 2 y obtenga sus propias conclusiones.

Paso 4. Desconecte la fuente de alimentación y repita el experimento con cada una de las 3 compuertas NOR restantes. No olvide conectar a tierra las entradas no utilizadas. Este último paso le permitirá comprobar si todas las compuertas del circuito integrado 4001B están operando correctamente.

Circuito experimental NOR

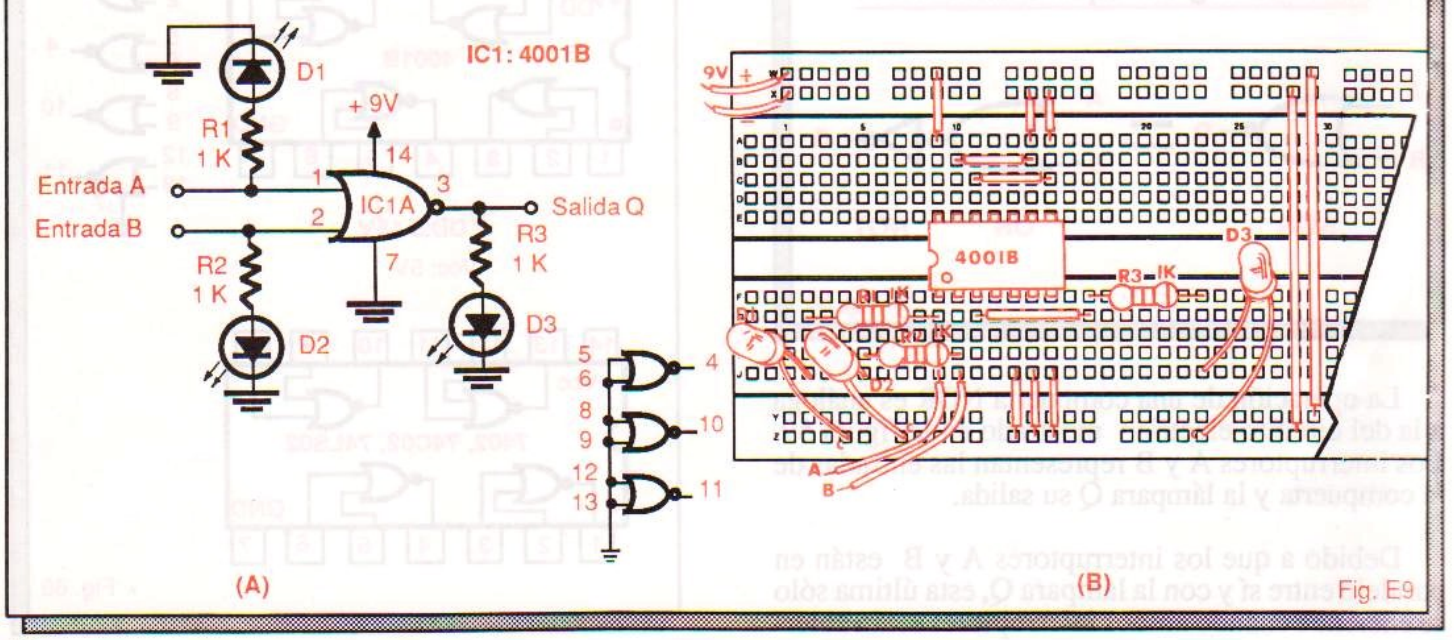
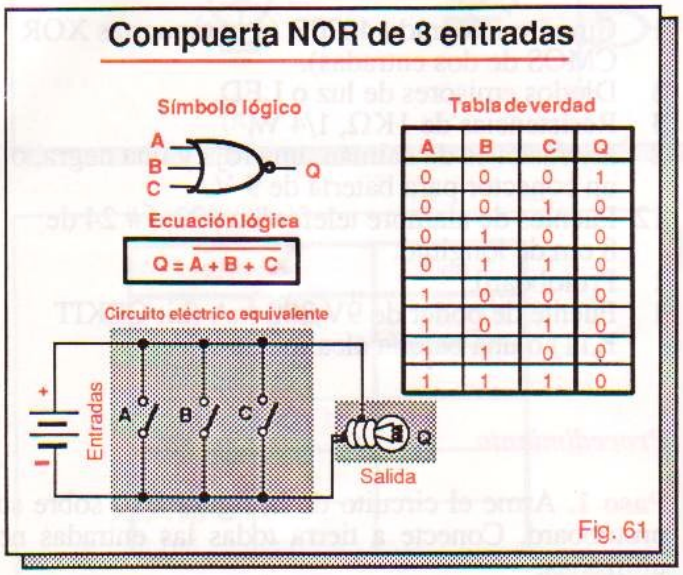


Fig. E9

Compuertas NOR de varias entradas

En general, una compuerta NOR de dos o más entradas entrega un nivel lógico **alto** en su salida cuando todas sus entradas están en **bajo** y un **bajo** cuando por lo menos una de ellas está en **alto**.

En la figura 61, por ejemplo, se muestran el símbolo lógico, el circuito equivalente, la tabla de verdad y la representación eléctrica de una compuerta NOR de tres entradas. La expresión "$Q = \overline{A+B+C}$" puede leerse como "Q es igual a A **o** B **o** C *negado*.



A	B	C	Q
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Fig. 61

En el circuito eléctrico equivalente, los interruptores A, B y C representan las entradas de la compuerta y la lámpara Q su salida. La lámpara Q sólo se enciende cuando todos los interruptores están abiertos y permanece apagada mientras cualquiera de ellos esté cerrado (ver nota página 39).

Circuitos integrados con compuertas NOR de varias entradas

Los siguientes son algunos ejemplos de circuitos integrados TTL y CMOS que contienen compuertas NOR de varias entradas. Los dispositivos de las series 40 y 74C son de tecnología CMOS y los de las series 74 y 74LS son de tecnología TTL.

4000: 2 compuertas NOR de 3 entradas y un inversor.
4002: 2 compuertas NOR de 4 entradas.
4025B, 7427, 74LS27: 3 compuertas NOR de 3 entradas.
4078B: 1 compuerta NOR de 8 entradas.
74LS260: 2 compuertas NOR de 5 entradas.

En la figura 62 se muestra la distribución de pines de algunos de estos chips.

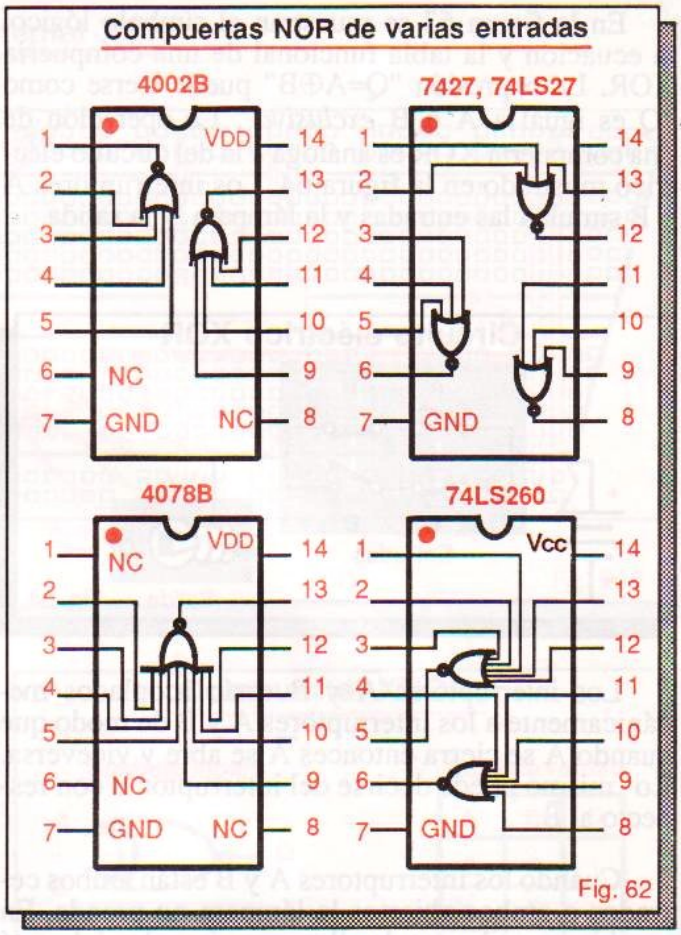
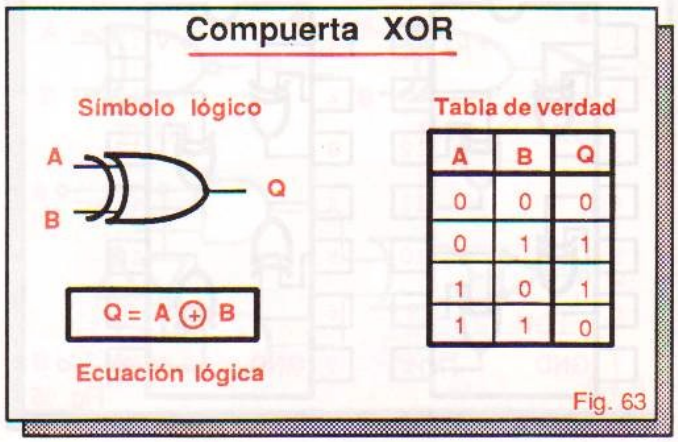


Fig. 62

COMPUERTAS OR EXCLUSIVAS O XOR

Una compuerta OR exclusiva o XOR es un dispositivo digital con dos líneas de entrada y una línea de salida que entrega una salida **alta** cuando una de sus entradas es **baja** y la otra **alta** y una salida **baja** cuando sus entradas son ambas **altas** o ambas **bajas**.

Es decir, una compuerta XOR informa, mediante un **1** en su salida, cuándo las dos entradas tienen estados lógicos diferentes. Esta característica permite que se utilice como verificador de desigualdad en comparadores y otros circuitos aritméticos.



A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

Fig. 63

En la figura 63 se muestran el símbolo lógico, la ecuación y la tabla funcional de una compuerta XOR. La expresión "Q=A⊕B" puede leerse como "Q es igual a A **o** B *exclusiva*". La operación de una compuerta XOR es análoga a la del circuito eléctrico mostrado en la figura 64. Los interruptores A y B simulan las entradas y la lámpara Q la salida.

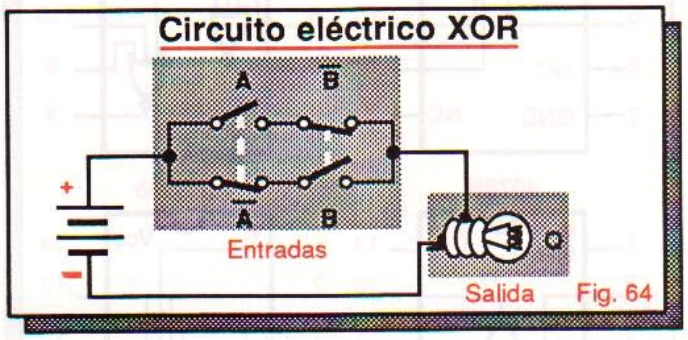


Fig. 64

Los interruptores $\overline{A}$ y $\overline{B}$ están acoplados mecánicamente a los interruptores A y B de modo que cuando A se cierra entonces $\overline{A}$ se abre y viceversa. Lo mismo puede decirse del interruptor B con respecto al $\overline{B}$.

Cuando los interruptores A y B están ambos cerrados o ambos abiertos la lámpara no prende. En cambio, cuando uno de ellos, por ejemplo el A, está abierto y el otro, B, está cerrado, entonces la lámpara se enciende.

Circuitos integrados con compuertas XOR

En la figura 65 se muestran los diagramas de pines de los circuitos integrados TTL 7486, 74LS86 y 74LS386 y CMOS 74C86, 4030B y 4070B. Cada uno de estos dispositivos incorpora 4 compuertas XOR independientes en una misma cápsula de 14 pines.

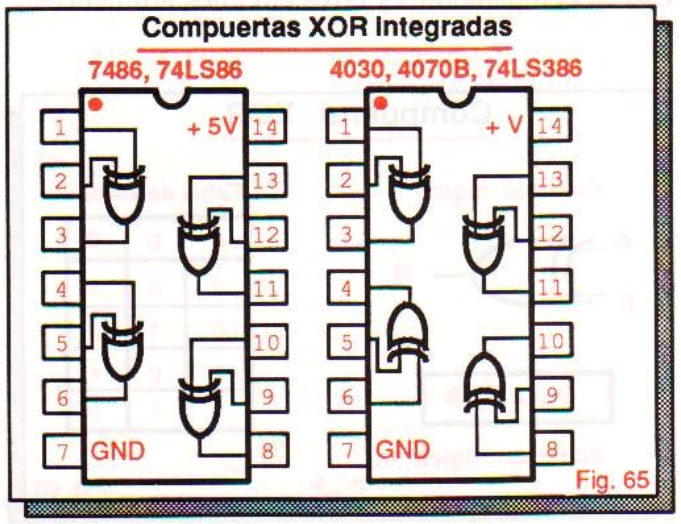


Fig. 65

EXPERIMENTO 6

Operación de la compuerta XOR

Objetivo

- Verificar experimentalmente la operación de las 4 compuertas XOR del circuito integrado 4070B.

Materiales necesarios

1 Circuito integrado 4070B (4 compuertas XOR CMOS de dos entradas).
3 Diodos emisores de luz o LED.
3 Resistencias de 1KΩ, 1/4 W.
2 Extensiones de caimán, una roja y una negra, o un conector para batería de 9 V.
12 Puentes de alambre telefónico #22 ó # 24 de 8 cm de longitud.
1 Protoboard.
1 Fuente de poder de 9V,300 mA (kit CEKIT K11) o una batería alcalina de 9 V.

Procedimiento

Paso 1. Arme el circuito de la figura E10 sobre su protoboard. Conecte a tierra todas las entradas no utilizadas.

Revise el circuito y corrija los posibles errores de montaje antes de conectar la batería o la fuente. Observe todas las precauciones de manipulación de los dispositivos CMOS.

Paso 2. Complete la tabla E6 observando el nivel lógico resultante en la salida Q cuando se aplican las combinaciones de niveles **altos** (1's) y **bajos** (0's) en las entradas A y B.

Un LED encendido indica la presencia de un **1** lógico en un punto y un LED apagado la presencia de un **0**.

Paso 3. Compare sus resultados con los obtenidos en experimentos anteriores, relacionados con otras compuertas, y obtenga sus propias conclusiones.

Paso 4. Desconecte la fuente de alimentación y repita el experimento con cada una de las 3 compuertas XOR restantes. No olvide conectar a tierra las entradas no utilizadas.

Este último paso le permitirá comprobar si todas las compuertas del circuito integrado 4070B están operando correctamente.

Circuito experimental XOR

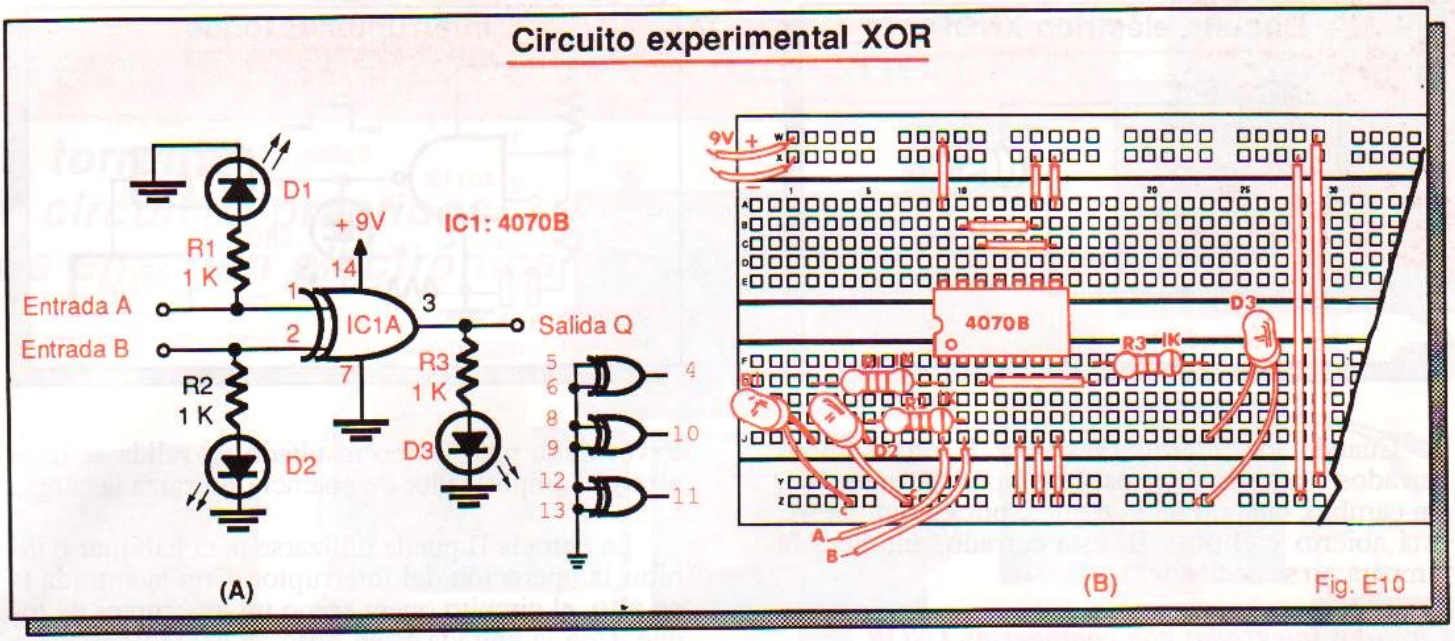
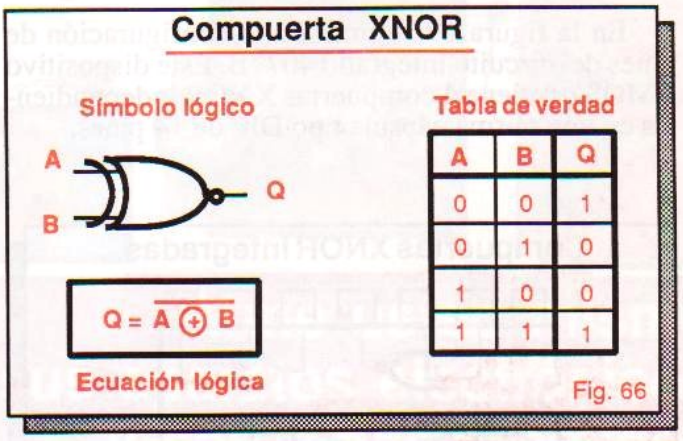


Fig. E10

Entradas		Salida
A	B	Q = A ⊕ B
0	0	
0	1	
1	0	
1	1	

Tabla E6

Compuerta XNOR



A	B	Q
0	0	1
0	1	0
1	0	0
1	1	1

Fig. 66

COMPUERTAS NOR EXCLUSIVAS O XNOR

Una compuerta NOR exclusiva o XNOR opera en forma exactamente opuesta a una compuerta XOR, entregando una salida **baja** cuando una de sus entrada es **baja** y la otra **alta**, y una salida **alta** cuando sus entradas son ambas **altas** o ambas **bajas**

Es decir, una compuerta XNOR indica, mediante un **1** lógico en su salida, cuándo las dos entradas tienen el mismo estado. Esta característica la hace ideal para su utilización como verificador de igualdad en comparadores y otros circuitos aritméticos

En la figura 66 se muestran el símbolo lógico y la tabla funcional de una compuerta XNOR. La expresión "$Q=\overline{A \oplus B}$" puede leerse como "Q es igual a A **o** B exclusiva *negada*".

Para efectos prácticos, una compuerta XNOR es igual a una compuerta XOR seguida de un inversor. En la figura 67 se indica esta equivalencia y se muestra un circuito lógico de compuertas AND, OR y NOT que opera exactamente como una compuerta XNOR.

La operación de una compuerta XNOR es análoga a la del circuito eléctrico mostrado en la figura 68. Los interruptores A y B representan las entrada de la compuerta y la lámpara Q su salida. Los interruptores A y B están acoplados de la misma forma que en el circuito XOR (ver nota página 39).

Circuito lógico equivalente XNOR

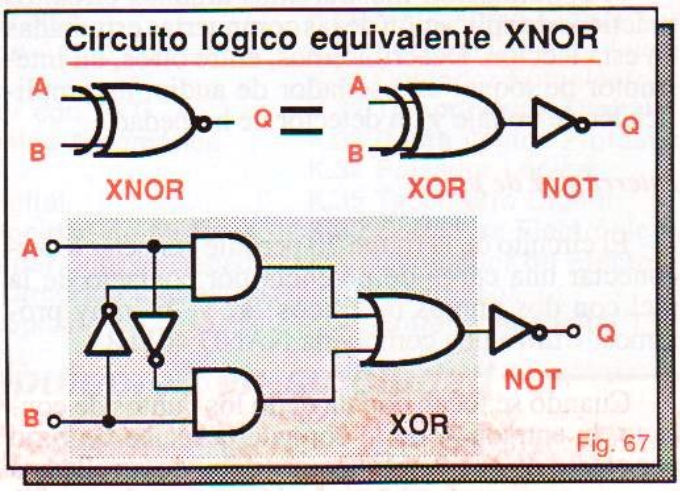
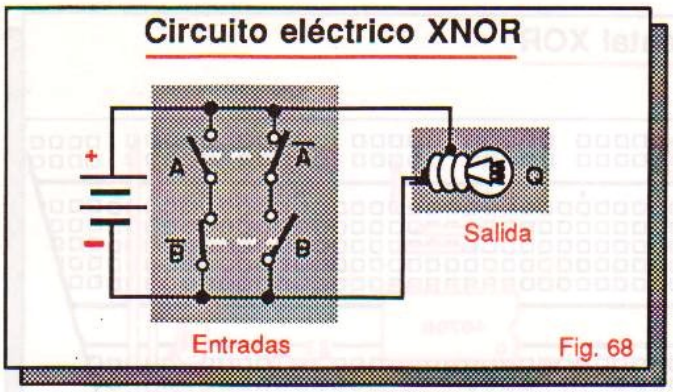


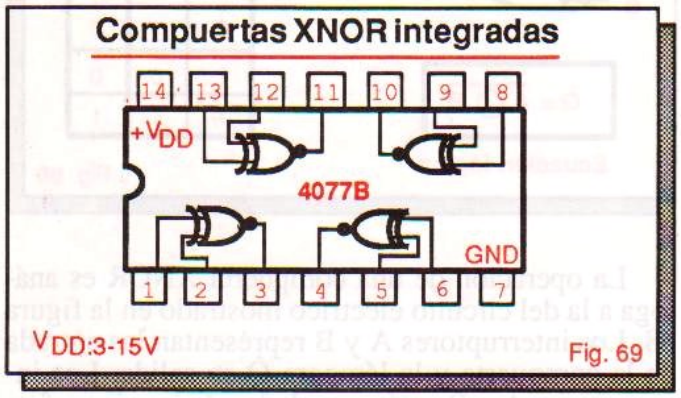
Fig. 67



Cuando los interruptores A y B están ambos cerrados o ambos abiertos, la lámpara se enciende. En cambio, cuando uno de ellos, por ejemplo el A, está abierto y el otro, B, está cerrado, entonces la lámpara no se enciende.

Circuitos integrados con compuertas XNOR

En la figura 69 se muestra la configuración de pines del circuito integrado 4077B. Este dispositivo CMOS contiene 4 compuertas XNOR independientes en una misma cápsula tipo DIP de 14 pines.



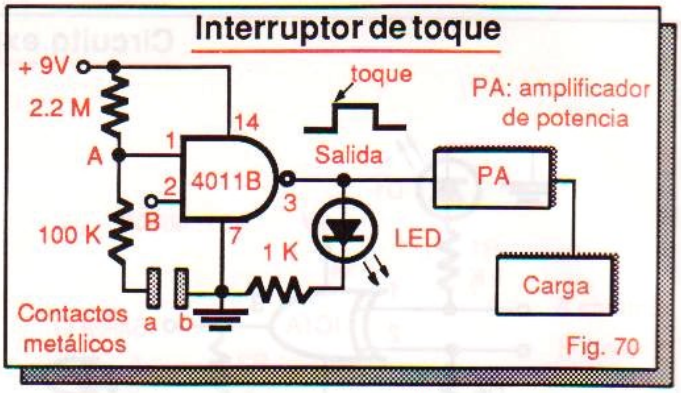
CIRCUITOS DE APLICACION

A continuación mostraremos algunos circuitos prácticos de aplicación de las compuertas estudiadas en esta lección. Describiremos, entre otros, un interruptor de toque, un oscilador de audio, un amplificador de voltaje y un detector de humedad.

Interruptor de toque

El circuito de la figura 70 permite conectar o desconectar una carga de potencia por contacto de la piel con dos puntos metálicos "a" y "b" muy próximos. Utiliza una compuerta NAND 4011B.

Cuando se tocan con un dedo los puntos de contacto, la entrada A de la compuerta recibe un **bajo** por efecto de una corriente muy débil desarrollada a



través de la piel. Como resultado, la salida se hace **alta** y el amplificador de potencia energiza la carga.

La entrada B puede utilizarse para habilitar o inhibir la operación del interruptor. Con la entrada B en **alto**, el circuito opera como un interruptor de toque. Con la entrada B en **bajo**, la carga permanece constantemente energizada.

Esta aplicación se puede implementar en la práctica utilizando como amplificador de potencia un relé de estado sólido (SSR), un triac o una interface similar. La forma de controlar cargas de potencia mediante circuitos lógicos se explica en la lección 8.

Oscilador de audio controlado

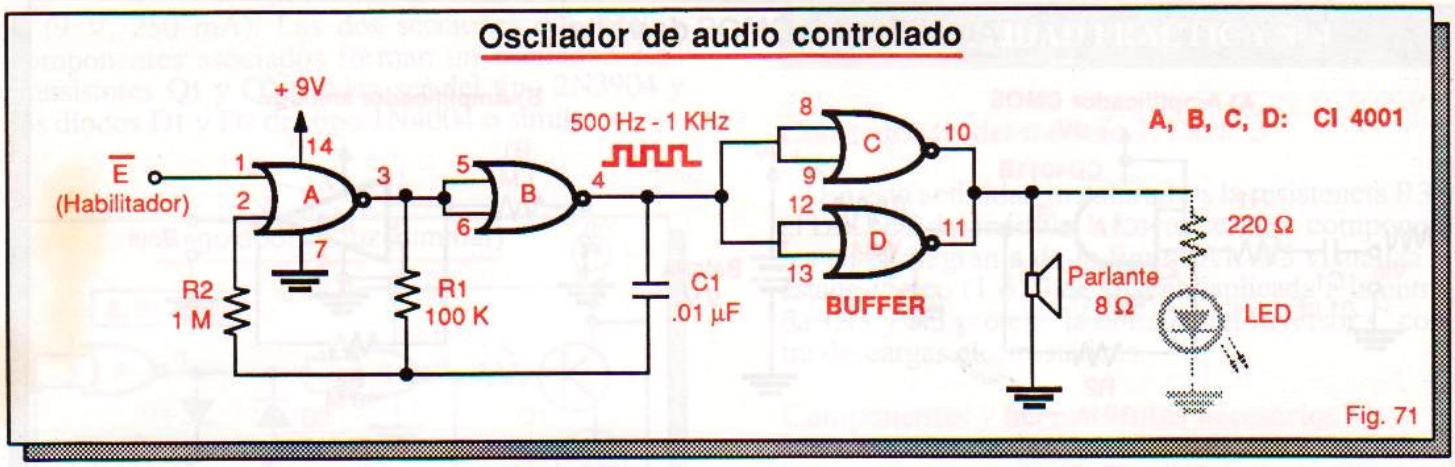
En la figura 71 se muestra un circuito que produce un tono audible de 1 KHz en un parlante . Utiliza las 4 compuertas NOR de un circuito integrado 4001B. La frecuencia se puede aumentar disminuyendo el valor de C1 o viceversa. Si el parlante se sustituye por un LED, el circuito se convierte en una luz intermitente.

Las compuertas C y D, conectadas en paralelo, configuran lo que se denomina un buffer o amplificador de corriente.

Los *buffer* son necesarios para impulsar cargas que, como el parlante, exigen más corriente de la que una salida lógica puede suministrar.

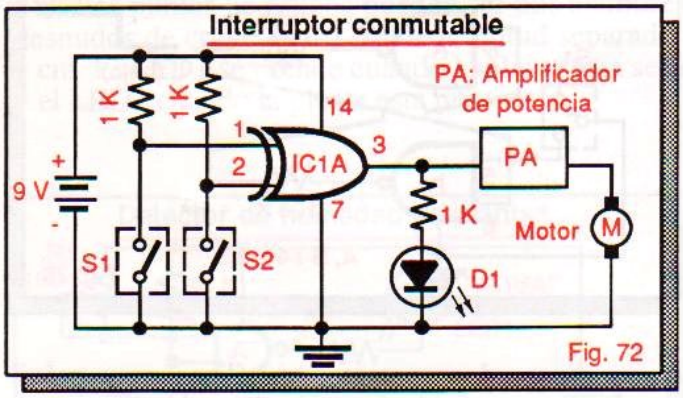
Importante: No conecte compuertas TTL comunes en paralelo con la intención de obtener mayor capacidad de corriente porque puede destruirlas. La configuración amplificadora de corriente mostrada en la figura 71 sólo es posible con compuertas CMOS o con compuertas TTL de colector abierto.

La entrada habilitadora ($\overline{E}$) controla la operación del circuito en forma automática. Cuando $\overline{E}$ es de nivel **bajo** (0V), el oscilador opera y emite un tono. Cuando E es de nivel **alto** (9V), el oscilador se bloquea. Esta característica permite utilizar el oscilador como alarma.



Interruptor conmutable

En la figura 72 se muestra un circuito que permite conectar o desconectar una carga de potencia (por ejemplo el motor de una máquina) desde dos puntos diferentes. Utiliza una de las 4 compuertas XOR de un circuito integrado 4070B.



Con los dos interruptores remotos S1 y S2 cerrados o abiertos, la salida de la compuerta es un **alto** y el motor no se energiza. Cuando uno de ellos está abierto y el otro cerrado, la salida de la compuerta es **alta** y el amplificador de potencia energiza el motor.

Amplificador de voltaje CMOS

Además de su función básica, realizar operaciones lógicas y tomar decisiones, las compuertas CMOS se pueden utilizar como amplificadores, osciladores y otras aplicaciones típicamente análogas. Esto no es posible con compuertas TTL, debido a sus características intrínsecas.

En la figura 73A, por ejemplo, se muestra el circuito de un amplificador de voltaje CMOS utilizando una compuerta NAND 4011B. Su configuración es similar a la del amplificador *lineal* o análogo de la figura 73B. Este último utiliza el popular circuito integrado 741, un *amplificador operacional* de bajo costo.

El amplificador operacional es un dispositivo análogo muy versátil que reúne las características de un amplificador ideal: alta ganancia de voltaje, alta impedancia de entrada, baja impedancia de salida y excelente respuesta de frecuencia. Se utiliza como oscilador, comparador, etc., y es el elemento básico de la mayoría de circuitos análogos.

Los amplificadores CMOS sustituyen a los amplificadores operacionales en muchos casos. Las ventajas claves de los amplificadores CMOS son su conveniencia, su simplicidad, su alta impedancia de entrada y su buena respuesta de frecuencia. Esta última se extiende por encima de 1 MHz.

En los circuitos de las figuras 73A y 73B, la ganancia de voltaje Av (cantidad de veces que recibe amplificación la señal de entrada) depende de los valores de las resistencias R1 y R2 como se indica.

Por ejemplo, si R2=10 MΩ y R1=1 MΩ, la ganancia de voltaje es Av=10/1=10: si se aplica a la entrada una señal de 100 mV, se obtiene a la salida una señal de 10x100 mV=1000 mV, es decir de 1V; si se aplica una señal de 200 mV se obtiene una señal de 2V, y así sucesivamente.

El voltaje de entrada (Vin) debe elegirse de modo que el voltaje de salida (Vout) resultante no sea mayor que el voltaje de la fuente porque se produce distorsión. La resistencia R2 se denomina resistencia de *realimentación* porque su función es tomar una parte de la señal de salida y enviarla a la entrada.

CIRCUITOS VARIOS CON COMPUERTAS

A continuación se presentan una serie de circuitos digitales prácticos muy variados que utilizan compuertas lógicas. Cada uno está acompañado de una breve descripción de lo que hace y cómo se utiliza.

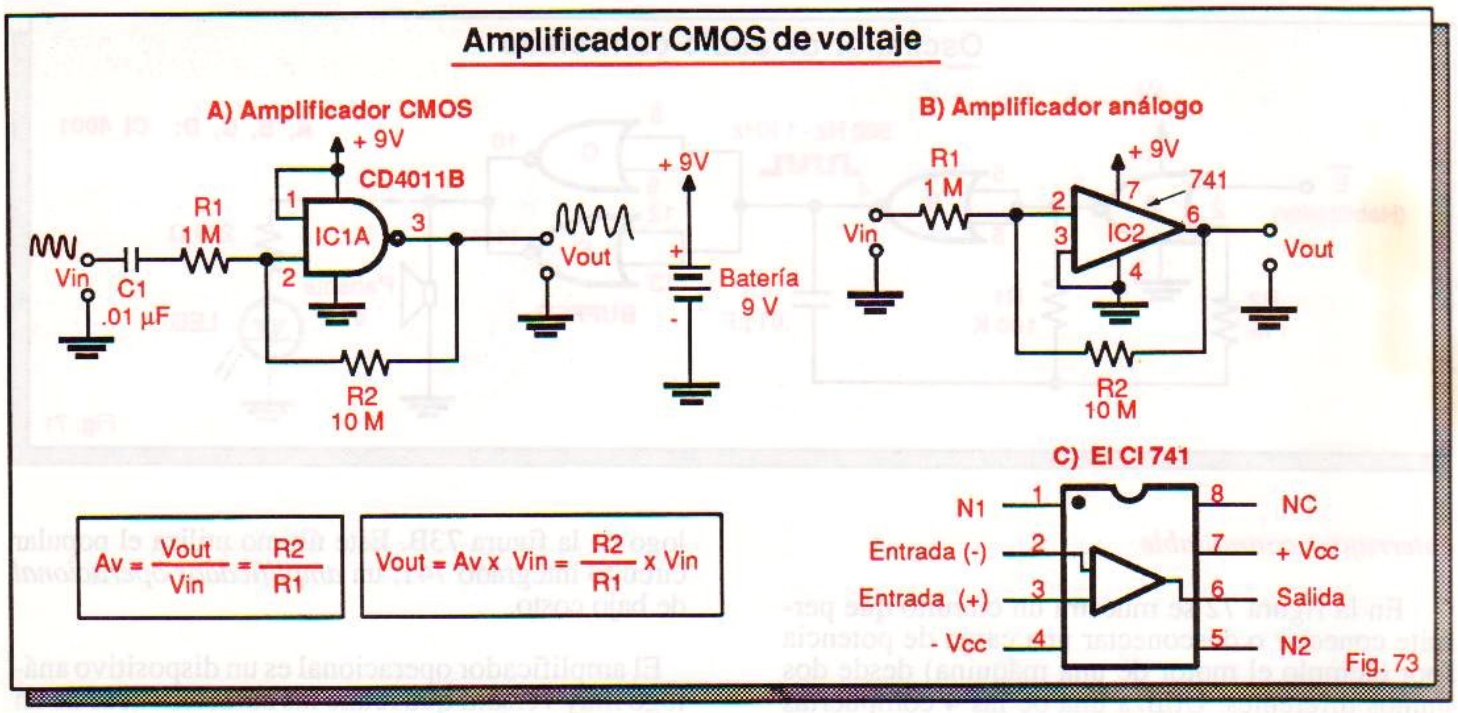


Fig. 73

Todos estos circuitos han sido plenamente comprobados. Armelos en su protoboard, experimente con ellos, aprenda y diviértase.

Luz intermitente

En la figura 74, el LED parpadea a una frecuencia de 1 Hz, determinada por los valores de R1 y C1. Con C1= 0.01 µF, el circuito puede utilizarse como trasmisor óptico de pulsos de 1 KHz.

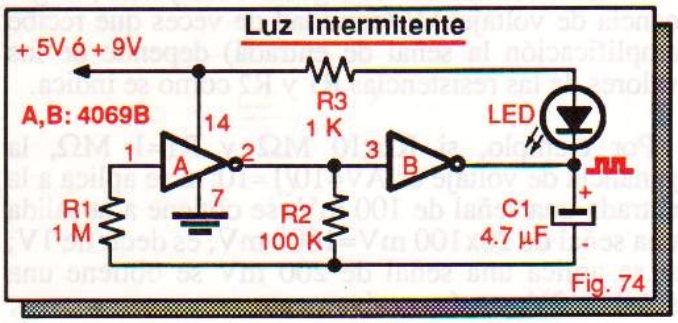


Fig. 74

Interruptor lógico CMOS sin rebote

Dependiendo de la posición de S1, el circuito de la figura 75 entrega un nivel de salida **alto** (H) o **bajo** (L) limpio, libre de ruido y pulsos de rebote. Muy útil para experimentar con circuitos digitales.

Temporizador de toque

El circuito de la figura 76 proporciona un pulso de 1 segundo de duración cuando se toca momentáneamente con la piel un sensor táctil. Puede utilizar

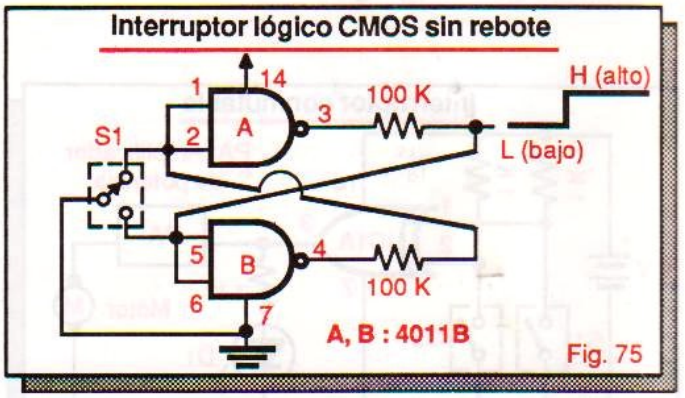


Fig. 75

como sensor dos contactos metálicos muy próximo. Para aumentar la duración del pulso (T), incremente el valor de C1 o de R3.

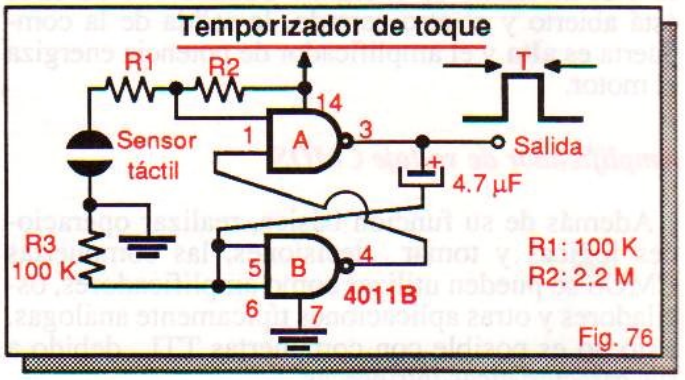


Fig. 76

Regulador de luz (dimmer)

En el circuito de la figura 77, el potenciómetro P controla la luminosidad de la lámpara incandescente

L (9 V, 250 mA). Las dos secciones del 4001 y componentes asociados forman un oscilador. Los transistores Q1 y Q2 pueden ser del tipo 2N3904 y los diodos D1 y D2 del tipo 1N4004 o similares.

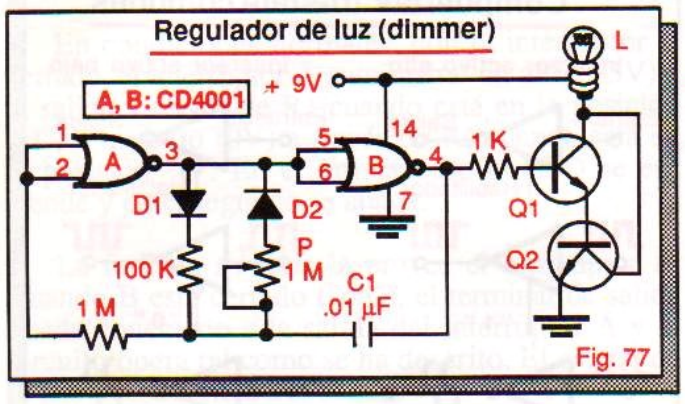


Fig. 77

Detector de humedad de plantas

El circuito de la figura 78 permite determinar cuándo el suelo que rodea una planta está escaso de agua o seco y cuándo tiene la cantidad apropiada (húmedo). Las puntas de prueba pueden ser dos alambres desnudos de cobre de 10 cm de longitud separados 1 cm. El LED1 se prende cuando la planta está seca y el LED2 cuando la planta está húmeda.

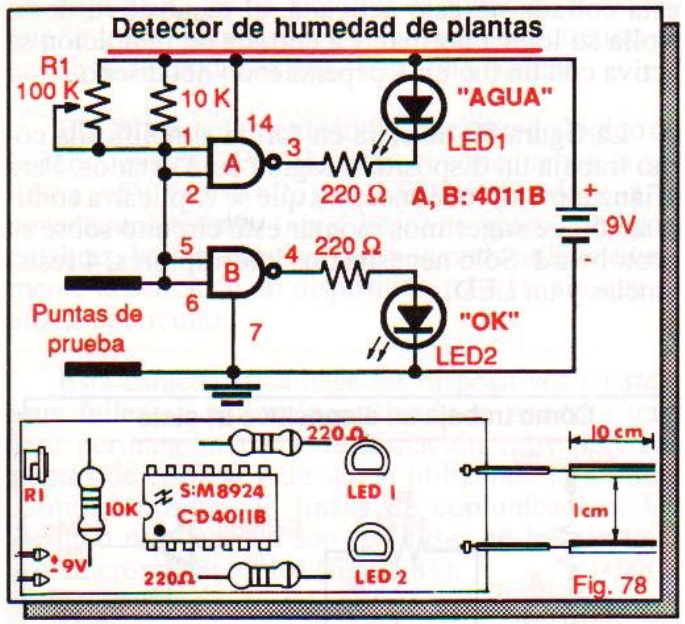


Fig. 78

Para calibrar el circuito, conecte la batería e introduzca suavemente las puntas de prueba en una matera que contenga una planta próxima a necesitar agua. Gire el potenciómetro R1 hasta que el LED2 ("OK") justamente se encienda y retrocédalo un poco hasta que justamente se apague. El LED1 ("AGUA") debe encenderse.

ACTIVIDAD PRACTICA Nº 4

Construcción del módulo 1. Parte 3

En esta actividad instalaremos la resistencia R3 y el LED D3 del módulo 1. Localice estos componentes en el diagrama de la figura A1. D3 visualiza el estado lógico (**1** ó **0**) de la señal aplicada a la entrada IN3 y R3 protege la entrada del inversor C contra descargas electrostáticas.

Componentes y herramientas necesarios

1 diodo emisor de luz (LED). D3.
1 resistencia de 1 KΩ. R3.
1 circuito impreso CEKIT ED-1. PC1.
1 cautín de baja potencia (15 a 35 W).
1 cortafríos o pinza de corte.
1 pinza de puntas planas.
Soldadura de estaño 60/40.

Procedimiento

Tome el LED D3 y la resistencia R3. Instale y suelde estos componentes en la tarjeta de circuito impreso como se muestra en la figura A6. Identifíquelos de la misma forma que en la actividad 2. Después de cortar los terminales sobrantes de R3 y D3, consérvelos: le servirán para insertar el módulo.

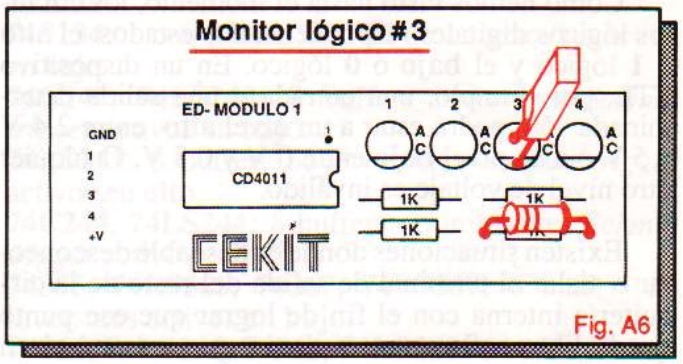


Fig. A6

Tenga siempre presente que soldar bien es un arte. Las causas por las cuales un proyecto no funciona se deben muchas veces a conexiones mal soldadas: demasiada o muy poca soldadura; cautín o soldadura de mala calidad; soldaduras frías, etc.

Las herramientas para soldar componentes electrónicos vienen en una gran variedad de estilos, tamaños y formas. Las más conocidas son las pistolas (para trabajos eléctricos) y los cautines, tanto de temperatura fija como controlada.

Existen varios tipos de puntas para cautín que se adaptan a diferentes necesidades.

Compuertas especiales

- *Compuertas de tres estados*
- *Compuertas de colector abierto*
- *Compuertas Schmitt-trigger*
- *Compuertas buffer*

En esta lección estudiaremos una serie de compuertas especiales desarrolladas por los fabricantes de circuitos integrados para resolver ciertos problemas y cubrir algunas necesidades que se presentan con frecuencia en el diseño de sistemas digitales.

Analizaremos principalmente las compuertas con salidas de tres estados, las compuertas con salidas de colector abierto, las compuertas con entradas *Schmitt-trigger*, y los *buffers*. Todos estos dispositivos son ampliamente utilizados en toda clase de equipos digitales.

COMPUERTAS DE TRES ESTADOS

Las compuertas de tres estados son un tipo especial de dispositivos lógicos que además de los dos estados comunes (**alto** y **bajo** ó **1** y **0**) pueden proporcionar un tercer estado de salida llamado Hi-Z o de *alta impedancia*, similar a un circuito abierto.

Como hemos visto hasta el momento, los circuitos lógicos digitales responden a dos estados: el **alto** ó **1** lógico y el **bajo** ó **0** lógico. En un dispositivo TTL, por ejemplo, una entrada o una salida determinada sólo podrá estar a un nivel **alto** entre 2.4 V y 5 V o a un nivel **bajo** entre 0 V y 0.8 V. Cualquier otro nivel de voltaje es inválido.

Existen situaciones donde es deseable desconectar o aislar el terminal de salida del resto de la circuitería interna con el fin de lograr que ese punto quede libre o flotante, es decir, que no esté ni en **alto** ni en **bajo**. La solución a ese problema es la llamada **Lógica de tres estados** o **Lógica *tri-state*** ®.

Los dispositivos lógicos de tres estados tienen tres niveles de salida llamados **alto**, **bajo** y *desconectado*. Este último se denomina también estado de **alta impedancia** o estado **Hi-Z**. *Tri-state* es una marca registrada de National Semiconductor.

En la figura 79 se muestran los símbolos utilizados en los circuitos lógicos digitales para representar las compuertas tri-state (léase "triestéit") más comunes y se resume la operación de los inversores de este tipo. Todos los dispositivos tri-state se caracterizan por poseer una entrada de control adicional llamada *habilitador* o línea de *inhibición*.

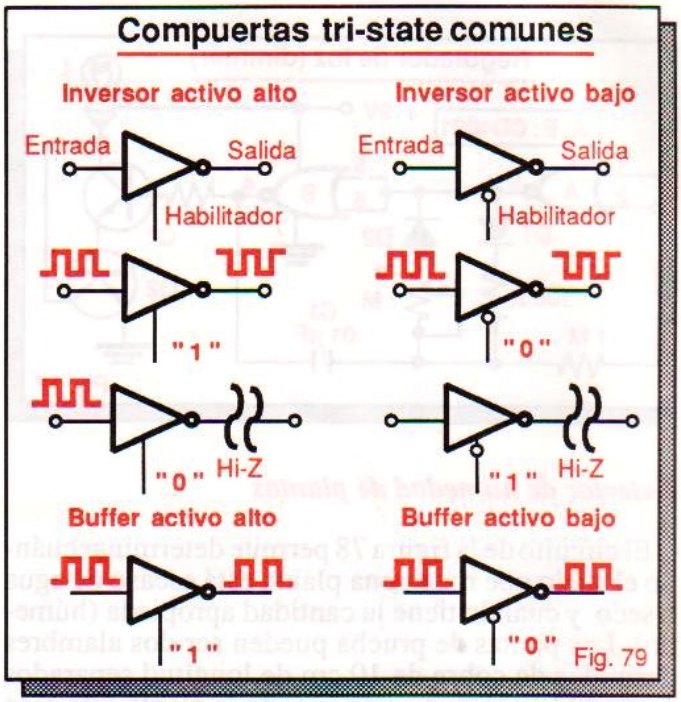


Fig. 79

Cuando la entrada de inhibición se activa, la salida se sitúa en el estado de alta impedancia. Mientras esta entrada no esté activada, el dispositivo desarrolla su lógica normal. La entrada de inhibición se activa con un **0** ó un **1** dependiendo del diseño.

La figura 80 muestra en forma simplificada cómo trabaja un dispositivo lógico de 3 estados. Para afianzar mejor los conceptos que se explican a continuación, le sugerimos montar este circuito sobre su protoboard. Sólo necesita dos interruptores, 4 resistencias y un LED.

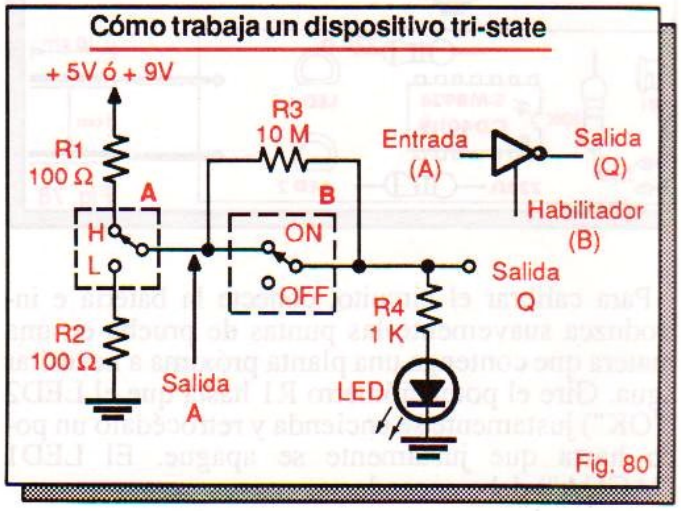


Fig. 80

El interruptor A representa la línea de entrada, el interruptor B la línea de inhibición y el LED Q el estado de la salida. Las resistencias R1 y R2 son de un valor muy bajo. R3 es una resistencia de alto valor. En este caso, R1=R2=100Ω y R3=10 MΩ. R4 limita la corriente a través del LED.

En condiciones normales, con el interruptor B cerrado, el interruptor A suministra un **alto** (+5V) a la salida a través de R1 cuando está en la posición "H", y un **bajo** (0V) a través de R2 cuando está en la posición "L". En el primer caso el LED se enciende y en el segundo se apaga.

La función *tri-state* la provee el interruptor B. Cuando B está cerrado ("on"), el terminal de salida queda conectado a la salida del interruptor A y el circuito opera tal como se ha descrito. El estado de la entrada se refleja a la salida.

Cuando B está abierto ("off"), el terminal de salida queda aislado o desconectado de la entrada a través de una resistencia muy alta, de valor R3. La salida ignora lo que sucede en la entrada y viceversa. El LED no se enciende porque la corriente que circula por él es muy débil o no la hay.

Sin embargo, esto no implica que la salida esté en **bajo**. En realidad, bajo esta condición de *alta impedancia*, la salida no está ni en **alto** ni en **bajo**: está flotando. Podemos aplicar externamente un **alto** o un **bajo** al punto de salida y él adoptará el estado que le impongamos, sin que el resto del circuito se entere ni se produzca una situación anormal.

El LED simplemente indicará el estado lógico de la señal externa. Por ejemplo, si conectamos la salida a +5V (nivel **alto**), el LED se prende y si lo conectamos a tierra (nivel **bajo**) se apaga. En otras palabras, bajo el estado Hi-Z podemos utilizar libremente la salida de un dispositivo *tri-state* sin que se afecte el circuito.

Esta característica hace los dispositivos *tri-state* muy útiles en aplicaciones donde se necesita trasferir permanentemente información entre diversos puntos de entrada y de salida utilizando la mínima cantidad posible de líneas de comunicación. Un ejemplo muy común son los *buses* en los sistemas con microprocesadores (figura 81).

Un *bus* es un conjunto de líneas digitales que transportan una información común. En los sistemas de microprocesador todo el flujo y control de información se realiza a través de tres buses tri-state llamados 'de datos', 'de direcciones' y 'de control'.

El primero intercambia datos entre el microprocesador o CPU, la memoria y los puertos de entrada/salida (I/O); el segundo controla y sincroniza la operación de todo el sistema y el tercero trae o lleva datos desde o hacia la memoria.

Buses de un sistema con microprocesador

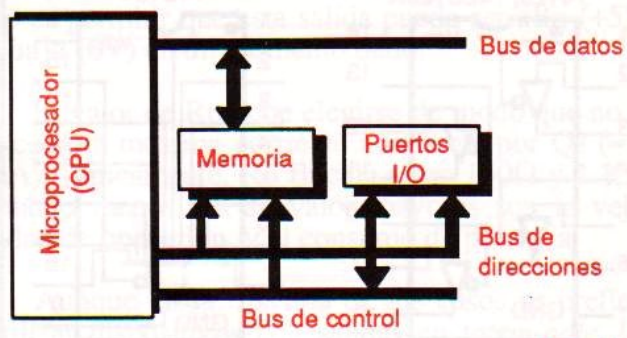


Fig. 81

Circuitos integrados con compuertas tri-state.

Los siguientes son algunos ejemplos de circuitos integrados TTL y CMOS que contienen compuertas con salidas *tri-state*. Los dispositivos de las series 40 y 45 son de tecnología CMOS y los de las series 74, 74LS y 74S son de tecnología TTL. Las compuertas *buffer* se estudian más adelante, en esta misma lección.

74125, 74LS125: 4 buffers no inversores activos en **bajo**.
74126, 74LS126: 4 buffers no inversores activos en **alto**.
74S134: 1 compuerta NAND de 12 entradas activa en bajo.
74C240, 74LS240: 8 buffers inversores *Schmitt trigger* activos en **bajo**.
74LS241: 8 buffers no inversores *Schmitt trigger* activos en **alto**.
74C244, 74LS244: 8 buffers no inversores *Schmitt trigger* activos en **bajo**.
74365, 74LS365, 74367, 74LS367: 6 buffers no inversores activos en **bajo**.
74366, 74LS366, 74368, 74LS368: 6 buffers inversores activos en bajo.

En la figura 82 se muestra la configuración de pines de algunos de estos chips.

Los circuitos integrados 74368 y 74LS368, por ejemplo, contienen 6 inversores con salidas de tres estados comandados por dos líneas de control o inhibición **G1** y **G2**. La línea **G1** controla la operación de los 4 primeros inversores y la línea **G2** la de los 2 restantes (figura 83).

En condiciones normales, con G1 ó G2 en **bajo** (**0**), cada una de estas compuertas se comporta como un inversor convencional. Cuando G1 ó G2 están en **alto** (**1**), las salidas respectivas entran al esta-

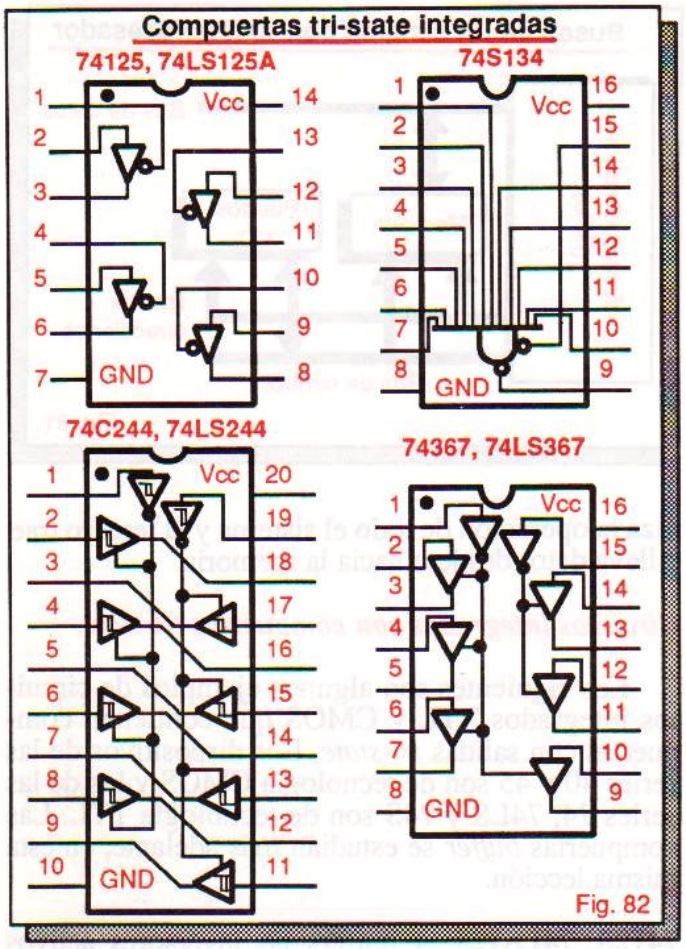


Fig. 82

do de alta impedancia (Hi-Z) y se aíslan eléctricamente del resto del sistema.

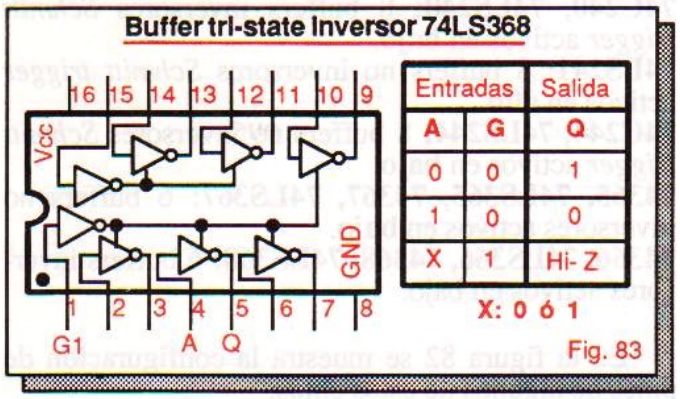


Fig. 83

COMPUERTAS DE COLECTOR ABIERTO

Las compuertas de colector abierto son una variante técnica de las compuertas TTL comunes. Se caracterizan, entre otras cosas, por manejar voltajes de salida superiores al de alimentación y porque se pueden conectar en paralelo.

Se utilizan también como amplificadores de corriente y para formar compuertas de varias entradas con compuertas sencillas de una o dos entradas. Esta aplicación se conoce en electrónica digital como lógica alambrada AND.

Para comprender cómo opera una compuerta de colector abierto es importante conocer primero cómo está estructurada internamente una compuerta TTL común. Tomaremos como ejemplo el dispositivo digital más simple: un inversor.

En la figura 84 se muestra el circuito interno de uno de los 6 inversores que constituyen el circuito integrado TTL 7404. Este consiste básicamente de 4 resistencias, 4 transistores NPN y 2 diodos. Los transistores Q3 y Q4 son los transistores de salida del circuito.

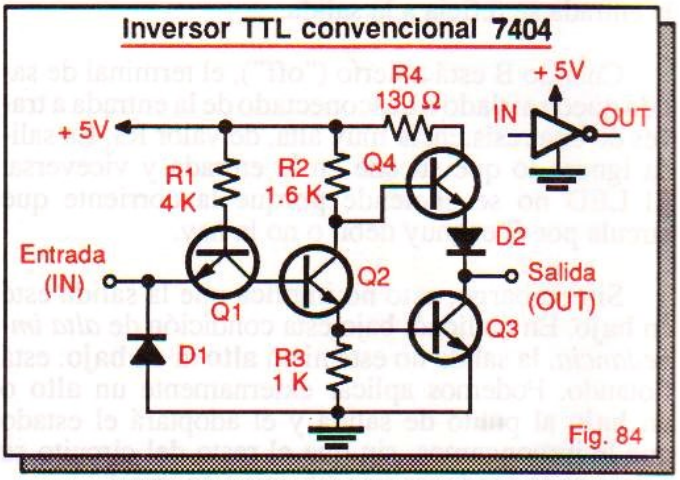


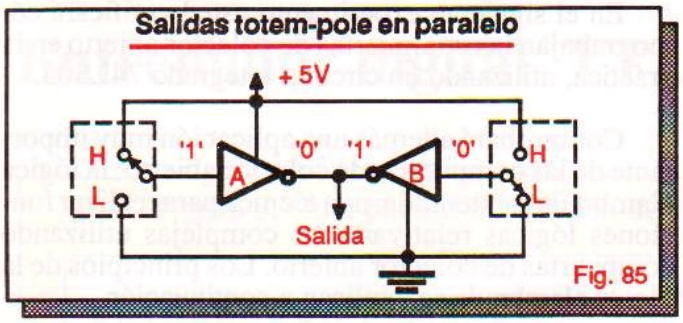
Fig. 84

Observe que Q3 y Q4 están conectados en serie entre el positivo de la fuente y tierra. Cuando uno de ellos conduce ("on") el otro se bloquea ("off") y viceversa. Esta disposición de transistores, típica de la mayoría de dispositivos TTL, se denomina *salida totem-pole* o de poste totémico.

La configuración *totem-pole* es ampliamente utilizada en circuitos integrados digitales porque, entre otras cosas, permite que puedan operar a muy altas velocidades. Sin embargo, presenta un inconveniente: no se pueden conectar dos o más salidas *totem-pole* a un mismo punto porque se puede producir una condición de cortocircuito.

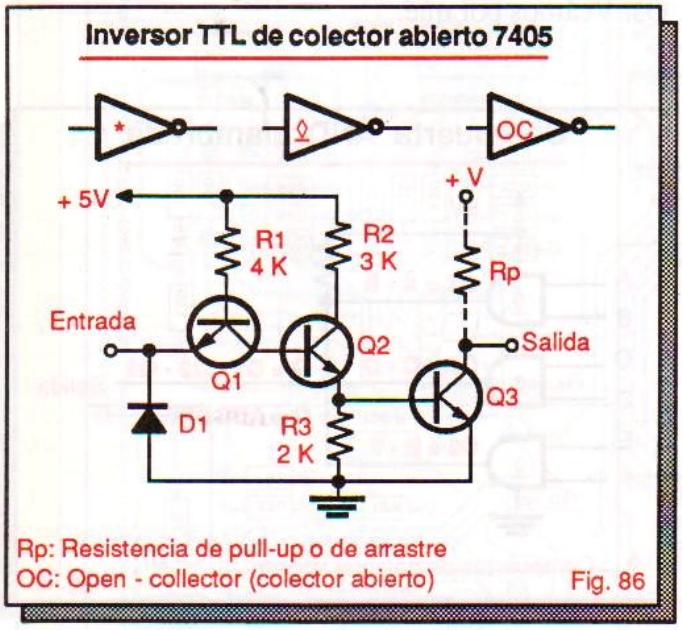
En la figura 85 se ilustra gráficamente lo que sucede. El inversor A tiene aplicado un **alto** en su entrada y por consiguiente tiende a imponer un **bajo** (0V) en la salida. Al mismo tiempo, el inversor B tiene aplicado un **bajo** y tiende a imponer un **alto** (5V). ¿Qué puede resultar de este conflicto?

El resultado neto de lo anterior no es un **alto** ni un **bajo** ni un estado intermedio en la salida: es un cortocircuito entre el positivo de la fuente y tierra.



De esta manera circulará una corriente muy alta a través de los transistores de salida de ambos inversores y lo más probable es que se destruyan.

La solución a este problema es utilizar salidas de *colector abierto*. En la figura 86 se muestra la versión de colector abierto del inversor de la figura 84 y los símbolos utilizados en los circuitos digitales para representar este tipo de dispositivos. Observe que se ha eliminado la etapa de salida superior (R4, Q4 y D2) y el terminal de salida ha quedado al aire.



El diamante subrayado (◊) es el signo gráfico recomendado por el ANSI (Instituto Nacional de Estándares Americano) y el IEEE (Instituto de Ingenieros Eléctricos y Electrónicos) para denotar un dispositivo de colector abierto.

Para que el circuito de la figura 86 pueda operar como un inversor se necesita conectar entre la salida (colector de Q3) y el positivo de la fuente una resistencia externa Rp como se indica.

Este componente se denomina comúnmente resistencia de arrastre o de *pull-up* (léase "pul-ap") y es indispensable para la operación del circuito.

Sin resistencia de *pull-up*, la salida quedaría flotante, es decir no sería **alta** ni **baja**. La función de Rp es permitir que esta salida pueda ser **alta** (+5V) o **baja** (0V) en un momento dado.

El valor de Rp debe elegirse de modo que no se exceda la máxima corriente admisible por Q3 (≈15 mA). Típicamente, Rp fluctúa entre 150Ω y 1 KΩ. Cuánto menor sea su valor mayores son la velocidad de operación y el consumo de potencia.

Aunque en la mayoría de los casos se prefiere utilizar dispositivos con salidas en *totem-pole*, los dispositivos de colector abierto tienen algunas ventajas notables. Estas son algunas de ellas :

• Pueden manejar directamente LED, displays, relés y otros componentes y circuitos externos que consumen más corriente de la que una compuerta común puede suministrar.

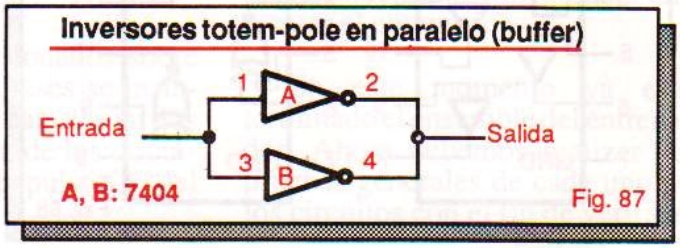
• Pueden conectarse directamente entre sí varias salidas para aumentar la capacidad de corriente.

• Pueden manejar voltajes de salida más altos que el voltaje de alimentación. Las compuertas con esta característica se denominan de *alto voltaje*. Algunas, como el CI 7406, manejan hasta 30 V y otras, como el CI 7416, manejan hasta 15 V.

Importante: todos los dispositivos TTL con salidas de colector abierto requieren resistencias externas de *pull-up* para operar correctamente. Esto no es necesario en las compuertas con salidas totem pole como la mostrada en la figura 84 y las que se han descrito y utilizado en el curso.

Lo anterior no implica necesariamente que dos salidas totem-pole no se puedan conectar entre sí, es decir, en paralelo. Esto se puede hacer mientras las entradas correspondientes también estén conectadas en paralelo. Así se garantiza que las salidas tengan siempre el mismo estado.

En la figura 87 se ilustra el concepto anterior. El circuito así formado es un amplificador de corriente o *buffer*. Permite controlar dispositivos que consumen corrientes altas como parlantes, bobinas de relé, lámparas, etc. Recuerde que el 7404 no es una compuerta de colector abierto



Circuitos integrados con compuertas de colector abierto

Los siguientes son algunos ejemplos de circuitos integrados TTL que contienen compuertas con salidas de colector abierto. Todos operan a +5V pero la mayoría pueden manejar voltajes de salida superiores a este valor. El 7406, por ejemplo, puede manejar hasta 30 V.

7401, 74LS01, 7403, 74LS03, 7409, 7426, 74LS26, 7438, 74LS38, 7439: 4 compuertas NAND de dos entradas.
7405, 74LS05, 7406, 7416: 6 inversores.
7407, 7417: 6 buffers no inversores.
7412, 74LS12: 3 compuertas NAND de 3 entradas.
7415: 3 compuertas AND de 3 entradas.
7422: 2 compuertas NAND de 4 entradas.
7433: 4 compuertas NOR de dos entradas.
74136, 74LS136: 4 compuertas XOR.
74LS266: 4 compuertas XNOR.

En la figura 88 se muestra la configuración de pines de algunos de estos chips. Para los demás, le sugerimos consultar cualquier manual de fabricantes de circuitos integrados digitales (ECG, NTE, RCA, National, Texas, Motorola, etc.).

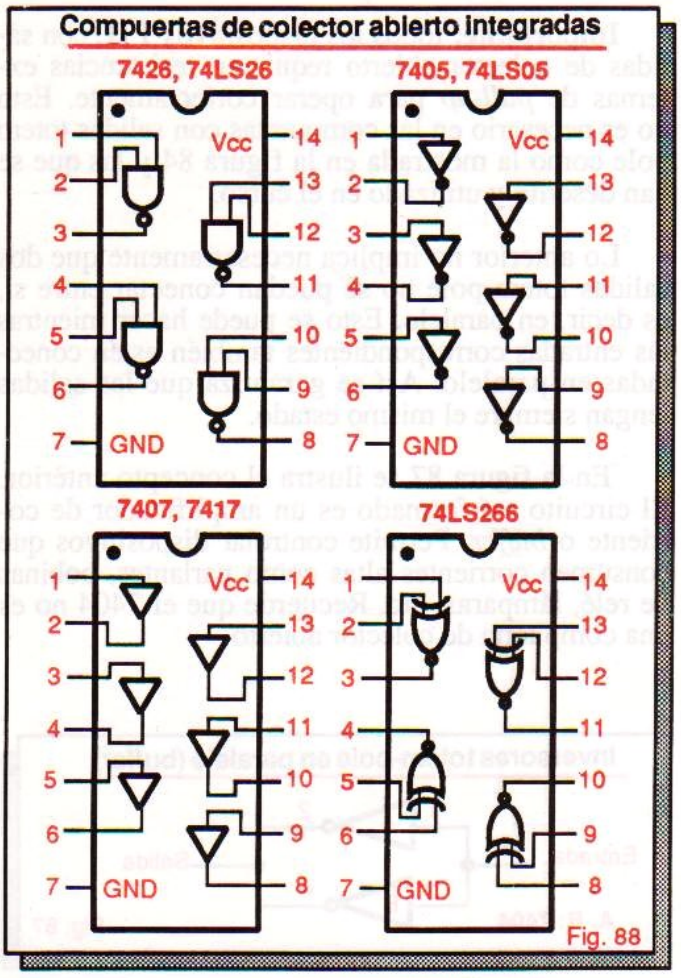


Fig. 88

En el siguiente experimento usted verificará cómo trabajan las compuertas de colector abierto en la práctica, utilizando un circuito integrado 74LS05.

Comprobará además una aplicación muy importante de las compuertas de colector abierto: la lógica alambrada o extendida, una técnica para realizar funciones lógicas relativamente complejas utilizando compuertas de colector abierto. Los principios de la lógica alambrada se explican a continuación.

La operación AND alambrada

Cuando se unen entre sí las salidas de dos o más compuertas de colector abierto, el punto común de interconexión trabaja como una compuerta AND de varias entradas. Este modo de operación de las compuertas de colector abierto se denomina, en lógica positiva, *AND alambrada.*

En la figura 89, por ejemplo, se muestra la forma de obtener una compuerta AND alambrada de seis entradas utilizando tres compuertas AND de dos entradas de colector abierto. En la salida Q se obtiene la operación AND de las salidas Q1, Q2 y Q3. Veámos por qué.

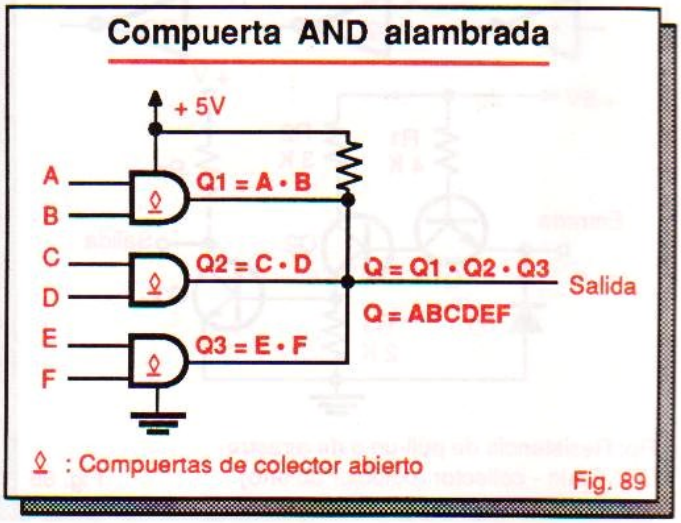


Fig. 89

Cuando las salidas Q1, Q2 y Q3 son todas de nivel **alto**, en el punto común de salida Q tendremos necesariamente un nivel **alto**. Cuando cualquiera de estas salidas es un nivel **bajo**, el punto Q queda conectado a tierra y por tanto es también de nivel **bajo**. Este comportamiento es, por definición, el de una compuerta AND de tres entradas.

Puesto que cada uno de los puntos Q1, Q2 y Q3 corresponde a la salida de una compuerta AND de dos entradas, el circuito en su totalidad opera como una compuerta AND de seis entradas. La conexión AND alambrada se utiliza frecuentemente para realizar operaciones lógicas de varias entradas.

EXPERIMENTO 7

Operación de una compuerta de colector abierto

Objetivos

- Verificar la operación de una compuerta de colector abierto.
- Analizar una compuerta de lógica alambrada, obtenida mediante inversores de colector abierto.

Materiales necesarios

1 Circuito integrado 7405 ó 74LS05 (6 inversores TTL de colector abierto).
2 diodos emisores de luz o LED.
2 Resistencias de 1 KΩ, 1/4 ó 1/2W.
1 Fuente regulada de 5V, 1 A con conectores.
1 Protoboard.
Puentes de alambre telefónico.

Procedimiento

Paso 1. Arme sobre el protoboard el circuito de la figura E11. R1 actúa como resistencia de *pull-up* y el LED D1 como monitor de la corriente de salida. El circuito formado por la resistencia R2 y el LED D2 es un monitor lógico de voltaje que permite verificar el estado de las entradas A, B y C y de la salida Q.

Paso 2. Complete la siguiente tabla de verdad conectando cada entrada al positivo de la fuente (+5V) para obtener un **alto** ó **1**, y a tierra (GND) para obtener un **bajo** ó **0**. Utilice el monitor lógico para verificar el estado de las entradas A, B y C y de la salida Q.

Entradas			Salida
A	B	C	Q
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tabla E7

Observe también lo que sucede cuando las entradas A, B y C están al aire. Notará que el LED D1 se enciende indicando la presencia de una corriente de salida. Esto equivale a un **0** lógico en el punto Q.

Paso 3. Si usted ha realizado correctamente el paso anterior y analiza detenidamente la tabla de verdad, notará que es la misma de una compuerta NOR de 3 entradas. Es decir, el circuito de la figura E11 es una compuerta NOR de 3 entradas obtenida por lógica alambrada.

La lógica alambrada es una aplicación muy importante de las compuertas de colector abierto.

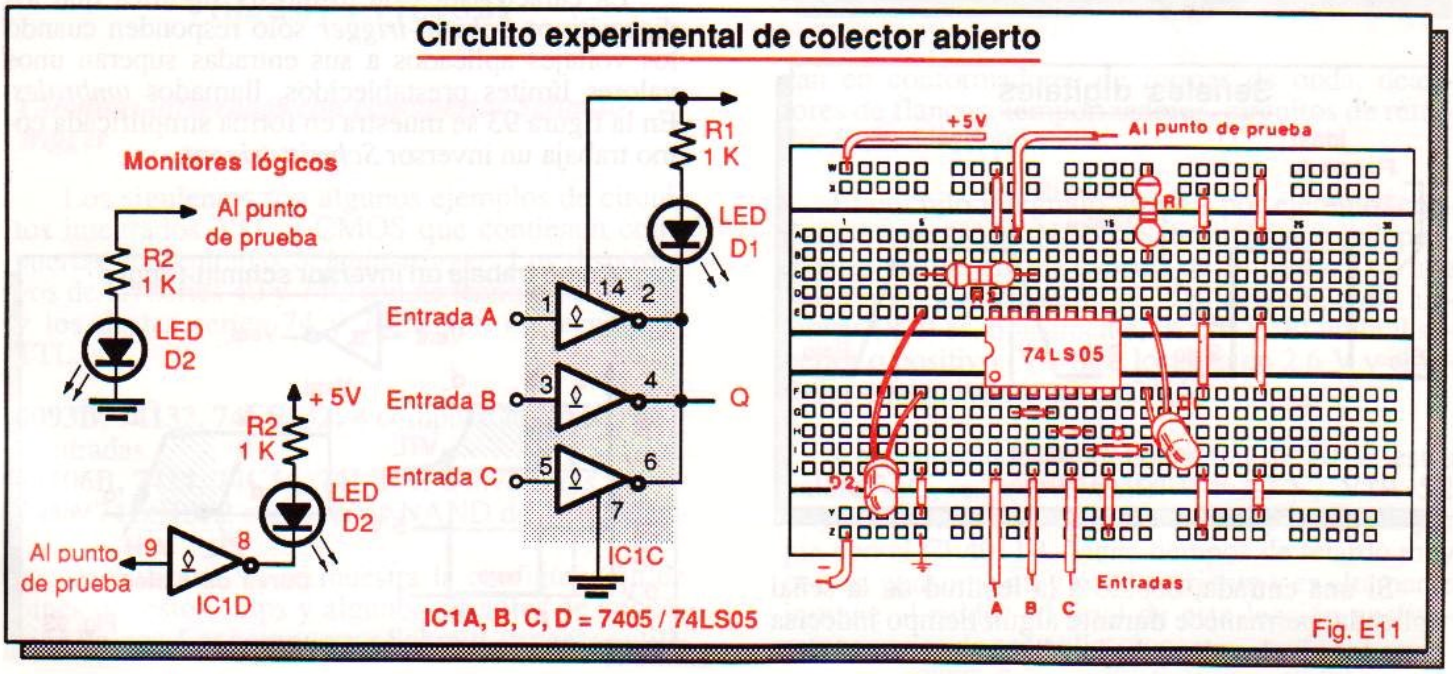


Fig. E11

COMPUERTAS SCHMITT-TRIGGER

Las compuertas *Schmitt-trigger* (léase "esmit-triguer") son dispositivos que se utilizan para convertir señales imperfectas, lentas o con ruido en señales digitales bien definidas, rápidas y sin ruido (figura 90). Realizan las mismas funciones lógicas de las compuertas comunes pero poseen ciertas características distintivas especiales.

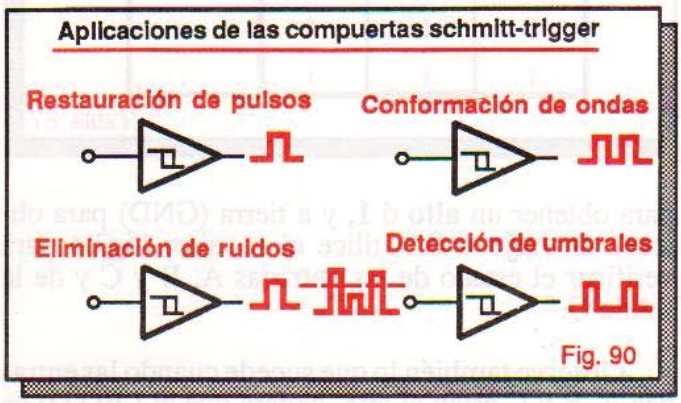


Fig. 90

Las características de las compuertas Schmitt-trigger las hacen muy útiles en numerosas aplicaciones en donde se presentan problemas con señales mal definidas, distorsionadas o ruidosas. Conozcamos entonces por qué se emplean estos dispositivos y cómo operan.

Por su misma naturaleza binaria, los circuitos digitales operan eficientemente cuando son manejadas por señales de entrada perfectamente cuadradas. En una señal digital ideal, los estados **alto** y **bajo** deben estar bien definidos y la transición de un estado al otro debe ser instantánea (figura 91).

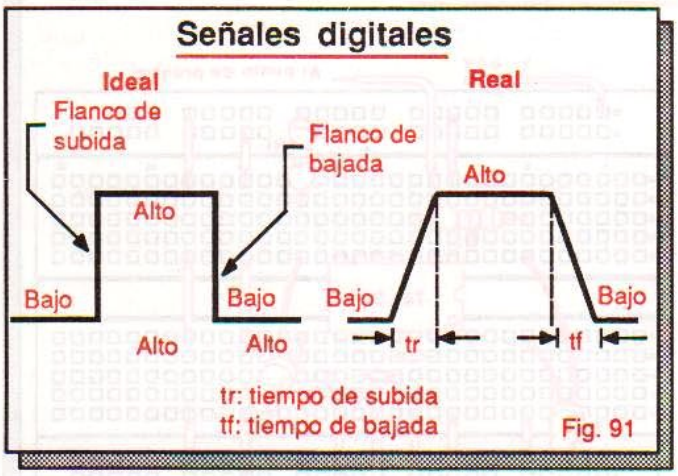


Fig. 91

Si una entrada, debido a la lentitud de la señal aplicada, permanece durante algún tiempo indecisa entre los niveles **alto** y **bajo** válidos, se corre el riesgo de que el circuito se vuelva inestable y genere falsas señales de salida.

Lo mismo puede ocurrir si la señal de entrada no es una onda cuadrada o tiene ruido. La solución a este problema es utilizar compuertas *Schmitt-trigger*.

Las compuertas *Schmitt-trigger* operan como compuertas comunes, pero se caracterizan por poseer una propiedad llamada *histéresis* que las hace inmunes al ruido y les permite trabajar con señales digitales no ideales. Una compuerta *Schmitt-trigger* entrega siempre una onda cuadrada a la salida, sin importar la forma de onda de la señal de entrada.

En la figura 92 se muestran los símbolos utilizados en los circuitos lógicos digitales para representar los dispositivos *Schmitt-trigger* más comunes. El signo (⊓) dentro del símbolo de una compuerta significa siempre que se trata de un dispositivo *Schmitt-trigger*.

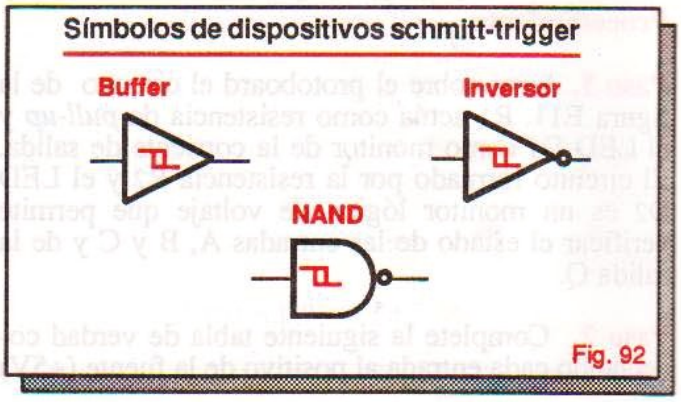


Fig. 92

La característica de histéresis significa que los dispositivos *Schmitt-trigger* sólo responden cuando los voltajes aplicados a sus entradas superan unos valores límites prestablecidos, llamados *umbrales*. En la figura 93 se muestra en forma simplificada cómo trabaja un inversor *Schmitt-trigger*.

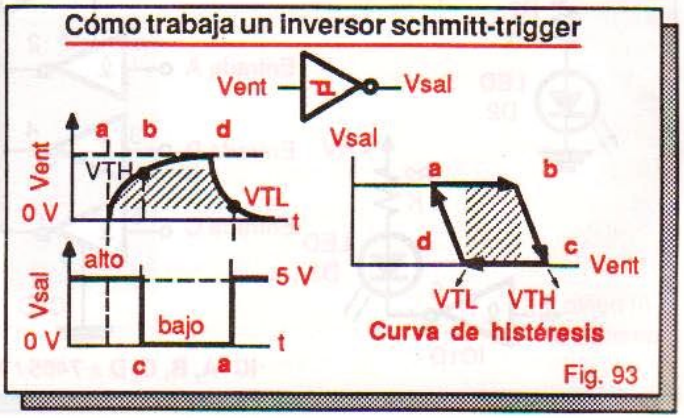


Fig. 93

La *curva de histéresis* muestra cómo se comporta el voltaje de salida de la compuerta con respecto al voltaje de entrada. Supongamos que la entrada está en **bajo** (0V), en consecuencia, la salida está en **alto** (5V). Esta situación corresponde al punto "**a**" en la curva.

A medida que aumenta el voltaje de entrada, el voltaje de salida permanece constante, es decir en **alto** (5V), hasta que alcanza un valor VTH en el punto "**b**". Cuando esto sucede, el voltaje de salida comienza a descender, haciéndose **bajo** (0V) cuando el voltaje de entrada supera ligeramente el valor límite VTH (punto "**c**").

A medida que disminuye el voltaje de entrada, el voltaje de salida permanece constante en **bajo** (0V) hasta que alcanza un valor VTL en el punto "**d**". Cuando esto sucede, el voltaje de salida comienza a aumentar, haciéndose **alto** (5V) cuando el voltaje de entrada cae ligeramente por debajo del valor límite VTL (punto "**a**").

En resumen, la salida sólo cambia de estado cuando el voltaje de entrada supera el umbral superior (VTH) o cae por debajo del umbral inferior (VTL). La diferencia de voltaje entre VTH y VTL se denomina *voltaje de histéresis* (VH).

Los valores típicos de VTH y VTL para dispositivos TTL y CMOS son los siguientes:

Series TTL 74 y 74LS :

VTH= 1.6V y VTL= 0.8V.

Series CMOS 40, 45 y 74C (utilizando una tensión de alimentación de +9V):

VTH= 5.8V y VTL= 3.8V

Circuitos integrados con compuertas Schmitt-trigger

Los siguientes son algunos ejemplos de circuitos integrados TTL y CMOS que contienen compuertas con entradas *Schmitt-trigger*. Los dispositivos de las series 40 y 74C son de tecnología CMOS y los de las series 74 y 74LS son de tecnología TTL.

4093B, 74132, 74LS132: 4 compuertas NAND de 2 entradas.
40106B, 7414, 74C14, 74LS14: 6 inversores.
7413, 74LS13: 2 compuertas NAND de 4 entradas.

En la figura 94 se muestra la configuración de pines de estos chips y algunos circuitos de aplicación típicos. Las compuertas Schmitt-trigger se utilizan en conformadores de formas de onda, detectores de flancos, temporizadores, circuitos de retardo, osciladores, etc.

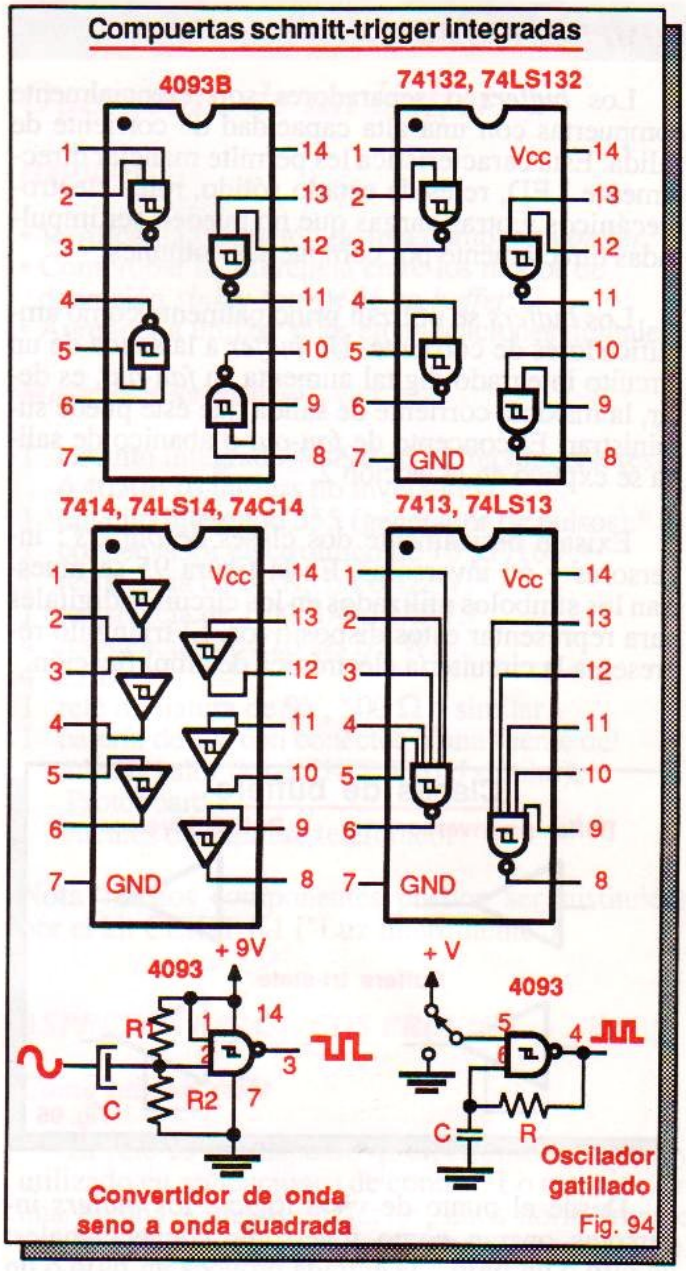


Fig. 94

El circuito integrado 4093B, por ejemplo, contiene 4 compuertas NAND Schmitt trigger independientes en una misma cápsula de 14 pines. Con una tensión de alimentación de 5V, el voltaje de histéresis (VH) es, típicamente, de 0.6 V. El umbral superior o positivo (VTH) se localiza en 2.6 V y el inferior o negativo (VTL) en 2.0 V.

Con un voltaje de alimentación de 10 V, estos valores son, respectivamente: VH=1.7 V, VTH=5.2 V y VTL=3.5 V. El CI 4093 es compatible pin por pin con el CI 4011B. Tiene tiempos de retardo muy cortos, consume muy poca corriente y es altamente inmune al ruido. Al final de esta lección analizaremos varias de sus aplicaciones.

COMPUERTAS BUFFER

Los *buffers* o separadores son esencialmente compuertas con una alta capacidad de corriente de salida. Esta característica les permite manejar directamente LED, relés de estado sólido, relés electromecánicos y otras cargas que no pueden ser impulsadas directamente por compuertas comunes.

Los *buffers* se utilizan principalmente como amplificadores de corriente. Un *buffer* a la salida de un circuito integrado digital aumenta su *fan-out,* es decir, la máxima corriente de salida que éste puede suministrar. El concepto de *fan-out* o abanico de salida se explicó en la lección 2.

Existen básicamente dos clases de *buffers* : inversores y no inversores. En la figura 95 se muestran los símbolos utilizados en los circuitos digitales para representar estos dispositivos. El triángulo representa la circuitería electrónica de amplificación.

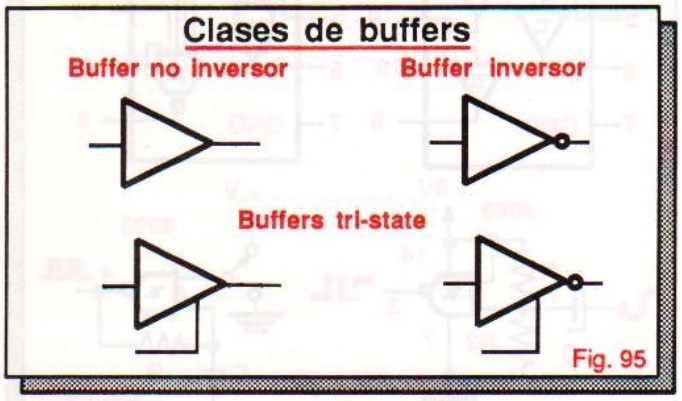


Fig. 95

Desde el punto de vista lógico, los *buffers* inversores operan como inversores convencionales: un **alto** o un **bajo** a la entrada provoca un **bajo** o un **alto** a la salida. La diferencia está en que un *buffer* no inversor es más potente; esto es, puede manejar más corriente de salida, que un inversor común.

Los *buffers* no inversores entregan el mismo nivel lógico que reciben. Es decir, si se aplica un **alto** o un **bajo** a la entrada entonces suministra un **alto** o un **bajo** a la salida. Los *buffers* no inversores se denominan también compuertas YES.

En la figura 96 se resume el símbolo, la ecuación lógica, la tabla de verdad y el circuito eléctrico equivalente de una compuerta YES. La lámpara Q se enciende cuando el interruptor A se cierra y se apaga cuando este último se abre.

Un *buffer* se puede conectar a una carga de dos formas: como disipador de corriente (modo "*sink*") o como fuente de corriente (modo "*source*"). En el modo *sink* la carga se conecta entre la salida y el

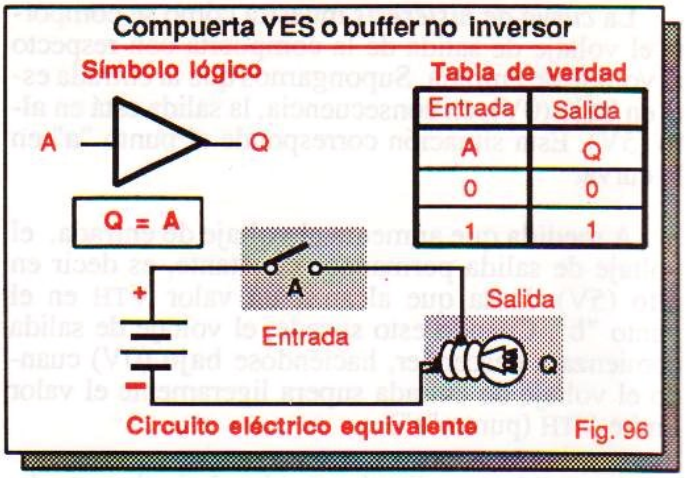


Fig. 96

positivo de la fuente; y en el modo source la carga se conecta entre la salida y tierra.

En la figura 97 se ilustran estos dos modos de operación. El modo sink es el más adecuado para suministrar altas corrientes de salida. El modo *source* se utiliza para impulsar cargas de baja corriente.

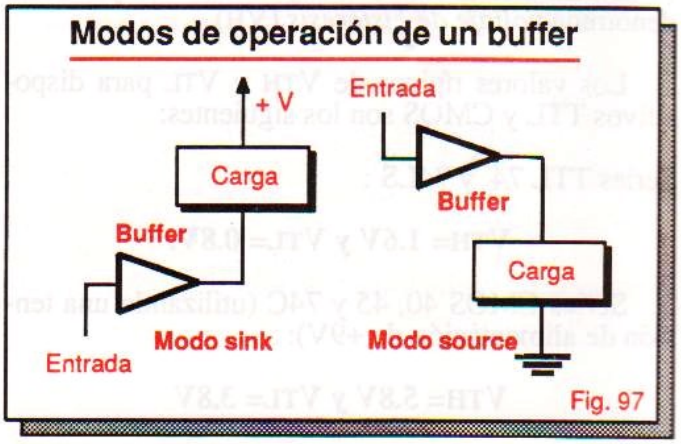


Fig. 97

Circuitos integrados con compuertas buffer

Los siguientes son algunos ejemplos de circuitos integrados TTL y CMOS que contienen compuertas tipo *buffer*. Los dispositivos de la serie 40 son de tecnología CMOS y los de las series 74 y 74LS son de tecnología TTL. Estos últimos pueden manejar corrientes de salida superiores a 50 mA.

4049B: 6 buffers inversores.
4050B: 6 buffers no inversores.
7428, 74LS28: 4 buffers NOR de 2 entradas.
7437, 74LS37: 4 buffers NAND de 2 entradas.
7440, 74LS40: 2 buffers NAND de 4 entradas.
74125, 74LS125, 74126, 74LS126: 4 buffers no inversores tri-state.
74LS540: 8 buffers inversores tri-state.
74LS541: 8 buffers no inversores tri-state.

En la figura 98 se muestra la distribución de pines y la tabla funcional del circuito integrado CMOS 4050B. Este dispositivo contiene 6 *buffers* no inversores, completamente independientes, en una misma cápsula de 16 pines. Note que los pines de alimentación son el 1 (+VDD) y el 8 (tierra).

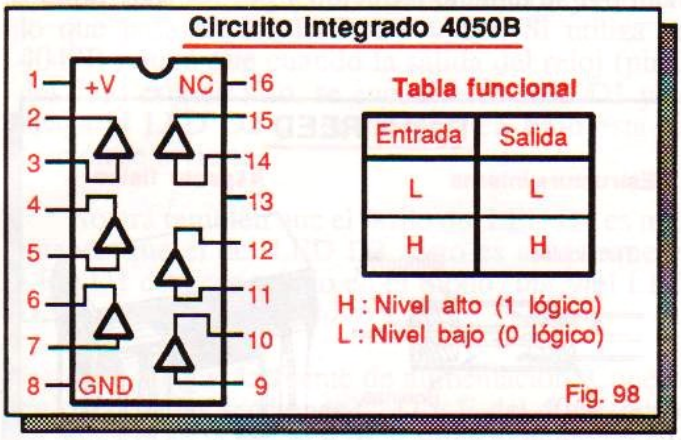


Fig. 98

Utilizando una tensión de alimentación de +5V, cada uno de los 6 *buffers* de este chip puede manejar hasta 2.5 mA en el modo source o hasta 6 mA en el modo sink. Con una fuente de +15V, estos valores aumentan a +10 mA y 40 mA, respectivamente.

En la figura 99 se muestra la distribución de pines y la tabla funcional del circuito integrado CMOS 4049B. Este dispositivo contiene 6 *buffers* inversores independientes en una misma cápsula de 16 pines. Sus características eléctricas son las mismas del circuito integrado 4050B, pero opera como un inversor.

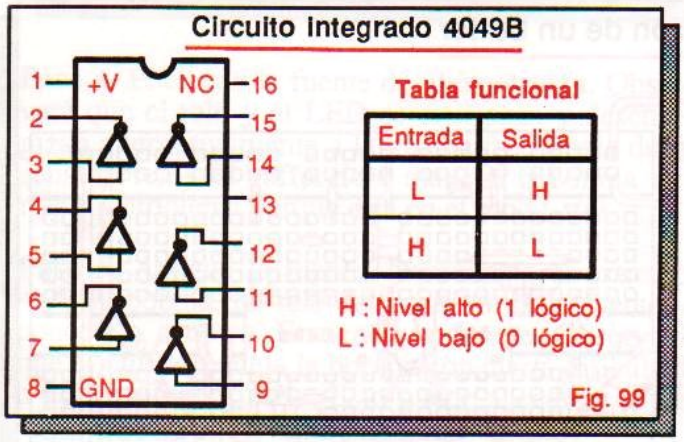


Fig. 99

En el siguiente experimento usted trabajará con el circuito integrado 4049B y comprobará en la práctica la diferencia entre los modos de conexión *sink* y *source* de un *buffer*. También aprenderá a utilizar relés en aplicaciones digitales.

EXPERIMENTO 8

Operación de un buffer

Objetivos

- Verificar la operación de una compuerta *buffer*.
- Comprobar la diferencia entre los modos de operación *sink* y *source* de un *buffer*.
- Aprender a utilizar relés en aplicaciones digitales.

Materiales necesarios

1 circuito integrado 4049B (6 buffers inversores) ó 4050B (6 buffers no inversores).
1 circuito integrado 555 (generador de pulsos).*
1 condensador electrolítico de 10 µF/16V.*
1 resistencia de 6.8K, 1/4 ó 1/2W.*
1 resistencia de 16K, 1/4 ó 1/2W.*
4 resistencias de 220 Ω, 1/2 W.
4 LED
1 relé miniatura de 9V, 500 Ω o similar.
1 batería de 9V con conector o una fuente del mismo valor (kit CEKIT K10 ó similar).
1 Protoboard.
Puentes de alambre telefónico.

Nota*: Estos componentes pueden ser sustituidos por el kit CEKIT K1 ("Luz Intermitente").

ASPECTOS PRACTICOS PREVIOS

Cómo utilizar relés

El relé es un dispositivo electromecánico muy utilizado en aplicaciones de control. Lo constituyen una bobina y varios contactos, unos normalmente abiertos (NA) y otros normalmente cerrados (NC). Ver figura E12.

Cuando se aplica un voltaje a la bobina, circula a través de ella una corriente, la cual crea un campo

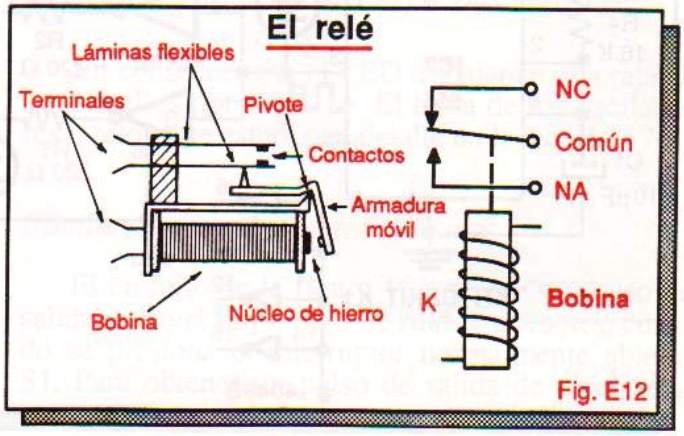


Fig. E12

electromagnético que cambia el estado original de los contactos: los normalmente abiertos se cierran y los normalmente cerrados se abren. Cuando se suspende la corriente, los contactos vuelven a sus posiciones originales.

Los contactos de un relé vienen dispuestos en una gran variedad de configuraciones. En la figura E13 se muestran las más comunes.

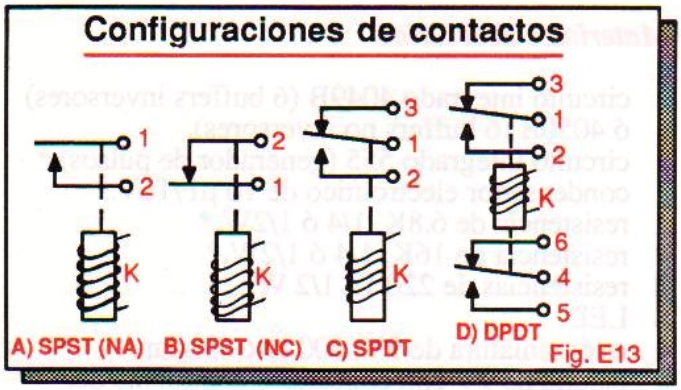


Fig. E13

En el relé A, el contacto 1-2 es normalmente abierto (NA) y se cierra cuando se energiza la bobina K; en el relé B el contacto 1-2 está normalmente cerrado (NC) hasta que la bobina K lo abre.

En el relé C, el contacto 1-2 es NA y el contacto 1-3 es NC. Cuando se energiza la bobina K, el contacto 1-2 se cierra y el 1-3 se abre. Este es un ejemplo de relé de 1 polo, 2 posiciones (SPDT).

En el relé D, los contactos 1-2 y 4-5 son NA y los contactos 1-3 y 4-6 son NC. Cuando la bobina K se energiza, los contactos 1-2 y 4-5 se cierran y los contactos 1-3 y 4-6 se abren.

Los dos tipos más comunes de relés son el de propósito general descrito anteriormente y el *reed*. En la figura E14 se muestra el aspecto típico y la configuración interna de este último. Los relés *reed* son parecidos a un circuito integrado. Se caracterizan por su tamaño reducido y por ser muy rápidos.

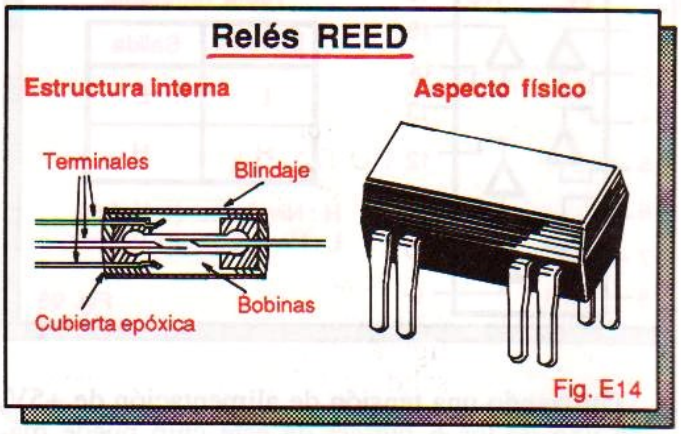


Fig. E14

Procedimiento

Paso 1. Arme sobre el protoboard el circuito de la figura E15. Conecte el positivo de la fuente (+9V) al pin 1 y el negativo (tierra) al pin 8 del 4049B. Envíe todas las entradas no utilizadas (pines 7, 9, 11 y 14) a tierra o a +9V. Los pines 13 y 16 están internamente desconectados y no se utilizan.

El circuito integrado 555 (IC2) y sus componentes asociados (R3, R4 y C1) configuran un reloj o

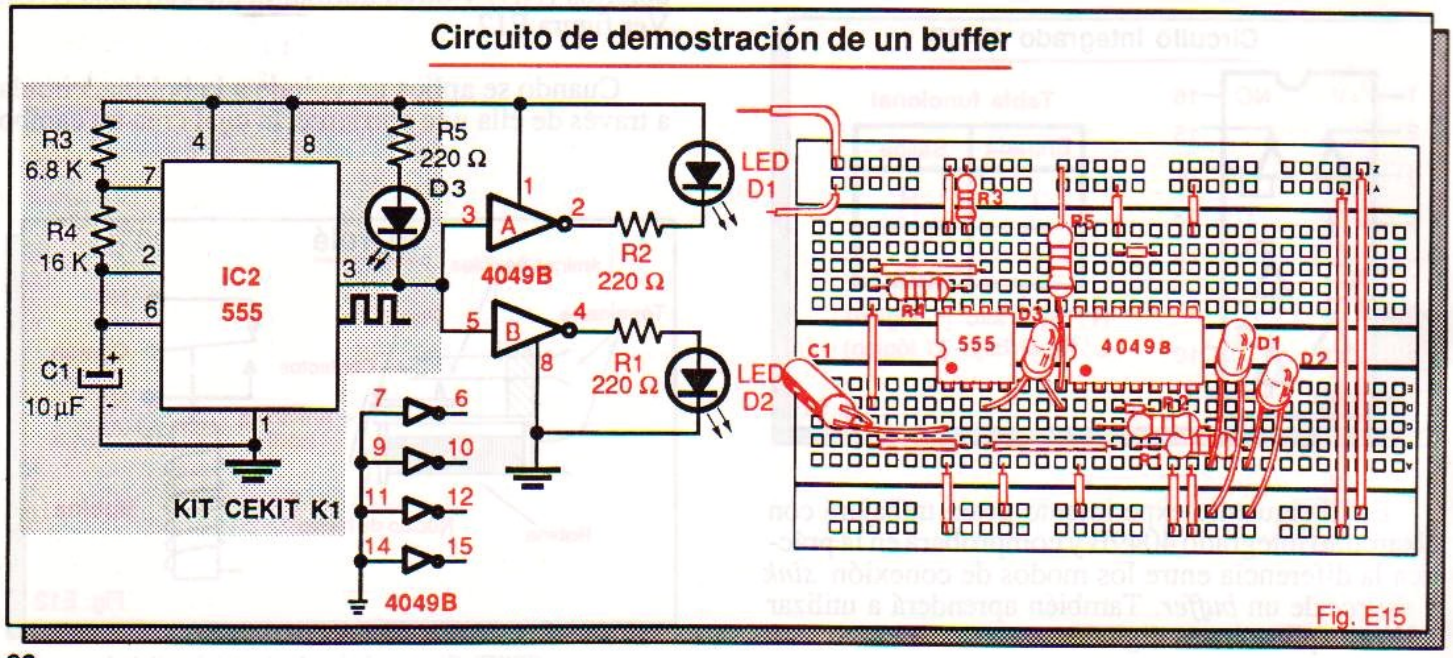


Fig. E15

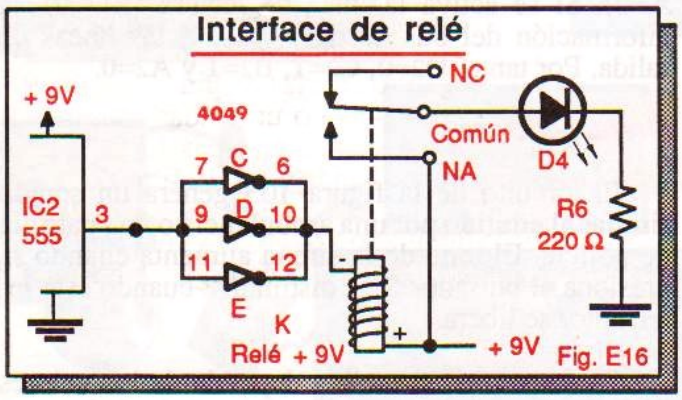
generador de pulsos de baja frecuencia. El LED D1 actúa como carga del *buffer* IC1A, conectado en el modo *sink*. El LED D2 es la carga del *buffer* IC1B, conectado en el modo *source*.

Antes de encender la fuente revise bien el circuito y realice las correcciones necesarias.

Paso 2. Conecte la fuente de alimentación y observe lo que pasa en los LED D1 y D2. Si utiliza un 4049B notará que cuando la salida del reloj (pin 3 del 555) está en **alto**, se enciende el LED D1 y se apaga el LED D2 y cuando está en **bajo** esta situación se invierte.

Notará también que el brillo del LED D1 es más intenso que el del LED D2. Esto es así porque el LED D1 está conectado en el modo *sink* y el LED D2 lo está en el modo *source*

Paso 3. Apague la fuente de alimentación. Conecte en paralelo las secciones C, D y E del 4049, como se muestra en la figura E16, y envíe el punto común de entrada a la salida del 555 (pin 3). Conecte el relé, el LED y la resistencia de 220 Ω restantes como se indica. Las demás conexiones no cambian.



Paso 4. Encienda la fuente de alimentación. Observará que el relé y el LED se energizan y desenergizan alternativamente a la misma frecuencia de la señal de reloj. El buffer debe manejar la bobina del relé sin problema porque está en el modo *sink*

Paso 5. Apague la fuente. Desconecte el extremo + de la bobina del relé del positivo de la fuente y conéctelo a tierra. Encienda la fuente. Observará que el buffer maneja la bobina con cierta dificultad o no logra energizarla. Esto puede suceder porque el buffer está trabajando en el modo *source*.

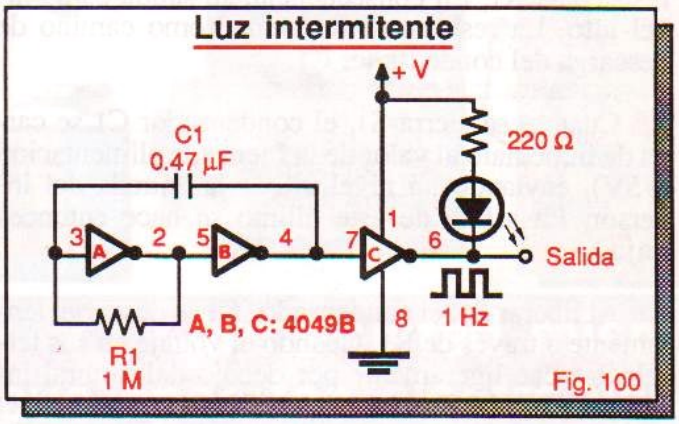
Los contactos de un relé como el utilizado en este experimento pueden manejar corrientes hasta de 1A y voltajes hasta de 125 VAC. ¿Le sugiere esto alguna aplicación?. En la lección 8 conoceremos muchas de ellas.

CIRCUITOS DE APLICACION

A continuación se describen algunos circuitos prácticos de aplicación de las compuertas especiales estudiadas en esta lección. Analizaremos una luz intermitente, un eliminador de rebote para pulsador, un bus bidireccional y una sirena policíaca.

Luz intermitente

En el circuito de la figura 100, el LED se ilumina de manera intermitente una vez cada segundo. Los buffers A y B constituyen un oscilador o generador de pulsos. El buffer C es la etapa de salida. El circuito puede manejar directamente dos entradas TTL. Entre menores sean los valores de R1 o de C1 mayor es la frecuencia de los destellos.



Para calcular la frecuencia aproximada de salida, utilice la siguiente fórmula:

$$f=1/(2.2xR1xC1)$$

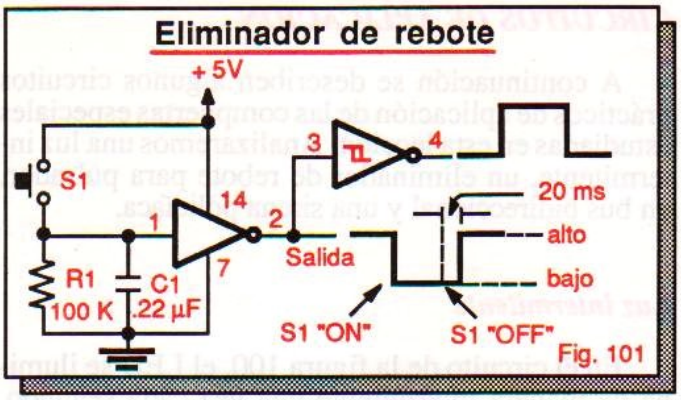
En esta expresión, **f** es la frecuencia en Hz, **R1** es la resistencia en MΩ y **C1** la capacitancia en µF. Por ejemplo, si C1=0.47 µF y R1=100 KΩ=0.1 MΩ, la frecuencia de oscilación resultante será:

$$f\ (Hz) = 1/(2.2x0.1x0.47) \approx 1/(0,1) \approx 10\ Hz$$

En consecuencia, el LED trabajará a una rata de 10 destellos por segundo. El tema de los osciladores o relojes se estudia en detalle en la lección 17.

Eliminador de rebote para pulsador

El circuito de la figura 101 genera un pulso de salida de nivel **bajo**, libre de ruidos y rebotes, cuando se presiona el interruptor normalmente abierto S1. Para obtener un pulso de salida de nivel **alto**, conecte un segundo inversor como se indica.



El circuito aprovecha la característica de histéresis de las compuertas Schmitt trigger y opera en términos generales como sigue:

En condiciones normales, sin pulsar S1, la entrada del inversor está puesta a tierra a través de la resistencia R1. En consecuencia, su salida es de nivel **alto**. La resistencia R1 actúa como camino de descarga del condensador C1.

Cuando se cierra S1, el condensador C1 se carga de inmediato al valor de la fuente de alimentación (+5V), enviando un nivel **alto** a la entrada del inversor. La salida de este último se hace entonces **baja**.

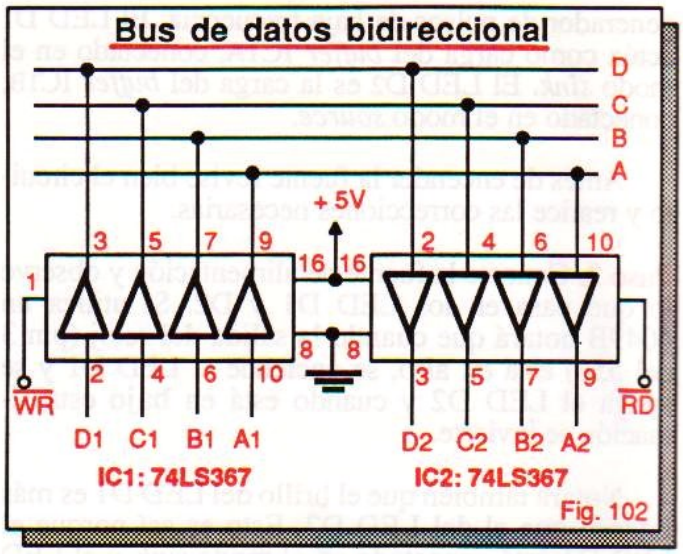
Al liberar S1, el condensador C1 se descarga lentamente a través de R1. Cuando el voltaje en sus terminales cae ligeramente por debajo del umbral inferior (VTL) del inversor, la salida retorna a su nivel **alto** original. Esto sucede aproximadamente 20 milisegundos después de soltar el pulsador S1.

Bus de datos bidireccional

El circuito de la figura 102 ilustra el uso de las compuertas tri-state en sistemas digitales. Las líneas D, C, B y A constituyen lo que se denomina un *bus de datos*. Cada una lleva un *dato* que puede ser un **0** lógico o un **1** lógico. El circuito trasfiere los datos D1, C1, B1 y A1 desde las entradas hasta las salidas pasando por el bus de datos.

Las líneas $\overline{WR}$ y $\overline{RD}$ son las entradas de habilitación de los buffer tri-state IC1 e IC2 y se denominan, respectivamente, líneas de *escritura* y de *lectura*. Cuando $\overline{WR}$ y $\overline{RD}$ están en **alto**, las salidas de IC1 e IC2 adoptan el estado de alta impedancia y liberan el bus de datos, permitiendo que pueda ser usado por circuitos externos.

Cuando se aplica un **bajo** (**0**) en la entrada $\overline{WR}$ (pin 1 de IC1), los datos (**1**'s y **0**'s) de las entradas D1, C1, B1 y A1 se trasfieren, en su orden, a las líneas D, C, B y A del bus de datos. Este proceso se denomina *escritura*.



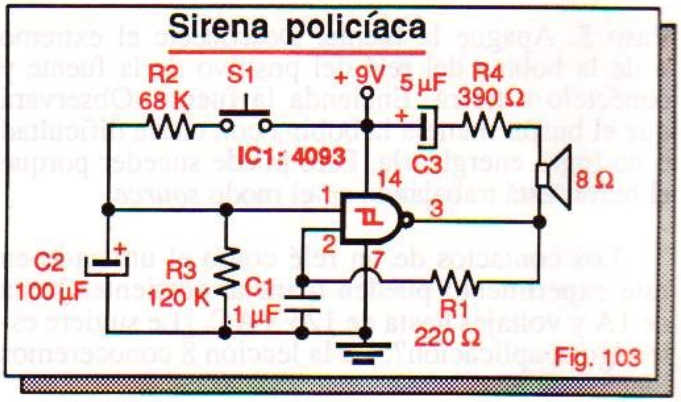
Cuando se aplica un **bajo** (**0**) en la entrada $\overline{RD}$ (pin 1 de IC2), los datos (**1**'s y **0**'s) de las líneas D, C, B y A del bus de datos se trasfieren, en su orden, a las salidas D2, C2, B2 y A2. Este proceso se denomina *lectura*.

Por ejemplo, si D1=**0**, C1=**1**, B1=**1** y A1=**0** y se activa la línea de escritura ($\overline{WR}$=**0**), la información de entrada pasa al bus de datos (D=**0**, C=**1**, B=**1** y A=**0**). Si se activa la línea de lectura ($\overline{RD}$=**0**), la información del bus de datos pasa a las líneas de salida. Por tanto, D2=**0**, C2=**1**, B2=**1** y A2=**0**.

Sirena policíaca

El circuito de la figura 103 genera un sonido similar al emitido por una ambulancia o una patrulla de policía. El tono de la sirena aumenta cuando se presiona el pulsador S1 y disminuye cuando este interruptor se libera.

La frecuencia de salida depende de los valores de R1 y C1 y de los umbrales de voltaje de la compuerta. Para el 4093, VTH=5.8V (umbral superior) y VTL=3.8 V (umbral inferior). El efecto propio de la sirena lo proporcionan R2, R3 y C3.



RESUMEN DE COMPUERTAS DIGITALES

La siguiente tabla resume los símbolos lógicos, las ecuaciones lógicas, las tablas de verdad y los circuitos eléctricos equivalentes de las compuertas AND, OR, NOT, YES, NAND, NOR, XOR y XNOR. También se incluyen los símbolos de las compuertas especiales tipos Schmitt-trigger, colector abierto y tri-state así como la simbología ANSI/IEEE, de gran aceptación.

	AND	OR	NOT	YES	NAND	NOR	XOR	XNOR
Símbolo lógico								
Ecuación lógica	$Q = A \bullet B = AB$	$Q = A + B$	$Q = \overline{A}$	$Q = A$	$Q = \overline{A \cdot B}$	$Q = \overline{A + B}$	$Q = A \oplus B$	$Q = \overline{A \oplus B}$
Tabla de verdad	A B Q 0 0 0 0 1 0 1 0 0 1 1 1	A B Q 0 0 0 0 1 1 1 0 1 1 1 1	A Q 0 1 1 0	A Q 0 0 1 1	A B Q 0 0 1 0 1 1 1 0 1 1 1 0	A B Q 0 0 1 0 1 0 1 0 0 1 1 0	A B Q 0 0 0 0 1 1 1 0 1 1 1 0	A B Q 0 0 1 0 1 0 1 0 0 1 1 1
Circuito eléctrico equivalente								
SIMBOLOS ESPECIALES								
Schmitt trigger								
Colector abierto								
Tri-state								
ANSI/ IEEE (*)	&	≥1	1	1	&	≥1	= 1	= 1

(*): Simbología del ANSI o Instituto Nacional de Estándares Americanos (American National Standards Institute) y el IEEE o Instituto de Ingenieros Eléctricos y Electrónicos (Institute of Electrical and Electronics Engineers).

ACTIVIDAD PRÁCTICA Nº 5

Construcción del módulo 1. Parte 4

En esta actividad instalaremos la resistencia R4, el LED D4 del módulo 1 y los terminales para la inserción del mismo en el *protoboard*. Continuaremos también con nuestro curso de soldadura.

Localice los componentes por instalar en el diagrama general del módulo que se muestra en la figura A1 (página 19). El LED D4 visualiza el estado lógico (**0** ó **1**) de la señal aplicada a la entrada IN4 y la resistencia R4 protege la entrada del inversor D contra descargas electrostáticas de voltaje eventualmente presentes en la entrada.

Componentes y herramientas necesarios

1 diodo emisor de luz (LED). D4.
1 resistencia de 1 KΩ. R4.
1 circuito impreso CEKIT ED-1. PC1.
6 terminales para inserción. *
1 cautín de baja potencia (15 W a 35 W).
1 cortafríos o pinza de corte lateral.
1 pinza de puntas planas.
Soldadura de estaño 60/40

*** Nota.** Los 6 terminales para la inserción del módulo son los terminales que han sobrado de los LED D1 a D4. En las actividades anteriores le hemos recomendado conservarlos después de soldar y cortar los distintos componentes instalados. En esta actividad veremos para qué sirven.

Procedimiento

Paso 1. Tome el LED D4 y la resistencia R4 e instálelos en la tarjeta de circuito impreso ED-1, como se muestra en la figura A7. Debido a un error involuntario de dibujo, el LED D1 de la actividad práctica Nº 2 (página 26, figura A3) quedó instalado en la posición que le corresponde al LED D4. Por esta razón, en el circuito de la figura A7, el LED D4 ocupará la posición del LED D1.

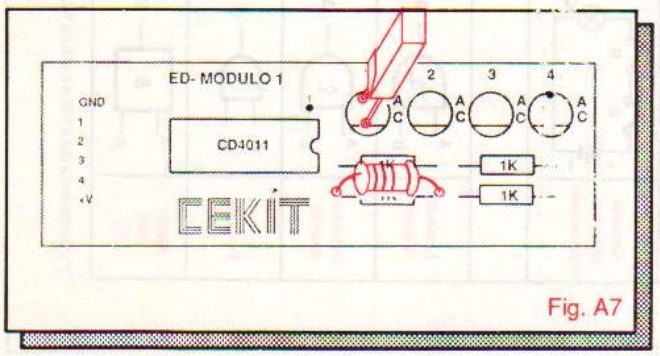


Fig. A7

Identifique el cátodo del LED de la misma forma que lo ha hecho en las actividades anteriores; es decir, guiándose por la marca en forma de bisel inscrita en la cápsula. La resistencia de 1 KΩ debe tener las bandas de colores "café, negro, rojo, dorado" sobre su cuerpo, indicando que su valor nominal es 1 KΩ, con una tolerancia del 5%.

Al soldar, tenga presentes las recomendaciones suministradas en las actividades 3 y 4. El siguiente es un resumen de este importante proceso. Guíese por la figura A5 (página 43). Aplique estas reglas para soldar cualquier componente a una tarjeta de circuito impreso.

Proveáse primero de una esponja húmeda. Caliente el cautín y limpie la punta con la esponja (1). A continuación estañe la punta, aplicándole soldadura, para evitar su oxidación. Comience entonces a soldar el terminal del componente sobre la película de cobre de la tarjeta de circuito impreso.

Coloque la punta del cautín en contacto firme con el cobre y el terminal (2). A continuación aplique soldadura por el lado opuesto (3), permitiendo que el calor derrita la soldadura y asegurándose de que ésta fluya libre y uniformemente sobre el punto de contacto, formando un pequeño montículo (4).

Retire entonces la soldadura y a continuación el cautín. Asegúrese de no mover el componente hasta que la soldadura se enfríe. De este modo habrá obtenido un punto de soldadura firme y profesional.

Paso 2. Tome los 6 terminales sobrantes de LED e instálelos en la tarjeta de circuito impreso ED-1, como se muestra en la figura A8. Observe que estos terminales deben montarse y soldarse por el lado del cobre. Una vez soldados, córtelos todos a una misma longitud, por ejemplo de 1 cm.

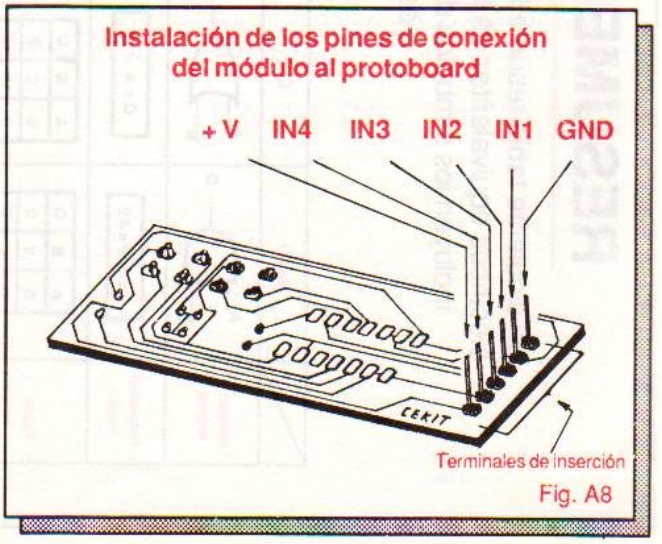


Fig. A8

Lección 07

Análisis y diseño de circuitos digitales

- *Introducción*
- *DIAGRAMAS DE TEMPORIZACION*
- *ALGEBRA BOOLEANA*
- *Qué es el álgebra booleana*
- *Conceptos básicos*
- *Operaciones básicas y derivadas*
- *Experimento 9. Ecuación booleana de la compuerta XOR*
- *Deducción de circuitos lógicos a partir de ecuaciones booleanas*
- *Cómo elaborar tablas de verdad*
- *Deducción de ecuaciones booleanas a partir de tablas de verdad*
- *Reglas del álgebra booleana*
- *Simplificación de ecuaciones booleanas y minimización de circuitos lógicos*

Introducción

En esta lección trataremos el tema del análisis y diseño de circuitos lógicos, uno de los aspectos más importantes y básicos de la electrónica digital. Aprenderemos métodos y recursos muy sencillos que nos permitirán crear nuestros propios circuitos digitales y comprender técnicamente cómo trabajan.

En el estudio y práctica de la electrónica en general, y de la electrónica digital en particular, existen diferentes categorías de individuos, cada una con objetivos propios. Entre estas categorías podemos mencionar: aficionados, experimentadores, técnicos, tecnólogos e ingenieros.

Los aficionados, experimentadores y técnicos se inclinan por la parte práctica de la electrónica digital, relacionada con el montaje de circuitos y aparatos y su reparación. Los tecnólogos reciben una formación teórico-práctica dirigida que los capacita para analizar, construir y reparar circuitos digitales.

Los ingenieros enfocan la electrónica digital desde el punto de vista del análisis y diseño de circuitos y sistemas de aplicación. El desenvolvimiento exitoso en esta profesión implica tener un conocimiento y un dominio profundos de los conceptos y de las técnicas digitales y sus aspectos prácticos.

La tarea del diseñador de circuitos lógicos o digitales consiste en interconectar, de manera apropiada, bloques funcionales como compuertas, decodificadores, multiplexores, etc., para que el conjunto resultante realice una función específica, de la forma más económica y confiable posible.

El reparador de circuitos lógicos debe conocer cómo trabajan estos circuitos y las técnicas que se han empleado en su diseño, para encontrar la causa o causas de una falla de una manera sistemática y metódica; es decir, para "ir a la fija", más que por intuición o presentimiento.

Es importante conocer cómo se diseñan circuitos digitales por una razón muy simple: no todas las funciones digitales posibles se encuentran disponibles en forma de circuitos integrados. Para su realización práctica deben interconectarse varias funciones digitales conocidas. La forma de hacerlo depende del método de diseño adoptado.

Muchos circuitos lógicos, como los que hemos visto hasta el momento, pueden diseñarse en forma intuitiva o empírica. Sin embargo, a medida que aumenta la complejidad de los mismos, los métodos de diseño basados en la intuición y el procedimiento empírico de ensayo y error se hacen cada vez más laboriosos, difíciles e imprecisos.

Es entonces cuando debe recurrirse a métodos de diseño más formales que prescindan de la intuición y el empirismo y ahorren tiempo, esfuerzo y dinero. Conocer esos métodos y la forma de utilizarlos eficientemente es el propósito de esta lección. Las técnicas aprendidas se utilizarán frecuentemente en el curso.

Mientras se dominan las técnicas de armado de circuitos digitales en *protoboards*, circuitos impresos y otros medios, es conveniente familiarizarse primero con los procedimientos empíricos de diseño y luego pasar a los métodos formales, que son más rápidos y seguros.

Contrariamente a lo que sucede con frecuencia en el diseño de circuitos análogos como amplificadores, osciladores, mezcladores, etc., en electrónica digital es casi fijo que un diseño en el papel funciona en la realidad tal como fue previsto. La confiabilidad de los métodos digitales de diseño es muy alta, por su misma simplicidad.

Si su interés en la electrónica digital no es el diseño sino el ensamble de circuitos para su experimentación, usted puede utilizar la información de los proyectos centrales y la gran cantidad de diagramas que aparecen como circuitos de aplicación en este curso. La realización de estos proyectos no requiere conocimientos de diseño lógico.

El tema de diseño de circuitos digitales lo hemos incluido en este curso porque somos conscientes del interés que despierta y porque estamos convencidos que el diseño de circuitos digitales es muy fácil. Sin embargo, su conocimiento no es necesario para continuar con el curso.

El diseño lógico por el método booleano, aunque parezca un tema difícil al principio, realmente no lo es. Sus conceptos son muy simples y en él no se tratan aspectos matemáticos avanzados sino de *lógica*, que es la base de la electrónica digital.

Si después de leer la segunda parte de esta lección considera que realmente no la comprende, no se preocupe. Considérela, por ahora, como una lectura informativa, pero no la omita. Después de estudiar otros temas puede volver a estudiarla y seguramente la entenderá mejor que ahora.

El dominio de las técnicas de análisis y diseño lógico se asemeja al proceso de aprender a leer y escribir. Todo aprendizaje es difícil y demorado al comienzo, pero una vez superada esta etapa los conceptos se tornan muy obvios y de las dificultades iniciales sólo queda el recuerdo.

Convénzase de esto: usted no tiene que ser un ingeniero o un científico para llegar a ser un buen diseñador de circuitos digitales. Sólo se requiere constancia, interés y optimismo.

DIAGRAMAS DE TEMPORIZACION

Como vimos en la lección 4, además de las ecuaciones lógicas y las tablas de verdad, otra forma de describir la operación de un circuito digital es utilizando *diagramas de tiempo*. En éstos se muestra cómo se comporta la salida cuando recibe en sus entradas señales que cambian de un estado a otro con el tiempo. Este caso se presenta con mucha frecuencia en la práctica.

En la figura 104 se muestra un ejemplo de diagrama de tiempo, cuya función es analizar circuitos de pulsos y secuenciales. En esta sección analizaremos únicamente los diagramas de tiempo de las tres compuertas básicas (AND, OR y NOT). Los demás los estudiaremos en detalle en la lección 13.

Las señales mostradas en un diagrama de tiempo corresponden generalmente a su forma de onda *ideal*. Esto es, se supone que las transiciones entre un estado y otro ocurren en un tiempo de 0 (cero) segundos y que la respuesta del circuito a cualquier cambio de estado de las entradas es instantánea.

En el mundo real, las señales digitales no son perfectas y los circuitos lógicos no toman decisiones instantáneamente, aunque sí muy rápidamente.

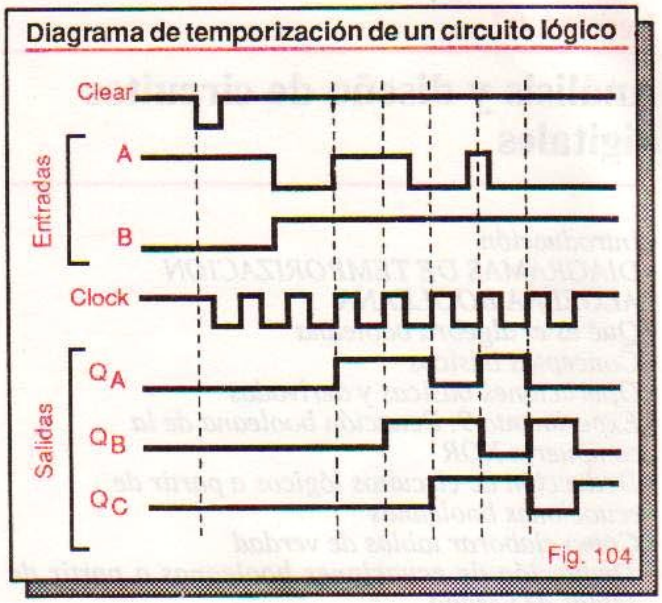


Fig. 104

Sin embargo, para efectos prácticos, supondremos que estamos trabajando con señales ideales.

Diagrama de temporización de una compuerta AND

En la figura 105 se muestra un diagrama de temporización de una compuerta AND de dos entradas.

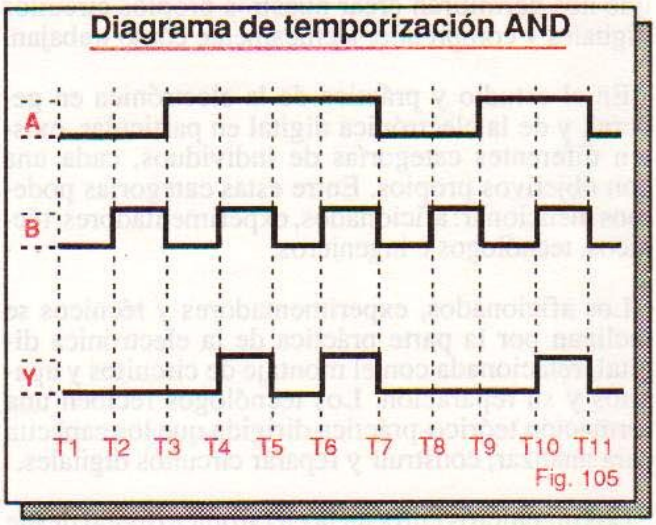


Fig. 105

Observe que entre T1 y T2, la entrada **A** está en **bajo** y la entrada **B** está en **bajo**. En consecuencia, la salida **Y** es de nivel **bajo**. Entre T2 y T3, **A** está en **bajo** y **B** está en **alto**. En consecuencia, **Y** es de nivel **bajo**.

Entre T3 y T4, **A** está en **alto** y **B** está en **bajo**. En consecuencia, **Y** es de nivel **bajo**. Entre T4 y T5, **A** está en **alto** y **B** está en **alto**. En consecuencia, **Y** es de nivel **alto**. Del mismo modo se analizan los demás intervalos.

Diagrama de temporización de una compuerta OR

En la figura 106 se muestra el diagrama de temporización de una compuerta OR de dos entradas.

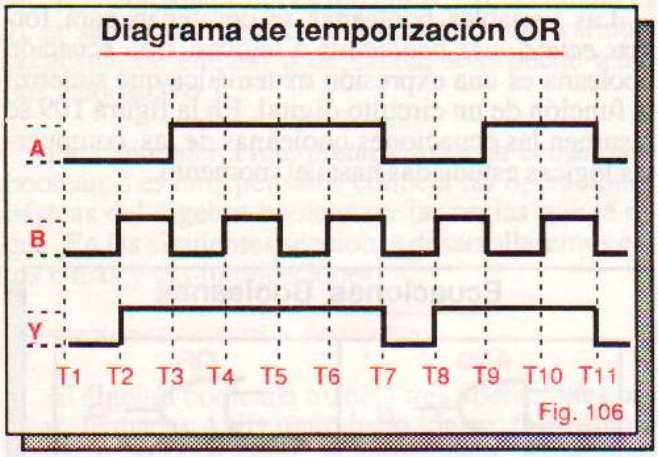


Fig. 106

Entre T1 y T2, la entrada A está en **bajo** y la entrada B está en **bajo**. En consecuencia, la salida **Y** es de nivel **bajo**. Entre T2 y T3, A está en **bajo** y B está en **alto**. En consecuencia, **Y** es de nivel **alto**.

Entre T3 y T4, A está en **alto** y B está en **bajo**. En consecuencia, **Y** es de nivel **alto**. Entre T4 y T5, A está en **alto** y B está en **alto**. En consecuencia, **Y** es de nivel **alto**. Del mismo modo se analizan los demás intervalos.

Diagrama de temporización de un inversor

En la figura 107 se muestra el diagrama de temporización de un inversor. Entre T1 y T2, la entrada A está en **bajo**. En consecuencia, la salida **Y** es de nivel **alto**. Entre T2 y T3, A está en **alto**. En consecuencia, **Y** es de nivel **bajo**. Del mismo modo se analizan los demás intervalos.

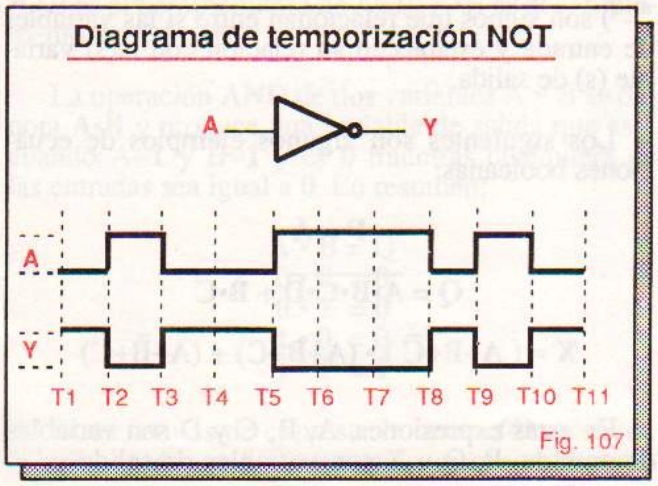


Fig. 107

ALGEBRA BOOLEANA

Qué es el álgebra booleana

El álgebra booleana es un método muy sencillo para expresar, en forma de lenguaje matemático, la lógica digital esbozada en la lección 3. La lógica digital adquiere su dimensión práctica a través de las compuertas estudiadas en las lecciones 4, 5 y 6 y se consolida como una ciencia estructurada mediante el álgebra booleana.

El método booleano permite fácilmente representar, analizar y diseñar circuitos digitales. Sus principios teóricos fueron desarrollados por el matemático inglés George Boole en su obra "Análisis matemático de la lógica" publicada en 1847. Sin embargo, sólo hasta 1938 se descubrió su real utilidad.

En este año, Claude E. Shannon, estudiante de posgrado del MIT (Instituto Tecnológico de Massachusetts, EE.UU) presentó un trabajo en el cual describía cómo el álgebra booleana se adaptaba perfectamente a la representación y al diseño de circuitos de conmutación, basados en relés e interruptores.

Con el advenimiento de los tubos de vacío, los transistores y los circuitos integrados y la fabricación de compuertas, circuitos y sistemas digitales con estas tecnologías, el álgebra booleana adquirió un papel determinante en el desarrollo de la electrónica digital moderna y sus aplicaciones.

El álgebra booleana proporciona el método más compacto y conveniente de representar, analizar y diseñar circuitos lógicos. La operación completa de un circuito digital se puede describir mejor por álgebra booleana que utilizando complicados diagramas lógicos y extensas tablas de verdad.

Cuando se diseña un circuito por métodos booleanos, el primer paso consiste generalmente en obtener su *tabla de verdad* de acuerdo con las condiciones de entrada y de salida. A partir de esta tabla se deriva entonces una *ecuación booleana* que se simplifica y conduce al circuito lógico deseado.

El circuito obtenido por este método es el óptimo porque requiere de un número mínimo de compuertas para su realización. Esto reduce el costo, el tamaño físico y el consumo de potencia del mismo y mejora su confiabilidad y velocidad. Todas estas consideraciones son importantes cuando se diseñan circuitos digitales.

Le advertimos: el álgebra booleana es muy fácil. Líberese de los prejuicios que la palabra *álgebra* sugiere. En álgebra booleana no encontrará raíces cuadradas, logaritmos, números imaginarios, progresiones geométricas, series, etc.

En álgebra booleana usted sólo tiene que aprender a manejar tres operaciones básicas (AND, OR y NOT) y aplicar unas pocas reglas muy elementales.

Si usted conoce los procedimientos del álgebra tradicional, no encontrará mayores dificultades en utilizar los del álgebra booleana. Si éste no es el caso, no se preocupe: el álgebra booleana, aunque es muy fácil, puede producir un desconcierto inicial cuando no se está familiarizado con la manipulación de conceptos algebraicos.

Pero no se desanime por esto. Si usted no está interesado por ahora en el diseño de sistemas digitales, pero sí en aprender electrónica digital, tampoco se preocupe. Los fabricantes de circuitos integrados cada día facilitan el trabajo para usted y ya han realizado toda la labor de diseño para que tenga en sus manos un producto sencillo de utilizar.

Es más: para emplear dispositivos digitales como codificadores, decodificadores, multiplexores, *flip-flops*, etc., usted no necesita saber álgebra booleana. A lo largo de este curso se ha buscado, en lo posible, reducir la necesidad del álgebra booleana para explicar cómo funciona un determinado circuito o una función digital específica.

Lo anterior no implica que el álgebra booleana no sea importante o sea una cuestión puramente académica. El álgebra booleana es la herramienta más importante de que disponen los diseñadores de circuitos digitales para crear funciones nuevas o simplificar las ya existentes.

Conceptos básicos

En álgebra booleana, las entradas y salidas de un circuito digital se representan mediante caracteres alfabéticos llamados *variables booleanas* o lógicas. Generalmente, aunque no es una regla inflexible, las entradas se designan por las primeras letras del alfabeto y las salidas por las últimas (figura 108).

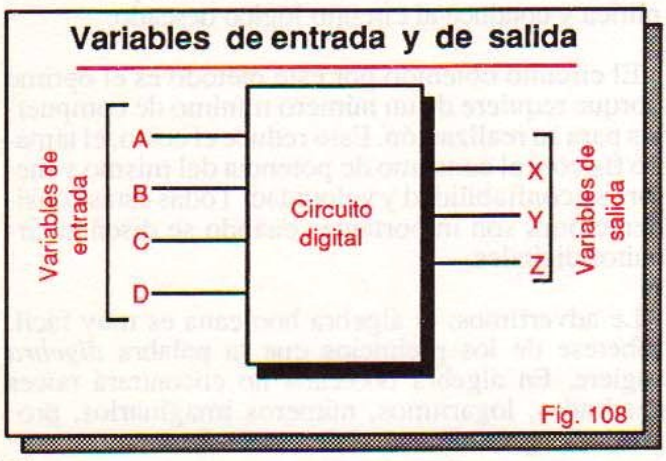


Fig. 108

Las variables booleanas se caracterizan por ser binarias, es decir, porque sólo pueden adoptar uno de dos valores o estados posibles: **0** ó **1**. En electrónica digital, una variable booleana representa el nivel de voltaje presente en un punto de un circuito. El **0** designa el nivel **bajo** y el **1** el nivel **alto**.

Las variables booleanas se combinan para formar *ecuaciones booleanas* o lógicas. Una ecuación booleana es una expresión matemática que sintetiza la función de un circuito digital. En la figura 109 se resumen las ecuaciones booleanas de las compuertas lógicas estudiadas hasta el momento.

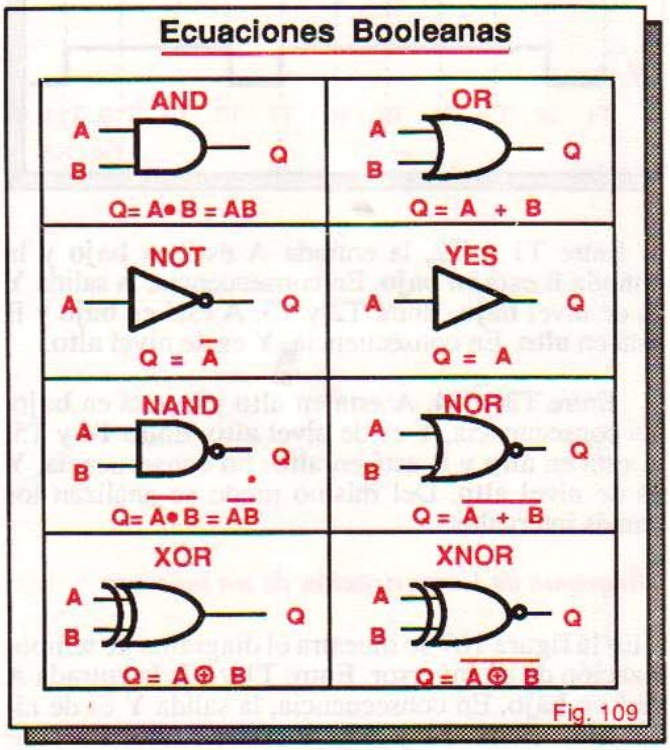


Fig. 109

Una ecuación booleana consta de tres elementos: *variables de entrada*, *variables de salida* y *operadores lógicos*. Los operadores lógicos ("•", "+" y "–") son signos que relacionan entre sí las variables de entrada y establecen su relación con la(s) variable (s) de salida.

Los siguientes son algunos ejemplos de ecuaciones booleanas:

$$P = A$$

$$Q = \overline{A \cdot B \cdot C \cdot D} + \overline{B} \cdot C$$

$$X = (A + B + \overline{C}) \cdot (A + B + C) + (A + \overline{B} + C)$$

En estas expresiones, A, B, C y D son variables de entrada, P, Q y X son variables de salida y "•"

(AND), "+" (OR) y "–" (NOT), son operadores lógicos. El signo "=" (igual) establece la equivalencia entre el estado de la salida y el de las entradas

En el caso de la ecuación **P=A**, por ejemplo, la salida P tiene siempre el mismo valor de la entrada A: si la entrada es **0**, la salida es **0** y si la entrada es **1**, la salida también es **1**. Recuerde: una variable booleana, de entrada o de salida, sólo puede tener dos valores: **0** ó **1**.

Para aprender a interpretar y manejar ecuaciones booleanas es indispensable conocer las operaciones básicas del álgebra booleana y las reglas que la rigen. En las siguientes secciones desarrollaremos estos temas y sus implicaciones.

Operaciones básicas y derivadas

El álgebra booleana maneja tres operaciones básicas llamadas **AND** o producto lógico, **OR** o suma lógica y **NOT** o complemento lógico. Estas operaciones son realizadas en la práctica por las compuertas AND, OR y NOT, respectivamente. A continuación las definiremos en detalle.

La operación **NOT** de una variable A se denota $\overline{A}$ y produce una variable de salida que es **0** cuando A = **1** y es **1** cuando A = **0**. En resumen:

$$\overline{A} = Q$$
$$\overline{0} = 1$$
$$\overline{1} = 0$$

Otras formas de denotar el complemento de A son A' y A*; es decir, sustituyendo la barra por una comilla o un asterisco. La expresión $\overline{A}$=Q debe leerse como "no A es igual a Q" y no como "menos A es igual a Q".

La operación NOT sólo está definida para una variable: no existen inversores de dos o más entradas. La barra se utiliza también para indicar el complemento de una expresión lógica. Por ejemplo, $\overline{A+B}$ es el complemento de A+B; $\overline{A \cdot B}$ es el complemento de A•B, etc.

La operación **AND** de dos variables A y B se denota **A•B** y produce una variable de salida que es **1** cuando A=**1** y B=**1** y es **0** mientras cualquiera de las entradas sea igual a **0**. En resumen:

$$A \cdot B = Q$$
$$0 \cdot 0 = 0$$
$$0 \cdot 1 = 0$$
$$1 \cdot 0 = 0$$
$$1 \cdot 1 = 1$$

Otras formas de expresar la operación AND de A y B son **AB** y **A(B)**; es decir, se omite el punto o se utiliza paréntesis. La expresión **A•B=Q** debe leerse como "A y B es igual a Q" y no como "A por B es igual a Q".

La operación AND es extensiva a más de dos variables. Por ejemplo, A•B•C sólo es igual a 1 cuando A=**1**, B=**1** y C=**1**.

La operación **OR** de dos variables A y B se denota **A+B** y produce una variable de salida que es **0** cuando A=**0** y B=**0** y es **1** mientras cualquiera de las entradas sea igual a **1**. En resumen:

$$A + B = Q$$
$$0 + 0 = 0$$
$$0 + 1 = 1$$
$$1 + 0 = 1$$
$$1 + 1 = 1$$

La expresión **A+B=Q** debe leerse como "A o B es igual a Q" y no como "A más B es igual a Q". La operación OR es extensiva a más de dos variables. Por ejemplo, A+B+C sólo es igual a **0** cuando A=**0**, B=**0** y C=**0**.

A partir de las tres operaciones básicas descritas anteriormente se derivan las operaciones NAND, NOR, XOR y XNOR, realizadas por las compuertas del mismo nombre.

La operación **NAND** de A y B es un producto lógico (AND) seguido de una inversión (NOT). Se denota $\overline{A \cdot B}$ y produce una variable de salida que es **0** cuando A=**1** y B=**1** y es **1** mientras cualquiera de las entradas sea igual a **0**.

La operación **NOR** de A y B es una suma lógica (OR) seguida de una inversión (NOT). Se denota $\overline{A+B}$ y produce una variable de salida que es **1** cuando A=**0** y B=**0** y es **0** mientras cualquiera de las entradas sea igual a **1**.

Las operaciones NAND y NOR son extensivas a más de dos variables. Por ejemplo: $\overline{A \cdot B \cdot C}$ sólo es igual a **0** cuando A=**1**, B=**1** y C=**1**; $\overline{A+B+C}$ sólo es igual a **1** cuando A=**0**, B=**0** y C=**0**.

La operación XOR (OR exclusiva) de A y B combina las operaciones AND, OR y NOT. Se denota **A⊕B** y se define mediante la siguiente ecuación booleana:

$$A \oplus B = A\overline{B} + \overline{A}B$$

En la figura 110 se muestra el circuito lógico correspondiente a esta ecuación. En el experimento 9 verificaremos esta equivalencia. La operación XOR de A y B produce un **1** cuando A es diferente de B y un **0** cuando A es igual a B. La operación XOR se denomina también función de *anticoincidencia*.

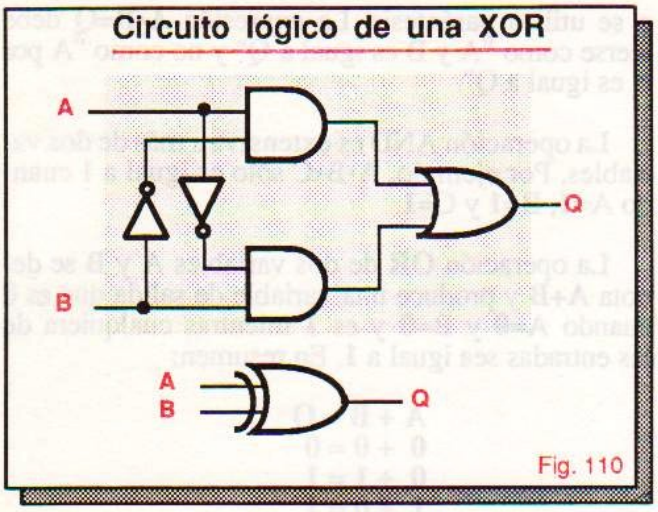


Fig. 110

La operación **XNOR** (NOR exclusiva) de A y B es una operación XOR seguida de una inversión. Se denota $A \oplus B$ y se define mediante la siguiente ecuación booleana:

$$A \oplus B = A \cdot B + \bar{A} \cdot \bar{B}$$

En la figura 111 se muestra el circuito lógico correspondiente a esta ecuación. La operación XNOR de A y B produce un **0** cuando A es diferente de B y un **1** cuando A es igual a B.

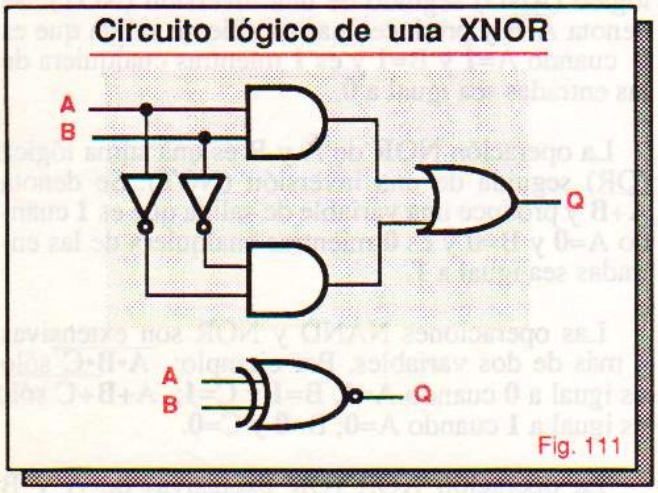


Fig. 111

Aunque originalmente sólo están definidas para dos variables, las operaciones XOR y XNOR se pueden extender a más de dos variables. Por ejemplo: $A \oplus B \oplus C$ sólo es igual a **0** cuando A=**0**, B=**0** y C=**0** ó cuando A=**1**, B=**1** y C=**1**.

En el siguiente experimento usted comprobará la validez de la ecuación que describe la compuerta XOR, uno de los circuitos digitales más populares, y comenzará a familiarizarse con la interpretación y el significado práctico de las ecuaciones booleanas.

EXPERIMENTO 9

Ecuación booleana de la compuerta XOR

Objetivos

- Comprobar que la ecuación booleana $A\bar{B} + \bar{A}B$ describe la operación de una compuerta XOR.
- Aprender a describir un circuito lógico mediante una ecuación booleana.
- Familiarizarse con los métodos de análisis de circuitos digitales por álgebra booleana.

Materiales necesarios

1 Circuito integrado 7404 ó 74LS04 (6 inversores).
1 Circuito integrado 7408 ó 74LS08 (4 compuertas AND de dos entradas).
1 Circuito integrado 7432 ó 74LS32 (4 compuertas OR de dos entradas).
1 Fuente de 5V, 1A (kit CEKIT K11 ó similar) con conectores.
1 punta lógica (kit CEKIT K17 ó similar).
1 Protoboard.
Puentes de alambre telefónico.

Nota. Puede utilizar como fuente de 5 V la descrita en el proyecto central Nº 1 y como punta lógica la descrita en el proyecto central Nº 2.

Si aún no ha montado estos proyectos, sustituya la fuente por una batería de 6 V con un diodo en serie y la punta lógica por un monitor lógico de LED y resistencia, como se muestra en la figura E17.

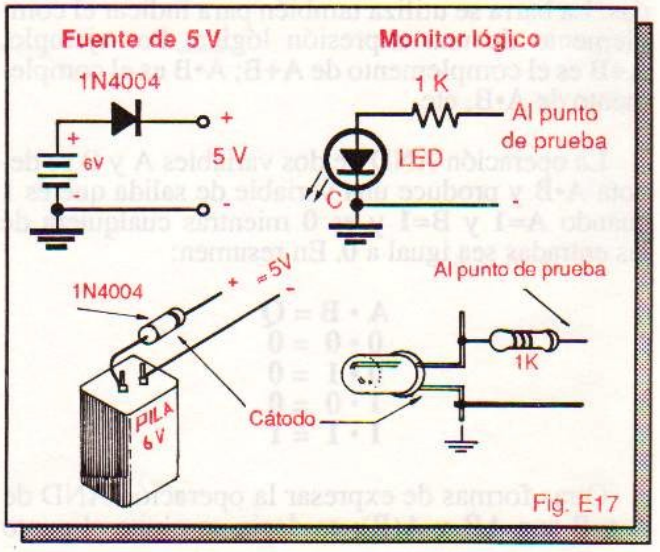


Fig. E17

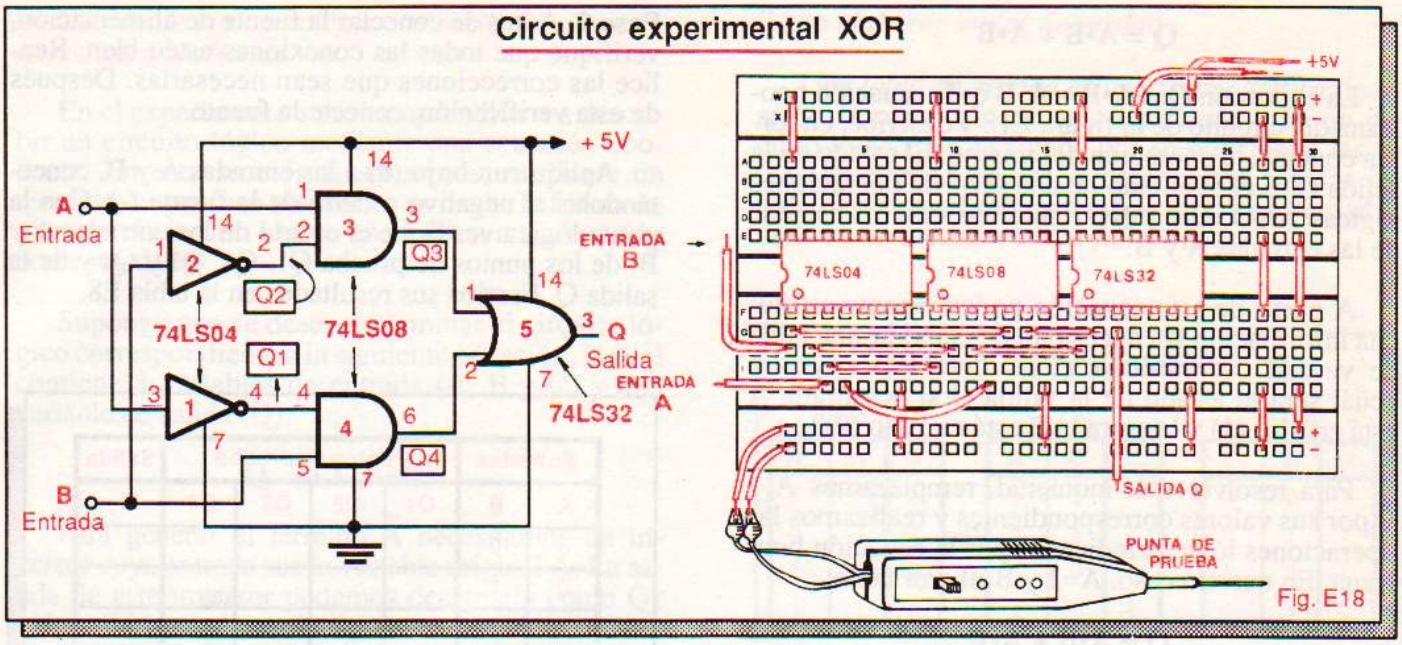


Fig. E18

Procedimiento

Paso 1. Monte sobre el protoboard el circuito de la figura E18, correspondiente a una compuerta OR exclusiva (XOR) implementada con inversores y compuertas AND y OR. A y B son los terminales de entrada del circuito y Q el terminal de salida.

Los puntos Q_1, Q_2, Q_3 y Q_4 son puntos intermedios de prueba. Específicamente, Q_1 es la salida de la compuerta #1, Q_2 la salida de la compuerta #2, Q_3 la salida de la compuerta #3 y Q_4 la salida de la compuerta #4. La salida Q del circuito es la salida de la compuerta #5.

No conecte aún la fuente de alimentación. Siga detenidamente este análisis. Es muy importante. Su propósito es ilustrar el método general que debe seguirse para representar un circuito lógico mediante una ecuación booleana.

La compuerta #1 es un inversor cuya entrada está conectada al terminal de entrada A del circuito. Su salida, Q_1, se puede describir mediante la siguiente ecuación booleana:

$$Q_1=\bar{A}$$

La compuerta #2 es un inversor cuya entrada está conectada al terminal de entrada B del circuito. Su salida, Q_2, se puede describir mediante la siguiente ecuación booleana:

$$Q_2=\bar{B}$$

La compuerta #3 es una compuerta AND. Una de sus entradas está conectada al terminal de entrada A y la otra a la salida Q_2 del inversor #2. Su salida, Q_3, se puede describir mediante la siguiente ecuación booleana:

$$Q_3=A\cdot Q_2$$

Teniendo en cuenta que $Q_2=\bar{B}$, el estado de la salida Q_3 se puede describir también mediante la siguiente ecuación booleana:

$$Q_3=A\cdot\bar{B}$$

La compuerta #4 es una compuerta AND. Una de sus entradas está conectada a la salida Q_1 del inversor #1 y la otra al terminal de entrada B. Su salida, Q_4, se puede describir mediante la siguiente ecuación booleana:

$$Q_4=Q_1\cdot B$$

Teniendo en cuenta que $Q_1=\bar{A}$, el estado de la salida Q_4 se puede describir también mediante la siguiente ecuación booleana:

$$Q_4=\bar{A}\cdot B$$

La compuerta #5 es una compuerta OR. Una de sus entradas está conectada a la salida Q_3 de la compuerta AND #3 y la otra a la salida Q_4 de la compuerta AND #4. Su salida, Q, que es la salida final del circuito, se puede describir mediante la siguiente ecuación booleana:

$$Q = Q_3 + Q_4$$

Teniendo en cuenta que $Q_3 = A\cdot\bar{B}$ y $Q_4 = \bar{A}\cdot B$, la salida Q se puede describir también mediante la siguiente ecuación booleana:

$$Q = A \cdot \overline{B} + \overline{A} \cdot B$$

La expresión $Q = A \cdot \overline{B} + \overline{A} \cdot B$ es la ecuación booleana del circuito de la figura E18 y describe, en forma concisa, la operación del mismo. El estado de la salida Q es el resultado de una serie de operaciones lógicas AND, OR y NOT internas con los estados de las entradas A y B.

A partir de esta ecuación podemos extraer mucha información sin necesidad de elaborar una tabla de verdad o ensamblar el circuito. Por ejemplo: ¿cuál será el estado de la salida Q si la entrada A está en **alto (1)** y la entrada B está en **bajo (0)**?

Para resolver esta inquietud, remplazamos A y B por sus valores correspondientes y realizamos las operaciones lógicas indicadas por la ecuación booleana. En nuestro caso, A=**1** y B=**0**. Por tanto:

$$Q = A \cdot \overline{B} + \overline{A} \cdot B$$
$$Q = 1 \cdot \overline{0} + \overline{1} \cdot 0$$

Puesto que $\overline{0}=1$ y $\overline{1}=0$ (operación NOT), entonces:

$$Q = 1 \cdot 1 + 0 \cdot 0$$

Puesto que $1 \cdot 1 = 1$ y $0 \cdot 0 = 0$ (operación AND), entonces:

$$Q = 1 + 0$$

Puesto que $1+0=1$ (operación OR), entonces:

$$Q = 1$$

En consecuencia, el estado de salida resultante de la combinación de entradas A=**1** y B=**0** es Q=**1**. Del mismo modo se procede para evaluar la salida correspondiente a cualquier otra combinación de entradas.

Una vez comprendido este análisis, vamos a verificarlo en forma práctica y a demostrar que el circuito de la figura E18 opera como una compuerta OR exclusiva (XOR). En la figura E19 se recuerda el símbolo lógico y la tabla de verdad de este dispositivo.

Compuerta XOR

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

$Q = A \oplus B$

Fig. E19

Paso 2. Antes de conectar la fuente de alimentación, verifique que todas las conexiones estén bien. Realice las correcciones que sean necesarias. Después de esta verificación, conecte la fuente.

Aplique un **bajo (0)** a las entradas A y B, conectándolas al negativo o tierra de la fuente (-). Con la punta lógica verifique el estado de las entradas A y B, de los puntos de prueba Q1, Q2, Q3 y Q4 y de la salida Q. Escriba sus resultados en la tabla E8.

Entradas		Puntos de prueba				Salida
A	B	Q1	Q2	Q3	Q4	Q
0	0					
0	1					
1	0					
1	1					

Tabla E8

Paso 3. Repita el paso anterior con las demás combinaciones de entrada (A=**0** y B=**1**; A=**1** y B=**0**; A=**1** y B=**1**). Para aplicar un **alto (1)** en cualquier entrada conéctela al positivo de la fuente (+5V) y para aplicar un **bajo** conéctela al negativo (tierra).

Paso 4. Compare los resultados obtenidos en cada una de las columnas Q1, Q2, Q3 y Q4 y explíquelos en términos booleanos. Por ejemplo: "el estado del punto Q2 es siempre contrario al de la entrada B porque Q2=B". Registre sus observaciones.

Paso 5. Compare los resultados obtenidos en la columna Q y relaciónelos con el estado de las entradas A y B correspondientes. Observe lo que pasa en la salida Q cuando las entradas A y B son iguales y lo que pasa cuando son diferentes.

Si usted ha realizado correctamente este experimento, el estado de los puntos Q1, Q2, Q3 y Q4 debe ser el determinado por las ecuaciones booleanas de los mismos según el análisis previo. El circuito, en su conjunto, desde el punto de vista de las entradas A y B y de la salida Q, debe comportarse como una compuerta OR exclusiva o XOR.

Repita este experimento cuantas veces sea necesario para que todos los conceptos queden claros en su mente. Esta primera aproximación al análisis y diseño de circuitos digitales es muy importante. Asocie cada punto del circuito con su ecuación booleana pero tenga en cuenta que está trabajando con niveles **altos (1's)** y **bajos (0's)** de voltaje.

Deducción de circuitos lógicos a partir de ecuaciones booleanas

En el experimento anterior aprendimos a describir un circuito lógico mediante una ecuación booleana. En esta sección ilustraremos, mediante un ejemplo, el proceso contrario; es decir, la forma de obtener el circuito lógico asociado a una ecuación booleana dada.

Suponga que se desea determinar el circuito lógico correspondiente a la siguiente ecuación, la cual contiene 3 variables de entrada (A, B y C) y una variable de salida (Q):

$$Q = \bar{A} \cdot (B+C)$$

Para generar el término $\bar{A}$ necesitamos un inversor cuya entrada sea la variable original A. La salida de este inversor podemos designarla como Q1 y describirla mediante la siguiente ecuación:

$$Q1 = \bar{A}$$

Para generar el término B+C necesitamos una compuerta OR, cuyas entradas sean las variables B y C. La salida de esta compuerta podemos designarla como Q2 y describirla mediante la siguiente ecuación booleana:

$$Q2 = B+C$$

Con estas asignaciones, la ecuación original adopta la siguiente forma:

$$Q = \bar{A} \cdot (B+C)$$
$$Q = Q1 \cdot Q2$$

Para generar el término Q1•Q2 necesitamos una compuerta AND cuyas entradas sean las variables Q1=$\bar{A}$ y Q2=B+C, es decir, las salidas del inversor y la compuerta OR anteriores. De este modo se obtiene el circuito final mostrado en la figura 112.

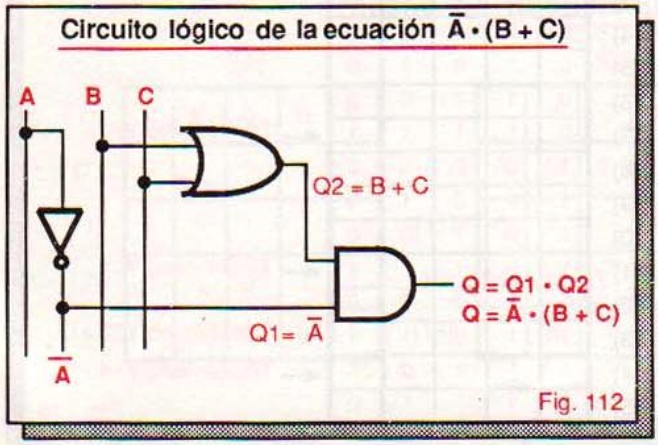


Fig. 112

Cómo elaborar tablas de verdad

Una *tabla de verdad* es una forma gráfica de resumir la operación de una compuerta o de un circuito lógico. En la figura 113 se relacionan las tablas de verdad de las 8 compuertas lógicas estudiadas hasta el momento. Las tablas de verdad se denominan también *tablas funcionales*.

Tablas de verdad de compuertas

AND

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

OR

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

NAND

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

NOR

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

XOR

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

XNOR

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	1

NOT

A	Q
0	1
1	0

YES

A	Q
0	0
1	1

Fig. 113

Una tabla de verdad relaciona todas las posibles combinaciones de estados de las entradas y los correspondientes estados de salida. Con una entrada sólo son posibles dos combinaciones (**1** y **0**), con dos entradas son posibles 4 combinaciones (**00**, **01**, **10** y **11**), con tres son posibles 8 combinaciones y así sucesivamente.

En general, si N es el número de entradas de una compuerta o de un circuito lógico, son posibles 2^N combinaciones diferentes de **1**'s y **0**'s. Por tanto, la tabla de verdad de esa compuerta o de ese circuito constará de 2^N términos. Por ejemplo, si N=5, entonces $2^N = 2^5 = 2x2x2x2x2 = 32$.

Ilustraremos mediante un ejemplo la forma de obtener la tabla de verdad de un circuito lógico de cualquier número (N) de entradas. La creación de una tabla de verdad es generalmente el primer paso en el proceso de diseño de un circuito lógico.

Suponga que deseamos diseñar un circuito digital de 4 entradas (A, B, C y D) y una salida (Y) que entregue un nivel **alto** (**1**) a la salida sólo cuando

tres entradas estén simultáneamente en **alto** (**1**) y un nivel **bajo** (**0**) para cualquier otra circunstancia (figura 114).

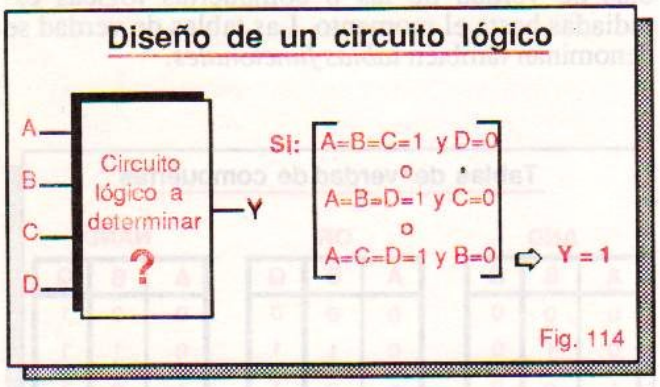


Fig. 114

El primer paso es determinar el número total de combinaciones de entrada posibles. Este número determina el tamaño de la tabla de verdad. En nuestro caso, N=4. Por tanto:

Total combinaciones = $2^N = 2^4 = 2x2x2x2 = 16$.

A continuación asignamos una columna para cada una de las entradas y salidas del circuito (figura 115A). En nuestro caso, las entradas están marcadas como A, B, C y D y la salida como Y.

El siguiente paso es especificar todas las posibles combinaciones de entrada (16 en nuestro caso). Para lograrlo, alternamos grupos progresivos de **0**'s y **1**'s en las columnas correspondientes a cada entrada, comenzando por la columna de la derecha (D) y terminando en la de la izquierda (A), como se muestra en la figura 115B.

Observe que en la columna D los **0**'s y **1**'s se alternan de uno en uno; en la columna C se alternan en grupos de 2; en la columna B se alternan en grupos de 4 y en la columna A se alternan en grupos de 8. En general, a medida que avanzamos de derecha a izquierda en una tabla de verdad, el número de **0**'s y **1**'s se duplica.

El último paso es asignar a cada combinación de entrada el correspondiente valor (**1** ó **0**) de salida. Estos valores dependen exclusivamente de la función lógica que debe realizar el circuito o para la cual ha sido diseñado.

En nuestro caso, la salida Y debe ser igual a **1** sólo cuando tres entradas sean al mismo tiempo iguales a **1** y debe ser igual a **0** en cualquier otra circunstancia. En la figura 115C se muestra la tabla de verdad final obtenida al aplicar esta condición de diseño.

Observe que la tabla de verdad de la figura 115C tiene 16 filas, numeradas desde 0 hasta 15, que pueden ser divididas en dos categorías: las que tienen un **0** en la columna Y y las que tienen un **1** en esa columna. Se dice, entonces, que las primeras generan *maxitérminos* y las segundas *minitérminos*.

En nuestro caso, las filas 7, 11, 13 y 14 producen minitérminos y las restantes producen maxitérminos. Desde el punto de vista del diseño, interesan

Proceso de construcción de una tabla de verdad

(A)

A	B	C	D	Y

(B)

A	B	C	D	Y
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

(C)

	A	B	C	D	Y	
(0)	0	0	0	0	0	
(1)	0	0	0	1	0	
(2)	0	0	1	0	0	
(3)	0	0	1	1	0	
(4)	0	1	0	0	0	
(5)	0	1	0	1	0	
(6)	0	1	1	0	0	
(7)	0	1	1	1	1	← Minitérmino Y7
(8)	1	0	0	0	0	
(9)	1	0	0	1	0	
(10)	1	0	1	0	0	
(11)	1	0	1	1	1	← Minitérmino Y11
(12)	1	1	0	0	0	
(13)	1	1	0	1	1	← Minitérmino Y13
(14)	1	1	1	0	1	← Minitérmino Y14
(15)	1	1	1	1	0	

Fig. 115

las filas que producen **1**'s o minitérminos porque un **1** significa generalmente la activación de algo.

Los minitérminos son expresiones booleanas que describen cada una de las filas activas de una tabla de verdad y permiten deducir la ecuación lógica que la sintetiza. Conociendo la ecuación lógica es muy fácil deducir el circuito lógico asociado.

En la siguiente sección aprenderemos a deducir la ecuación lógica de una tabla de verdad mediante el análisis de sus minitérminos. Esta información nos permitirá esbozar una primera aproximación al circuito lógico que estamos buscando.

Deducción de ecuaciones booleanas a partir de tablas de verdad

Consideremos nuevamente la tabla de verdad de la figura 115C. Ilustraremos a continuación la forma de obtener la ecuación lógica que la describe o sintetiza.

El primer paso es identificar las filas o combinaciones de entrada que producen como resultado un 1 a la salida. En nuestro caso, esto es aplicable a las filas 7, 11, 13 y 14 (figura 116A).

A continuación, observamos en cada fila los valores que toma cada variable de entrada. Si una variable determinada vale **0**, la remplazamos mentalmente por su complemento ($\bar{A}$, $\bar{B}$, $\bar{C}$, $\bar{D}$). Si la variable vale **1**, la dejamos tal como estaba, es decir, sin negar (A, B, C, D). En la figura 116B se ilustra este paso.

Seguidamente, asignamos a la salida de cada fila una expresión booleana equivalente a la operación **AND** de las variables de entrada representadas de esta forma. En la figura 116C se ilustra este paso. Cada una de estas ecuaciones es un minitérmino. Por ejemplo, el minitérmino asociado a la fila 13 es:

$$Y_{13}=AB\bar{C}D$$

La ecuación final se obtiene realizando la operación **OR** de todos los minitérminos. En nuestro caso:

$$Y = Y_7+Y_{11}+Y_{13}+Y_{14}$$

Remplazando cada minitérmino por su expresión booleana correspondiente, se obtiene la ecuación solicitada:

$$Y = \bar{A}BCD+A\bar{B}CD+AB\bar{C}D+ABC\bar{D}$$

Una expresión de este tipo se denomina en álgebra booleana *suma de productos*. Se realiza en la práctica utilizando compuertas AND, OR y NOT.

Esta ecuación describe de una manera compacta la tabla de verdad de la figura 115C. Para implementarla, necesitamos de 4 compuertas AND de 4 entradas y 4 inversores para generar los minitérminos y de 1 compuerta OR de 4 entradas para generar la variable de salida. En la figura 117 se muestra el circuito correspondiente.

Es posible que este circuito, aunque realiza la función lógica para la cual ha sido diseñado, no sea el óptimo en el sentido de que utiliza más compuertas de las que en realidad son necesarias. En la siguiente sección aprenderemos una serie de reglas que nos permitirán simplificar ecuaciones booleanas y así optimar circuitos lógicos.

Reglas del álgebra booleana

En álgebra booleana existen 22 reglas muy sencillas e importantes que cuando se entienden, memorizan y aplican correctamente, contribuyen a simplificar ecuaciones booleanas y a minimizar el número de compuertas requeridas para implementar un determinado circuito. Esta es su principal aplicación.

Proceso de deducción de una ecuación booleana

(A)

	A	B	C	D	Y
(7)	0	1	1	1	1
(11)	1	0	1	1	1
(13)	1	1	0	1	1
(14)	1	1	1	0	1

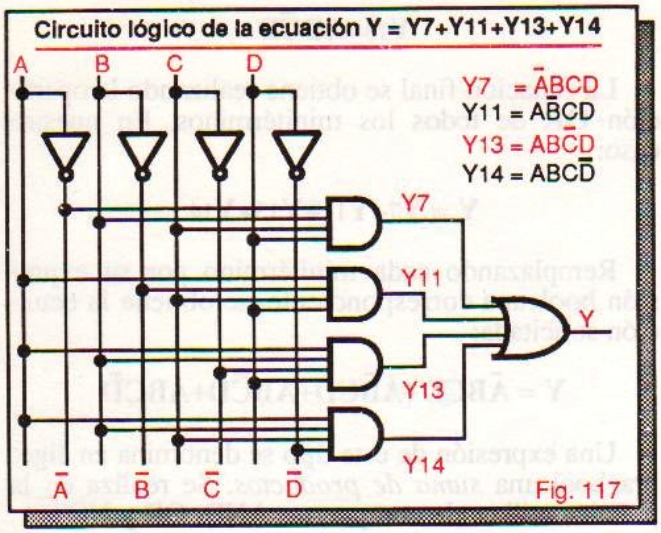
(B)

	A	B	C	D	Y
(7)	$\bar{A}$	B	C	D	1
(11)	A	$\bar{B}$	C	D	1
(13)	A	B	$\bar{C}$	D	1
(14)	A	B	C	$\bar{D}$	1

(C)

	A	B	C	D	Y = Y7 + Y11 + Y13 + Y14
(7)	$\bar{A}$	B	C	D	$Y_7 = \bar{A}BCD$
(11)	A	$\bar{B}$	C	D	$Y_{11} = A\bar{B}CD$
(13)	A	B	$\bar{C}$	D	$Y_{13} = AB\bar{C}D$
(14)	A	B	C	$\bar{D}$	$Y_{14} = ABC\bar{D}$

Fig. 116

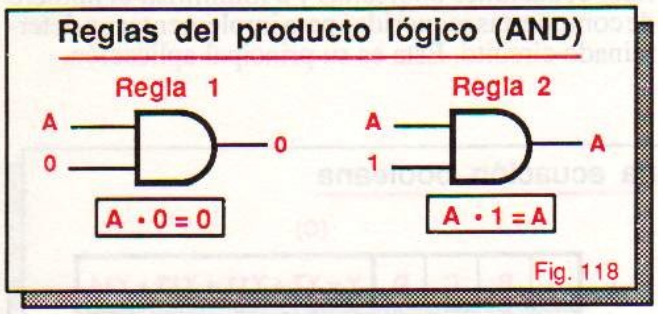


Presentamos a continuación un listado de las reglas del álgebra booleana. Para cada una se ofrece una breve explicación de su significado y los circuitos correspondientes. Todas estas reglas son muy fáciles de comprender y asimilar, si usted tiene bien claro cómo trabajan las tres compuertas básicas AND, OR y NOT.

Regla Nº 1. **A•0 = 0**

Regla Nº 2. **A•1 = A**

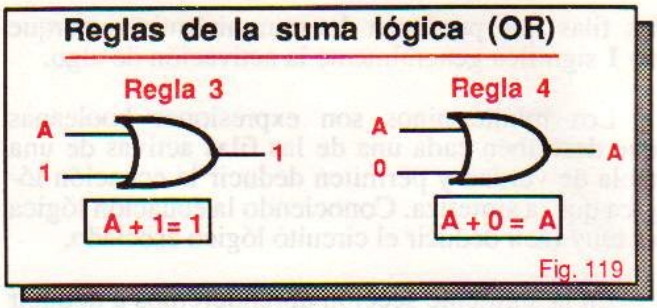
Las reglas 3 y 4 se denominan *leyes de la multiplicación* o *producto lógico* y se ilustran en la figura 118. Establecen que la operación AND de una variable A con **0** es siempre igual a **0** y con **1** es siempre igual a la variable original. Estas reglas son válidas también para compuertas AND de varias entradas.



Regla Nº 3. **A + 1 = 1**

Regla Nº 4. **A+0=A**

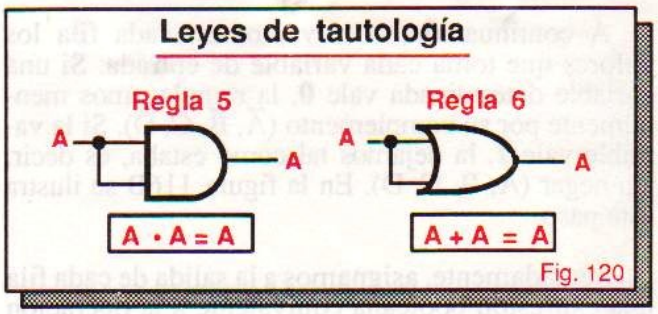
Las reglas 1 y 2 se denominan *leyes de la suma lógica* y se ilustran en la figura 119. Establecen que la operación OR de una variable A con **1** es siempre igual a **1** y con **0** es siempre igual a la variable original. Estas reglas son válidas también para compuertas OR de varias entradas.



Regla Nº 5. **A•A = A**

Regla Nº 6. **A+A = A**

Las reglas 5 y 6 se denominan *leyes de la tautología* y se ilustran en la figura 120. Establecen que la operación OR o AND de una variable A consigo misma es igual a la variable original. Es decir, si se aplica la misma señal de entrada a las entradas de una compuerta OR o AND, la salida será siempre igual a la señal de entrada.



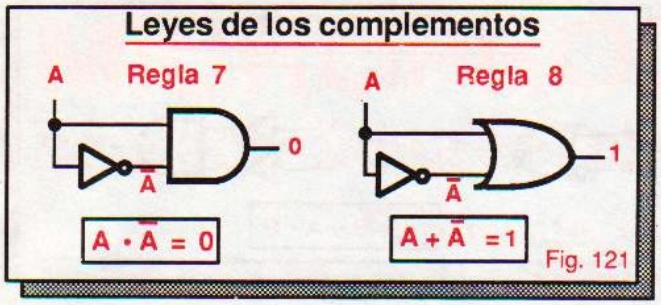
Regla Nº 7. **A•Ā = 0**

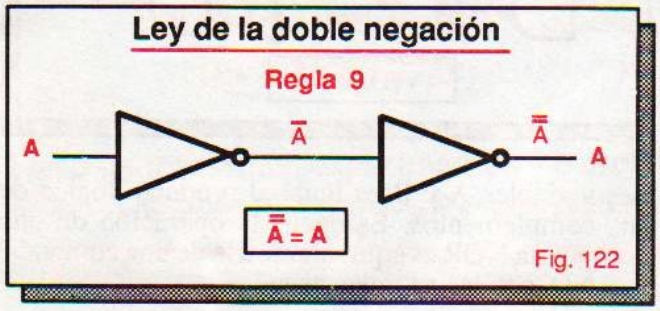
Regla Nº 8. **A+Ā=1**

Las reglas 7 y 8 se denominan *leyes de los complementos* y se ilustran en la figura 121. Establecen que la operación AND de una variable A con su complemento es siempre igual a **0** y la operación OR de las mismas es siempre igual a **1**. Estas reglas se aplican también a compuertas AND y OR de varias entradas.

Regla Nº 9. $\overline{\overline{A}} = A$

Esta regla se denomina *ley de la doble negación* y se ilustra en la figura 122. Establece que la doble negación de una variable A es igual a A. Es decir, si se aplica una señal a un inversor y la señal de salida de este último se vuelve a invertir, la señal de salida final es la misma señal de entrada. Si la señal es **0**, la salida es **0** y si es **1**, la salida es **1**.

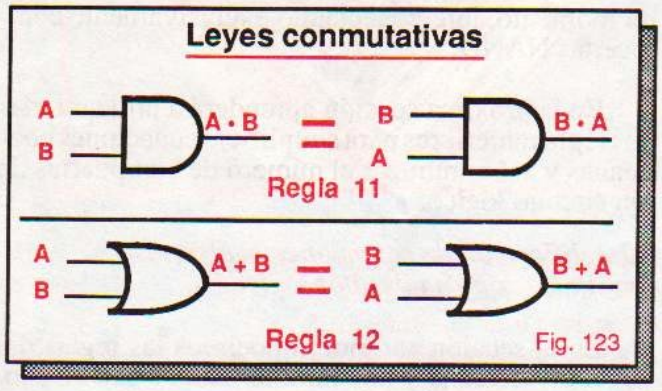




Regla Nº10. **A•B = B•A**

Regla Nº 11. **A+B = B+A**

Las reglas 10 y 11 se denominan *leyes conmutativas* y se ilustran en la figura 123. Establecen que las operaciónes AND y OR son conmutativas: las entradas de una compuerta OR o AND se pueden intercambiar y la salida no cambia. No importa cuál entrada designe usted como A y cuál como B, el resultado siempre será el mismo.



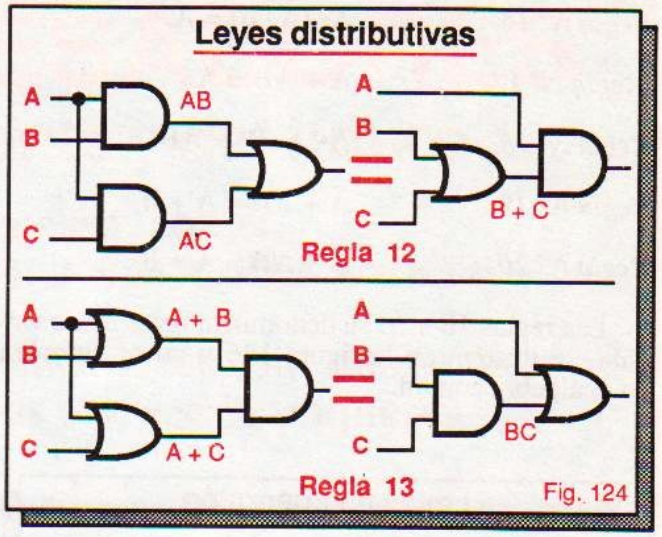
Regla Nº 12. *Ley distributiva de la operación AND*

$$AB + AC = A \cdot (B+C)$$

Regla Nº 13. *Ley distributiva de la operación OR*

$$(A+B) \cdot (A+C) = A + BC$$

Las reglas 12 y 13 se denominan *leyes distributivas* y se ilustran en la figura 124. La regla 12 opera de la misma forma que la regla estándar de factorización del álgebra común: cuando un término A se repite en una suma de productos, la expresión original se puede factorizar y simplificar, convirtiéndose en un producto de sumas.



La regla 13 opera de manera similar a la regla estándar de expansión del álgebra común: cuando un término A se repite en un producto de sumas, la expresión original se puede expandir y simplificar, convirtiéndose en una suma de productos.

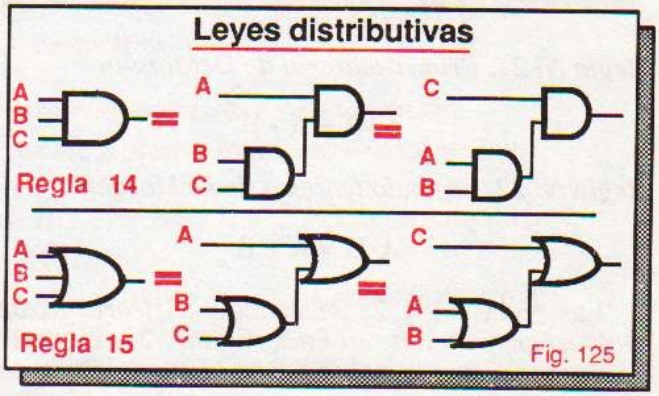
Regla Nº 14. *Ley asociativa de la operación AND*

$$ABC = (AB) \cdot C = A \cdot (BC) = (AC) \cdot B$$

Regla Nº 15. *Ley asociativa de la operación OR*

$$A+B+C = (A+B)+C = A+(B+C) = (A+C)+B$$

Las reglas 14 y 15 se denominan *leyes distributivas* y se ilustran en la figura 125. Establecen que las operaciones AND y OR son asociativas y el orden en que se agrupen las entradas de una compuerta OR o AND de varias entradas es intrascendente.



Regla Nº 16. $A \cdot (A+B) = A$

Regla Nº 17. $A + AB = A$

Regla Nº 18. $A \cdot (\bar{A}+B) = AB$

Regla Nº 19 $\bar{A} + AB = \bar{A} + B$

Regla Nº 20. $A + \bar{A}B = A + B$

Las reglas 16 a 20 se denominan *leyes de absorción*, se ilustran en la figura 126 y no se cumplen en el álgebra común.

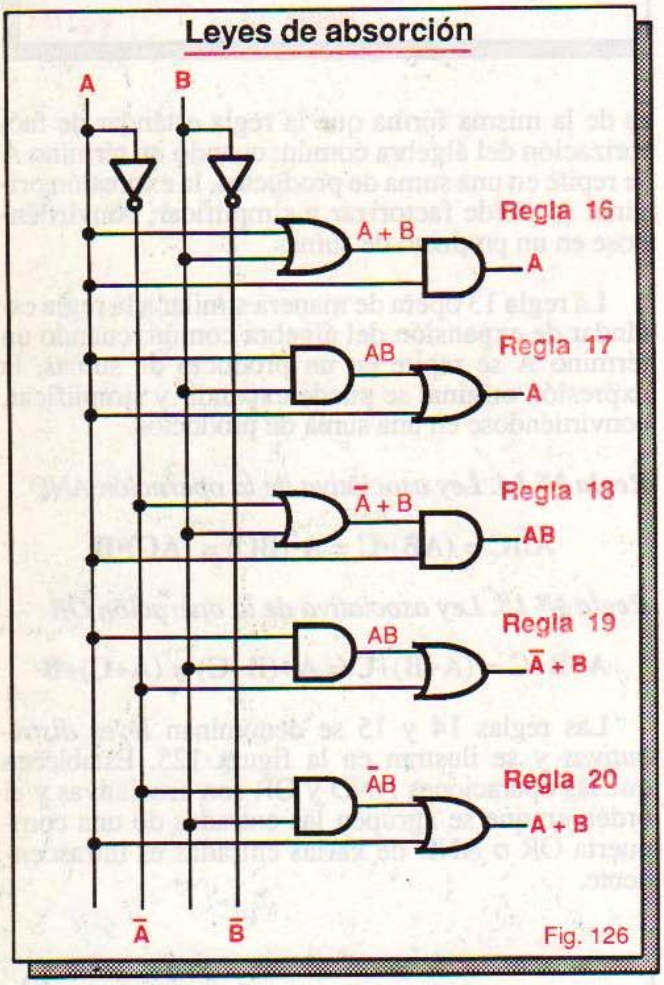


Fig. 126

Regla Nº 21. Primer teorema de DeMorgan

$$\overline{A+B} = \bar{A} \cdot \bar{B}$$

Regla Nº 22. Segundo teorema de DeMorgan

$$\overline{A \cdot B} = \bar{A} + \bar{B}$$

Las reglas 21 y 22 se denominan *teoremas de DeMorgan* y se ilustran en la figura 127. La regla 21 establece que la negación de la suma lógica de

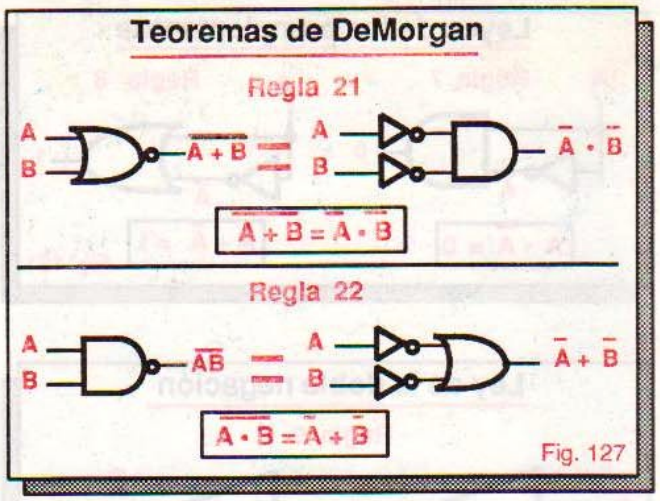


Fig. 127

dos variables A y B es igual al producto lógico de sus complementos. Es decir, la operación de una compuerta NOR es equivalente a la de una compuerta AND con las entradas negadas.

La regla 22 establece que la negación del producto lógico de dos variables A y B es igual a la suma lógica de sus complementos. Es decir, la operación de una compuerta NAND es equivalente a la de una compuerta OR con las entradas negadas.

Las reglas 21 y 22 son aplicables también a compuertas de varias entradas. Su utilidad más importante radica en que posibilitan la realización de cualquier circuito lógico, utilizando únicamente compuertas NAND o compuertas NOR.

En la figura 128 se muestra la forma de obtener cada una de las compuertas lógicas estudiadas hasta el momento, interconectando exclusivamente compuertas NAND.

En la próxima sección aprenderá a utilizar todas las reglas anteriores para simplificar ecuaciones booleanas y así minimizar el número de compuertas de un circuito lógico.

Simplificación de ecuaciones booleanas y minimización de circuitos lógicos

En la sección anterior conocimos las reglas del álgebra booleana y nos familiarizamos con su uso. En esta sección ilustraremos, mediante un ejemplo, cómo aplicar estas reglas para simplificar ecuaciones booleanas y minimizar así los circuitos lógicos que ellas representan.

Consideremos nuevamente el problema de diseño planteado en la sección "Cómo elaborar tablas de verdad" de la página 79. Se trata de obtener un circuito lógico de 4 entradas y una salida que entregue un **1** lógico cuando tres de sus entradas sean **altas** (**1**'s) y un **0** lógico en cualquier otra circunstancia.

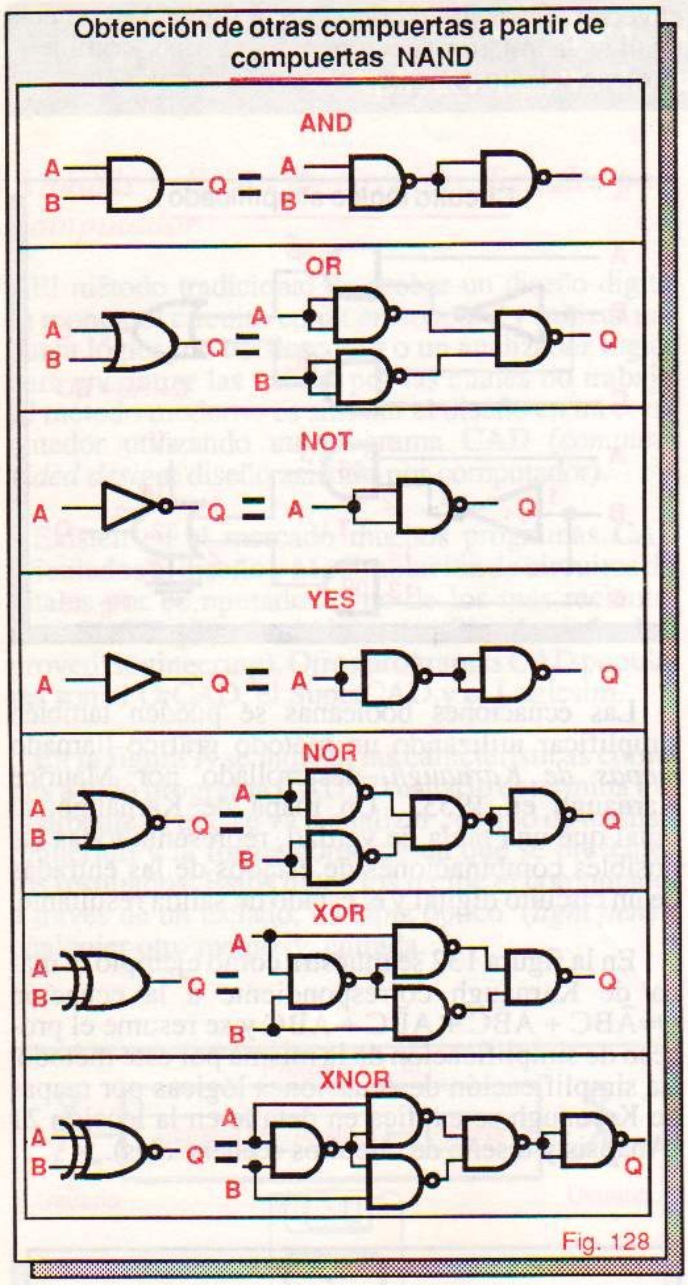


Fig. 128

En las figuras 115C y 117 se muestran la tabla de verdad y el circuito lógico obtenidos hasta el momento. Nuestro siguiente objetivo es simplificar la ecuación booleana y derivar de esa ecuación simplificada un circuito más sencillo, que realice exactamente la misma función.

Consideremos inicialmente la ecuación booleana original:

$$Y = \bar{A}BCD + A\bar{B}CD + AB\bar{C}D + ABC\bar{D}$$

Para simplificar esta expresión, que está en la forma de suma de productos, aplicamos las reglas booleanas adecuadas así:

Agrupando términos de acuerdo con la ley asociativa OR (regla 15):

$$Y = (\bar{A}BCD + A\bar{B}CD) + (AB\bar{C}D + ABC\bar{D})$$

Factorizando términos comunes de acuerdo con la ley distributiva AND (regla 12):

$$Y = (\bar{A}B + A\bar{B})\cdot CD + AB\cdot(\bar{C}D + C\bar{D})$$

Observe que el término $\bar{A}B + A\bar{B}$ corresponde a la operación OR exclusiva de A y B y que el término $\bar{C}D + C\bar{D}$ corresponde a la operación OR exclusiva de C y D. Estos términos no admiten simplificación. Por tanto, la salida Y se puede describir mediante la siguiente ecuación booleana:

$$Y = (A \oplus B)\cdot CD + AB\cdot(C \oplus D)$$

Para poner en práctica esta expresión, se requiere únicamente de dos compuertas XOR, cuatro compuertas AND de dos entradas y una compuerta OR de dos entradas. En la figura 129 se muestra un circuito lógico práctico que resuelve nuestro problema y es significativamente más sencillo que el circuito original de la figura 117.

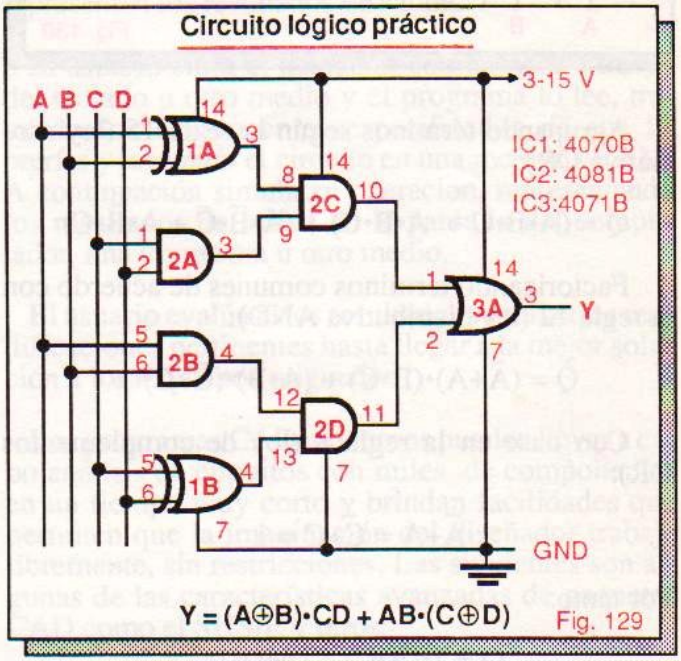


Fig. 129

El ejemplo anterior corresponde a un caso sencillo de simplificación, donde la aplicación de sólo dos reglas (las leyes asociativa y distributiva) y la identificación de ciertas estructuras conocidas (las compuertas XOR) solucionan el problema de diseño, reduciendo al mínimo la manipulación algebraica.

Este no es el caso general. Consideremos, por ejemplo, la simplificación de la ecuación

$$Q = \bar{A}\cdot B\cdot C + A\cdot\bar{B}\cdot\bar{C} + A\cdot\bar{B}\cdot C + A\cdot B\cdot C$$

En la figura 130 se muestra el circuito lógico correspondiente. Utiliza 4 compuertas AND de 3 entradas, una compuerta OR de 4 entradas y 4 inversores. Manipulando apropiadamente la ecuación booleana original es posible simplificarla y reducir la complejidad del circuito final. Veamos.

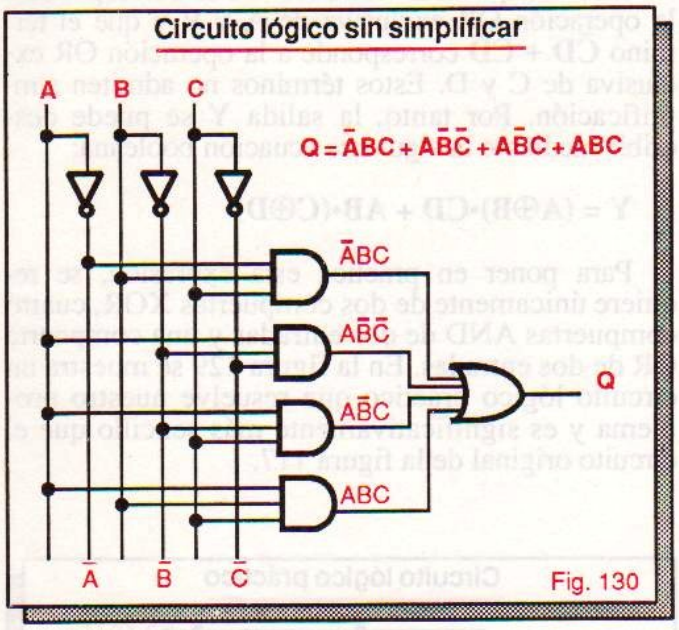


Fig. 130

Agrupando términos según la regla 15 (ley asociativa OR):

$$Q = (\bar{A}\bullet B\bullet C + A\bullet B\bullet C) + (A\bullet\bar{B}\bullet\bar{C} + A\bullet\bar{B}\bullet C)$$

Factorizando términos comunes de acuerdo con la regla 12 (ley distributiva AND):

$$Q = (\bar{A}+A)\bullet(B\bullet C) + (A\bullet\bar{B})\bullet(\bar{C}+C)$$

Con base en la regla 8 (ley de complementos OR):

$$\bar{A}+A = \bar{C}+C = 1$$

Por tanto:

$$Q = 1\bullet(B\bullet C) + (A\bullet\bar{B})\bullet 1$$

De acuerdo con la regla 2 (ley AND):

$$1\bullet(B\bullet C) = BC \;;\; (A\bullet\bar{B})\bullet 1 = A\bar{B}$$

Por tanto:

$$Q = BC + A\bar{B}$$

Esta última es la ecuación simplificada buscada. El circuito lógico correspondiente se muestra en la figura 131 y sólo utiliza 2 compuertas AND de 2 entradas, una compuerta OR de 2 entradas y un inversor. Compárelo con el de la figura 130, el cual realiza la misma función pero es más complejo, costoso y lento, porque utiliza más componentes.

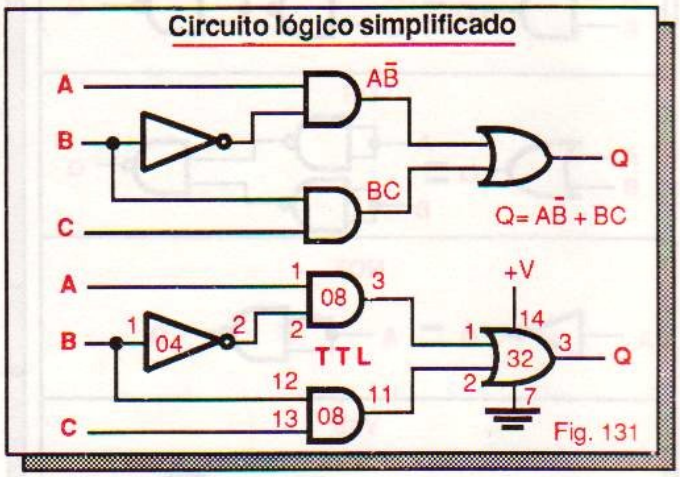


Fig. 131

Las ecuaciones booleanas se pueden también simplificar utilizando un método gráfico llamado *mapas de Karnaugh*, desarrollado por Maurice Karnaugh en 1953. Un mapa de Karnaugh, al igual que una tabla de verdad, representa todas las posibles combinaciones de estados de las entradas de un circuito digital y el estado de salida resultante.

En la figura 132 se muestra como ejemplo el mapa de Karnaugh correspondiente a la ecuación $Q=\bar{A}BC + A\bar{B}\bar{C} + A\bar{B}C + ABC$ y se resume el proceso de simplificación de la misma por este método. La simplificación de ecuaciones lógicas por mapas de Karnaugh se explica en detalle en la lección 21 (Análisis y diseño de circuitos secuenciales).

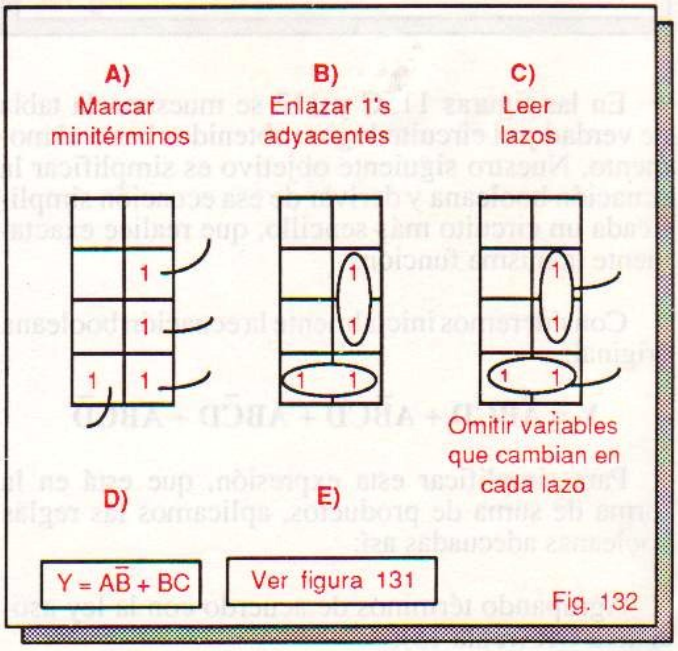


Fig. 132

Análisis y diseño de circuitos digitales por computador

El método tradicional de probar un diseño digital es montar el circuito en un *protoboard* y utilizar una punta lógica, un osciloscopio o un analizador lógico para encontrar las causas por las cuales no trabaja. El método moderno es simular el diseño en un computador utilizando un programa **CAD** (*computer aided design*: diseño asistido por computador).

Existen en el mercado muchos programas CAD orientados al diseño y a la simulación de circuitos digitales por computador. Uno de los más recientes es el SUSIE (Standard Universal Simulator for Improved Engineering). Otros programas CAD populares son el OrCAD, el SuperCAD y el Logicsim.

En la figura A se indican las características comunes a todo programa CAD. El usuario determina inicialmente lo que se va a analizar , el tipo de análisis requerido y la forma como desea que se presenten los resultados. Estos datos los recibe el computador a través de un teclado, un lápiz óptico (*light pen*) o cualquier otro medio de entrada.

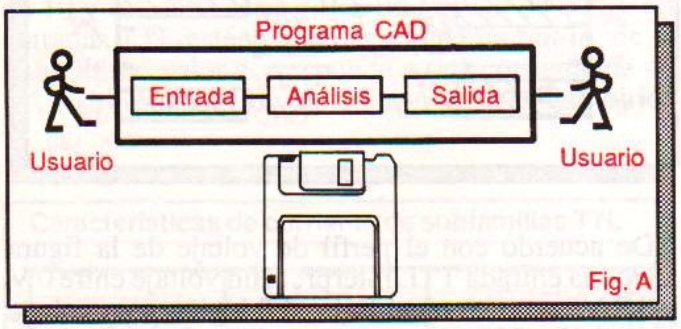


Fig. A

La información de entrada y los posteriores cambios y modificaciones son simultáneamente analizados y evaluados por el programa, el cual representa gráficamente en una pantalla, un *plotter* o cualquier otro medio de salida los resultados. Estos últimos son evaluados y analizados por el usuario para escoger la mejor solución a sus necesidades.

Aunque los programas CAD utilizan *software* (instrucciones) para analizar y verificar un diseño, los resultados son los mismos que se obtendrían si se ensamblara el circuito y se emplearan instrumentos para su prueba y depuración. Los métodos CAD se utilizan extensamente en la industria electrónica y otras áreas productivas.

La mayoría de programas CAD modernos utilizan modelos matemáticos almacenados en *librerías* para simular la operación de circuitos integrados digitales. El programa SUSIE, por ejemplo, simula cerca de 6000 dispositivos TTL, CMOS y ECL. El usuario puede modelar *chips* no incluidos en el paquete original utilizando un programa *compilador*.

El proceso de verificación de un diseño por CAD se realiza en tres (3) etapas: definición del circuito, especificación de las señales de entrada y simulación del mismo. Los resultados de salida requeridos pueden ser, por ejemplo, tablas de verdad, diagramas de temporización, esquemas lógicos, etc.

La definición del circuito se establece a través de un *listado* en lenguaje de computador que relaciona todos los componentes del circuito y las conexiones entre ellos. El listado especifica también el tipo de señales de entrada y la forma como se desea que se representen los resultados de salida.

El usuario entra el listado al computador a través del teclado u otro medio y el programa lo lee, trayendo los componentes especificados de sus librerías y *armando* el circuito en una memoria RAM. A continuación simula su operación, representando los resultados de salida en la pantalla del computador, una impresora u otro medio.

El usuario evalúa estos resultados y realiza las modificaciones pertinentes hasta llegar a la mejor solución a los requisitos originales.

Los programas CAD modernos pueden llevar a cabo análisis de circuitos con miles de componentes en un tiempo muy corto y brindan facilidades que permiten que la imaginación del diseñador trabaje libremente, sin restricciones. Las siguientes son algunas de las características avanzadas de paquetes CAD como el SUSIE y otros:

- Se pueden fijar los tiempos de propagación de los *chips* para evaluar la operación del circuito en el peor de los casos. Usted puede también cambiar el diseño de una tecnología a otra (por ejemplo de LS a ALS) e incluir en la simulación los efectos de la temperatura y otros factores externos.

- Se pueden simular fallas y visualizar *glitches*, problemas de sincronismo, entradas flotantes, etc. El programa entrega mensajes de error cuando se violan ciertas convenciones o se presentan condiciones de cortocircuito (por ejemplo, cuando dos salidas pretenden utilizar una misma línea *tri-state*).

Interfaces lógicas y reales

- *Introducción*
- *INTERFACES ENTRE FAMILIAS LOGICAS*
- *Características de entrada y salida TTL y CMOS*
- *Interfaces de TTL a CMOS y de CMOS a TTL*
- *INTERFACE DE ENTRADAS Y SALIDAS TTL Y CMOS CON DISPOSITIVOS EXTERNOS*
- *Interfaces con interruptores electromecánicos*
- *Interfaces con diodos emisores de luz (LED)*
- *Interfaces con lámparas incandescentes*
- *Interfaces con zumbadores piezoeléctricos*
- *Interfaces con relés*
- *Interfaces con optoacopladores*

Introducción

El término *interface* se utiliza en electrónica digital para referirse a la interconexión eficiente de dos dispositivos, circuitos o sistemas que no son compatibles y tienen características eléctricas diferentes. Sin interfaces, la electrónica digital sería una disciplina puramente académica y sin utilidad práctica.

Las interfaces *lógicas* y *reales* que estudiaremos en esta lección permiten que dispositivos de diferentes familias o subfamilias puedan comunicarse entre sí y con dispositivos del mundo real. En las lecciones 36 y 37 estudiaremos las interfaces *análogas,* las cuales posibilitan el procesamiento digital de señales análogas.

Conoceremos las reglas que deben seguirse y las técnicas que deben utilizarse cuando se interfazan circuitos integrados TTL y CMOS entre sí y a dispositivos externos. Aprenderemos a utilizar interruptores, LED, relés, zumbadores, optoacopladores y otros componentes en aplicaciones digitales.

INTERFACES ENTRE FAMILIAS LOGICAS

Existen situaciones donde se hace necesario interconectar dispositivos pertenecientes a diferentes familias lógicas con el fin de aprovechar las ventajas que cada tecnología ofrece. Para que esta interconexión sea eficiente, deben conocerse las características de entrada y de salida de las familias lógicas comprometidas.

Cada familia lógica interpreta de manera diferente un nivel **alto** o **bajo** de voltaje y tiene sus propios requisitos de corriente de entrada y de salida. Por esta razón, dos familias lógicas no se pueden conectar directamente: necesitan de una interface que las comunique y acople sus características de voltaje y corriente.

En las secciones siguientes nos referiremos exclusivamente a la forma de interconectar dispositivos TTL y CMOS. Como veremos, algunos esquemas de interface sólo requieren de resistencias, otros utilizan transistores o ciertos *chips* especializados y algunos no requieren de componentes extras.

Características de entrada y salida de TTL

En la figura 133 se resumen las características o *perfiles* de voltaje de la familia TTL estándar (serie 74). Observe que los niveles **alto** y **bajo** se definen de manera diferente para la entrada y para la salida. Estas definiciones son válidas para las demás subfamilias TTL estudiadas en la lección 2 (74L, 74H, 74S, 74LS, 74ALS y 74AS).

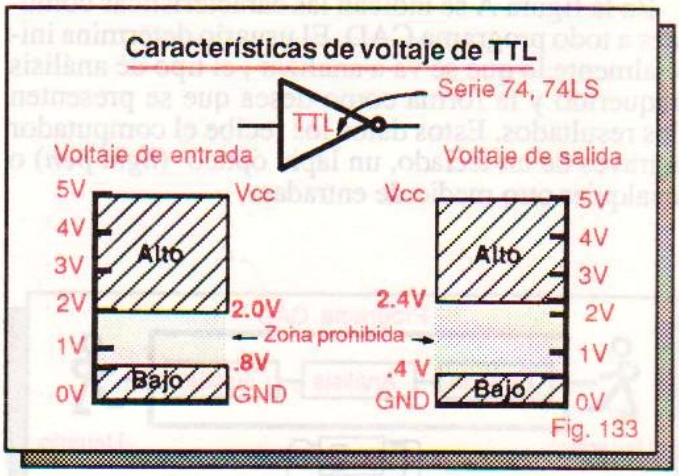


Fig. 133

De acuerdo con el perfil de voltaje de la figura 133, una entrada TTL interpreta un voltaje entre 0 V y 0.8 V como un nivel **bajo** ó **0** lógico y un voltaje entre 2 V y 5 V como un nivel **alto** ó **1** lógico. Cualquier voltaje de entrada entre 0.8 V y 2 V es inválido y debe evitarse, porque el estado de salida resultante es impredecible.

Del mismo modo, un nivel **bajo** en una salida TTL corresponde a un voltaje entre 0 V y 0.4 V y un nivel **alto** a un voltaje entre 2.4 V y 5 V. Típicamente, los circuitos integrados TTL entregan un nivel **alto** de 3.5 V y un nivel **bajo** de 0.1 V.

Cualquier voltaje de salida entre 0.4 V y 2.4 V es inválido. Si un circuito integrado TTL entrega voltajes de salida en este rango debe descartarse, porque puede provocar un funcionamiento erróneo del proyecto o sistema en el que está incorporado.

En la figura 134 se resumen las características máximas de corriente de la familia TTL estándar. Una salida TTL es capaz de impulsar hasta 16 mA en el estado **bajo** y 400 µA en el estado **alto**. Del mismo modo, una entrada TTL exige hasta 40 µA en el estado **alto** y 1.6 mA en el estado **bajo**.

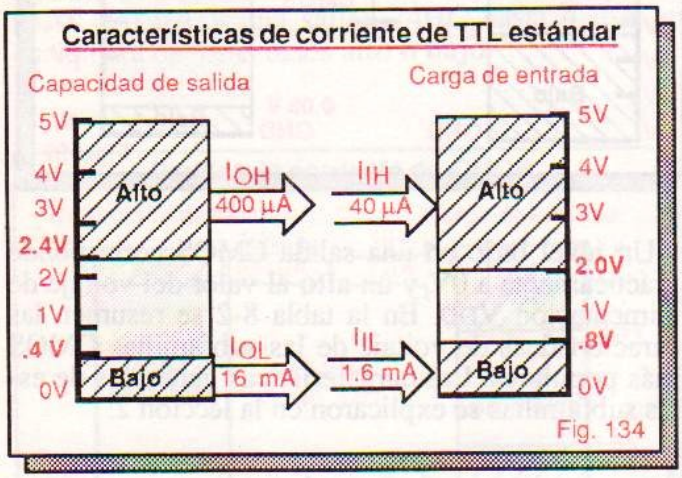


Fig. 134

Lo anterior implica que una salida TTL estándar puede manejar hasta 10 entradas del mismo tipo. El número de entradas que puede manejar una salida dentro de una misma subfamilia se denomina comúnmente *fan-out* y el efecto de carga que presenta una entrada se denomina *fan-in*.

Los dispositivos de la serie 74 tienen un *fan-out* de 10 y los de la serie 74LS un *fan-out* de 20. A las entradas TTL estándar se les asigna un *fan-in* de 1. Este último valor corresponde a una corriente de 40 µA en el estado **alto** y de 1.6 mA en el estado **bajo**.

Características de corriente de subfamilias TTL

SUBFAMILIA TTL	SALIDA		ENTRADA	
	I_{OH}	I_{OL}	I_{IH}	I_{IL}
74	400 µA	16 mA	40 µA	1.6 mA
74L	400 µA	4 mA	20 µA	180 µA
74S	1 mA	20 mA	50 µA	2 mA
74LS	400 µA	8 mA	20 µA	400 µA
74ALS	400 µA	8 mA	20 µA	100 µA
74H	500 µA	20 mA	50 µA	2 mA

µA = microamperios ; mA = miliamperios

I_{OH}: Máxima corriente de salida en ALTO.
I_{OL} : Máxima corriente de salida en BAJO.
I_{IH} : Máxima corriente de entrada en ALTO.
I_{IL} : Máxima corriente de entrada en BAJO.

Tabla 8-1

En la tabla 8-1 se resumen las características de corriente de las subfamilias TTL comunes. Estas especificaciones varían ligeramente de un fabricante a otro y no se aplican a los *buffers*.

Para ilustrar el uso de la tabla 8-1, consideremos el problema de interface que se muestra en la figura 135. En este caso, la salida de una compuerta NAND 74LS00 debe manejar las entradas de los 6 inversores de un circuito integrado 7404. Se indican los perfiles de corriente y voltaje del circuito impulsor (74LS00) y del circuito de carga (7404).

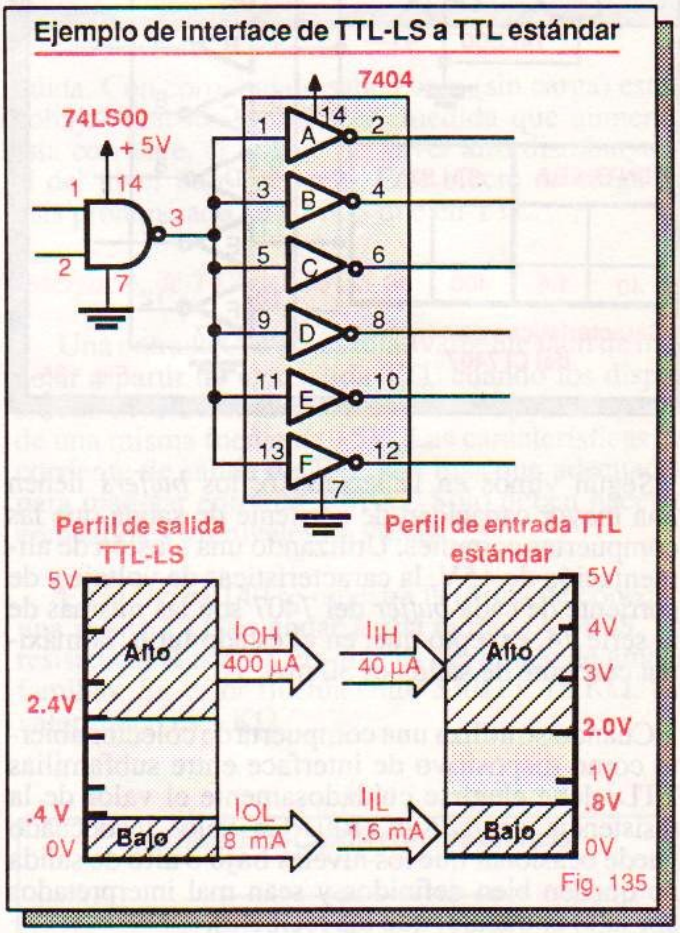


Fig. 135

De acuerdo con la tabla 8-1, en el estado **alto** la salida del 74LS00 puede manejar hasta 10 inversores 7404, porque la máxima corriente de salida es 400 µA (I_{OH}) y la máxima corriente de entrada es 40 µA (I_{IH}). En consecuencia, I_{OH}/I_{IH} = 400/40 = 10. Los seis inversores exigirían 6x40µA = 240 µA, que es un valor por debajo de 400 µA.

En el estado **bajo**, la salida del 74LS00 puede manejar hasta 5 inversores, porque la máxima corriente de salida es 8 mA (I_{OL}) y la máxima corriente por entrada es 1.6 mA (I_{IL}).

En consecuencia, I_{OL}/I_{IL} = 8/1.6 = 5. Los 6 inversores exigirían 6x1.6 mA = 9.6 mA.

Este valor (9.6 mA) sobrepasa la capacidad de corriente de salida de la compuerta 74LS00 (8 mA). Como resultado, la interface de la figura 135 no es eficiente. Este inconveniente se puede solucionar, entre otras formas, instalando un *buffer* de colector abierto entre la salida del 74LS00 y las entradas del 7404 como se muestra en la figura 136.

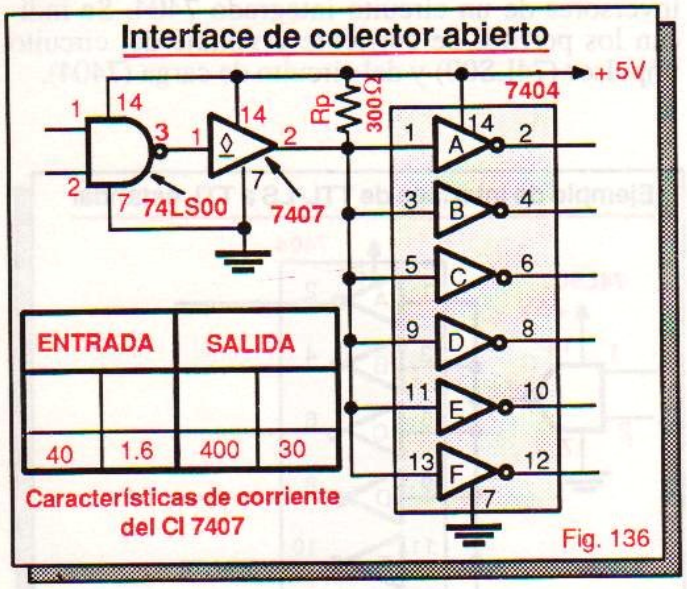


Fig. 136

Según vimos en la lección 6, los *buffers* tienen una mayor capacidad de corriente de salida que las compuertas comunes. Utilizando una tensión de alimentación de +5V, la características de voltaje y de corriente de cada *buffer* del 7407 son las mismas de la serie 74, excepto que, en el estado **bajo**, la máxima corriente de salida es 30 mA.

Cuando se utiliza una compuerta de colector abierto como dispositivo de interface entre subfamilias TTL, debe elegirse cuidadosamente el valor de la resistencia de *pull-up* (RP). Un valor inadecuado puede ocasionar que los niveles **bajo** o **alto** de salida no queden bien definidos y sean mal interpretados por la(s) entrada(s) que los recibe(n).

Características de entrada y salida de CMOS

En la figura 137 se resumen las características de voltaje de las familias CMOS 40B y 74C. Observe nuevamente que los niveles **alto** y **bajo** se definen de manera diferente para la entrada y para la salida. Se supone un voltaje de alimentación de +9V.

Una entrada CMOS interpreta un voltaje entre 0V y el 30% de VDD como un nivel **bajo** ó **0** lógico y un voltaje entre el 70% de VDD y VDD como un nivel **alto** ó **1** lógico. En nuestro caso, un nivel **bajo** es cualquier voltaje entre 0V y 2.7V y un nivel **alto** cualquier voltaje entre 6.3V y 9V.

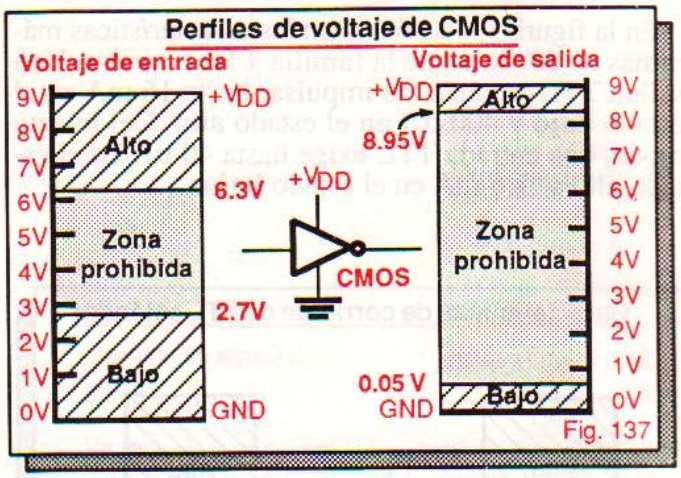


Fig. 137

Un nivel **bajo** en una salida CMOS corresponde prácticamente a 0V y un **alto** al valor del voltaje de alimentación VDD. En la tabla 8-2 se resumen las características de voltaje de las subfamilias CMOS más populares. Las características generales de estas subfamilias se explicaron en la lección 2.

Características de voltaje de subfamilias CMOS

SUBFAMILIA CMOS	V_{DD}*	ENTRADA*		SALIDA*	
		V_{IH}	V_{IL}	V_{OH}	V_{OL}
40B, 74C	10	7.0	3.0	9.95	0.05
74HC	5	3.5	1.0	4.9	0.1
74HCT	5	2.0	0.8	4.3	0.3

V_{IH} = Mínimo voltaje de entrada del estado ALTO.
V_{IL} = Máximo voltaje de entrada del estado BAJO.
V_{OH} = Mínimo voltaje de salida del estado ALTO.
V_{OL} = Máximo voltaje de salida del estado BAJO.
V_{DD} = Voltaje de alimentación

(*): Valores en voltios (V)

Tabla 8-2

Los dispositivos de la serie 74HC operan con tensiones de alimentación de 2V a 6V. Los rangos de voltaje correspondientes a los niveles **alto** y **bajo** se definen en forma similar a las series 40 y 74C.

Los dispositivos de la serie 74HCT operan a partir de una fuente de alimentación de +5V. Observe que los niveles **alto** y **bajo** de entrada de esta subfamilia se definen de la misma manera que para TTL, y los niveles **alto** y **bajo** de salida son similares a los de los demás dispositivos CMOS.

La aplicación más importante de los dispositivos de la serie 74HCT es proporcionar interface directa

entre salidas TTL y entradas CMOS. Tienen el mismo perfil de entrada de TTL y el mismo perfil de salida de CMOS.

En la figura 138 se resumen las características máximas de corriente de las familias CMOS 40B ó 74C (estándares) y 74HC (CMOS de alta velocidad). Una salida 40 ó 74C es capaz de impulsar hasta 400 µA y una salida 74HC hasta 4 mA en cualquiera de los estados **alto** o **bajo**.

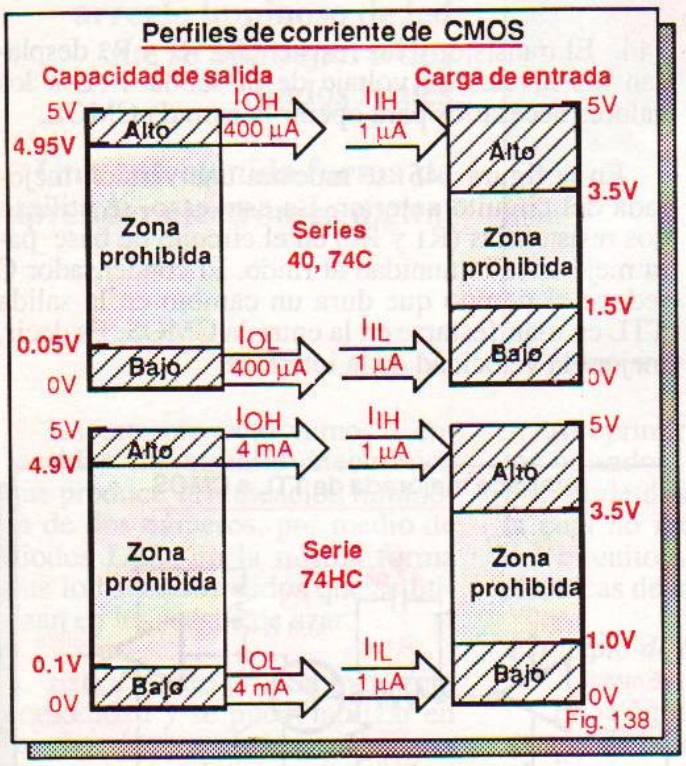


Fig. 138

Para voltajes entre 0V y +VDD, la corriente exigida por una entrada CMOS, estándar o de alta velocidad, es extremadamente pequeña: ¡10^{-5} µA! Para efectos prácticos, se supone que esta corriente es igual a 1 µA.

Como consecuencia de lo anterior, una salida CMOS estándar o HC puede manejar un número indefinido de entradas del mismo tipo. En la práctica se considera que el *fan-out* de las series 40 y 74C es 400 y el de las serie 74HC es 4000.

En la figura 139 se resumen, en forma gráfica, las características de salida de las familias TTL y CMOS. En el estado **alto**, una salida TTL o CMOS suministra corriente (modo *source*) y en el estado **bajo** la absorbe (modo *sink*). Por cuestiones de compatibilidad, una entrada TTL o CMOS se comporta en forma contraria.

Observe que los voltajes de salida de los niveles **alto** y **bajo** dependen del valor de la corriente de

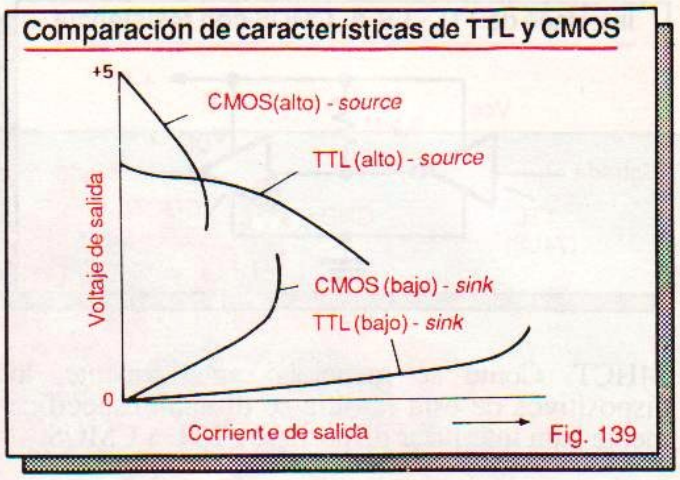


Fig. 139

salida. Con corriente de salida cero (sin carga) estos voltajes son los óptimos. A medida que aumenta esta corriente, el voltaje del nivel **alto** disminuye y el del nivel **bajo** aumenta. Este efecto de carga es más pronunciado en CMOS que en TTL.

Interfaces de TTL a CMOS

Una entrada CMOS es relativamente fácil de manejar a partir de una salida TTL cuando los dispositivos involucrados en la interface operan a partir de una misma fuente de +5V. Las características de corriente de salida de TTL son más que adecuadas para manejar entradas CMOS. Sólo deben hacerse compatibles los niveles de voltaje.

En la figura 140 se muestra la forma de conectar una salida TTL estándar a una entrada CMOS. La resistencia **R** acopla los niveles de voltaje de ambas familias. Su valor fluctúa entre 330Ω y 15 KΩ. Un valor típico es 1 KΩ.

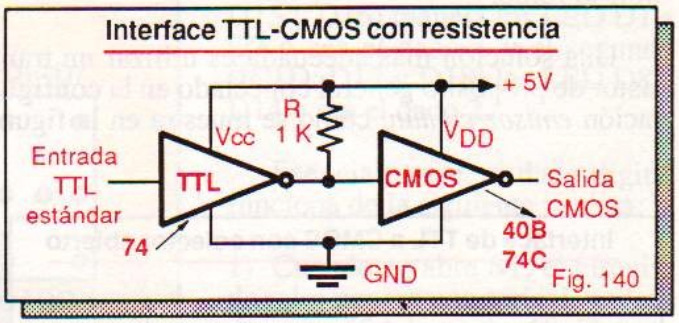
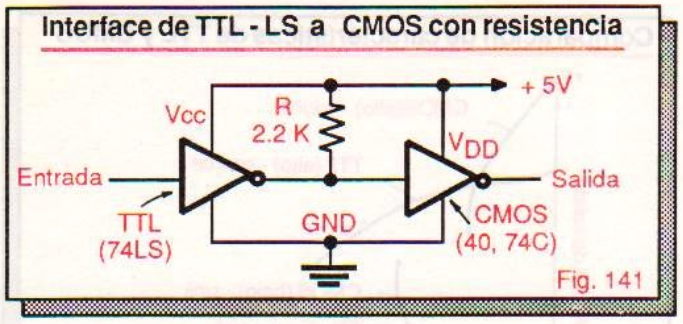


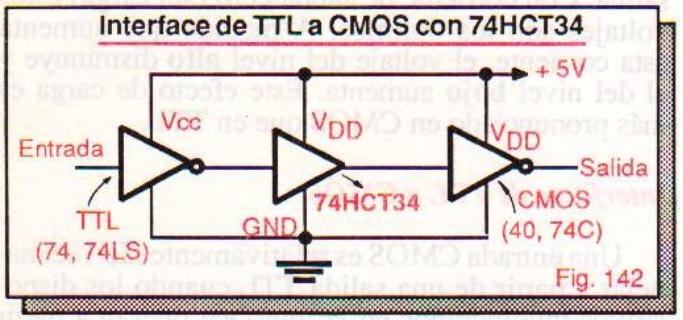
Fig. 140

En la figura 141 se muestra la forma de conectar una salida TTL-LS a una entrada CMOS. La resistencia **R** acopla los niveles de voltaje de ambas familias. Su valor fluctúa entre 1.2 KΩ y 15KΩ. Un valor típico es 2.2 KΩ.

En la figura 142 se muestra la forma de conectar una salida TTL estándar o LS a una entrada CMOS, utilizando una compuerta de alta velocidad



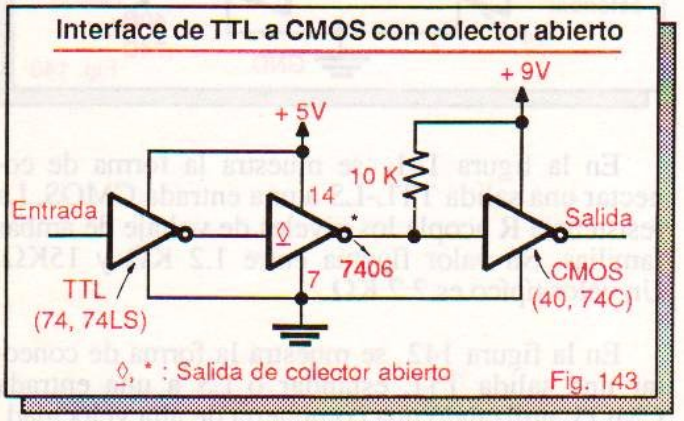
74HCT. Como se mencionó anteriormente, los dispositivos de esta familia se diseñan específicamente para interfazar dispositivos TTL a CMOS.

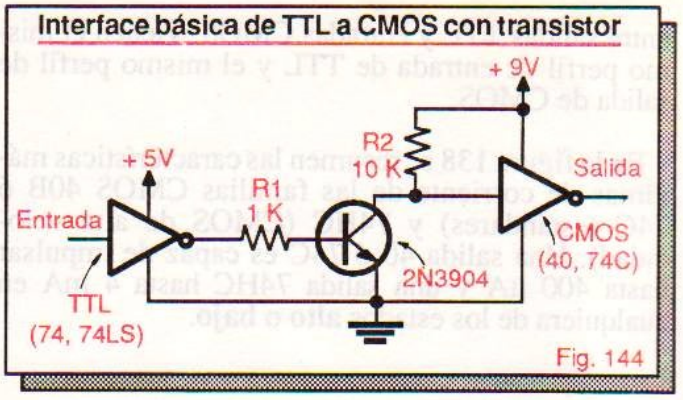


Cuando el dispositivo CMOS opera a un voltaje de alimentación diferente de +5V, la interface entre una salida TTL y una entrada CMOS es más complicada, pero existen varias formas de lograrlo.

Una técnica muy simple consiste en utilizar una salida TTL de colector abierto de alto voltaje conectada a la entrada CMOS a través de una resistencia de *pull-up,* como se muestra en la figura 143. Aunque este método es apropiado para muchas aplicaciones, presenta el inconveniente de ser muy susceptible al ruido.

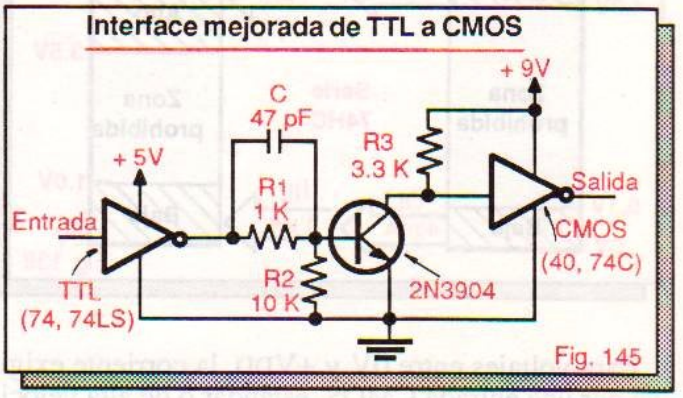
Una solución más adecuada es utilizar un transistor de propósito general conectado en la configuración *emisor común,* como se muestra en la figura



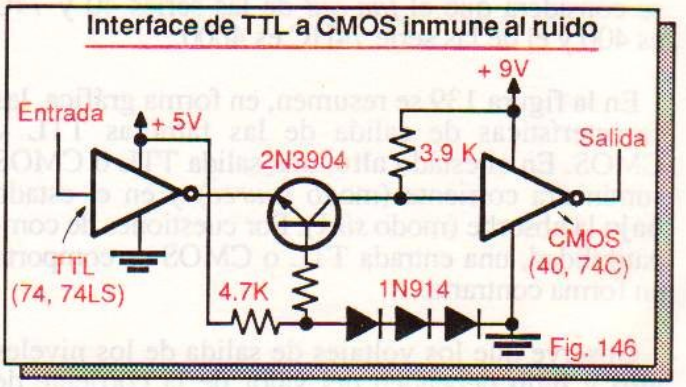


144. El transistor y las resistencias R1 y R2 desplazan los niveles de voltaje de la salida TTL a los valores necesarios para operar la entrada CMOS.

En la figura 145 se muestra una versión mejorada del circuito anterior. En este caso, se utilizan dos resistencias (R1 y R2) en el circuito de base para mejorar la inmunidad al ruido. El condensador C reduce el tiempo que dura un cambio en la salida TTL en manifestarse en la entrada CMOS. Es decir, mejora la velocidad de la interface.



Otra solución consiste en utilizar un transistor de propósito general conectado en la configuración *base común* como se muestra en la figura 146. La ventaja de este montaje es su alta inmunidad al ruido.



Interfaces de CMOS A TTL

Una salida CMOS puede manejar directamente una entrada 74LS ó 74L cuando ambos dispositivos operan a partir de una misma fuente de +5V. Esta situación se ilustra en la figura 147. En el estado **bajo**, una entrada LS puede retornar hasta 400 µA. Este es precisamente el valor máximo de corriente que puede drenar una salida CMOS en ese estado.

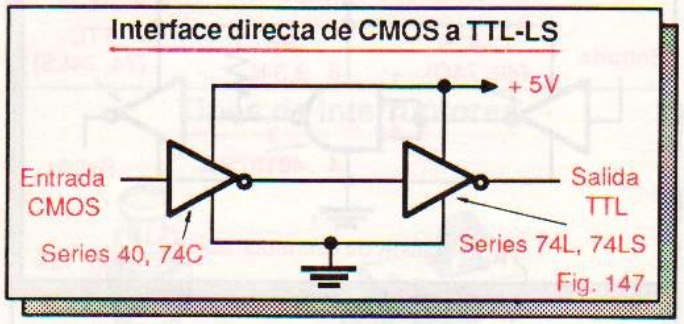


Fig. 147

En general, una salida CMOS no puede manejar directamente una entrada TTL estándar debido a su limitada capacidad de corriente. Las únicas excepciones son los circuitos integrados 4001 y 4002 (ver páginas 47 y 49). En la figura 148 se muestra una interface de este tipo.

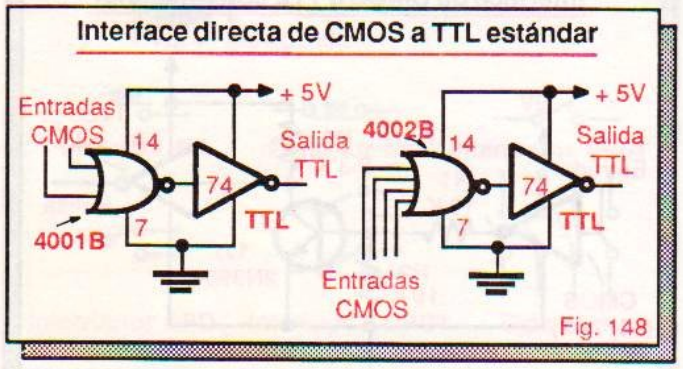


Fig. 148

En la figura 149 se muestra una forma sencilla de conectar una salida CMOS a una entrada TTL LS. El diodo D bloquea el voltaje procedente de la salida CMOS cuando esta última está en el estado **alto**. La resistencia R hace **alta** la entrada TTL cuando el diodo queda inversamente polarizado. Se utiliza un diodo de germanio para mejorar la inmunidad al ruido.

Para manejar entradas TTL estándar, una buena solución consiste en utilizar un *buffer*. En la figura 150 se muestra la forma de conectar una entrada TTL estándar a una salida CMOS mediante un *buffer* CMOS 4049 ó 4050 (ver página 65). Estos dispositivos manejan normalmente hasta dos entradas de la serie 74.

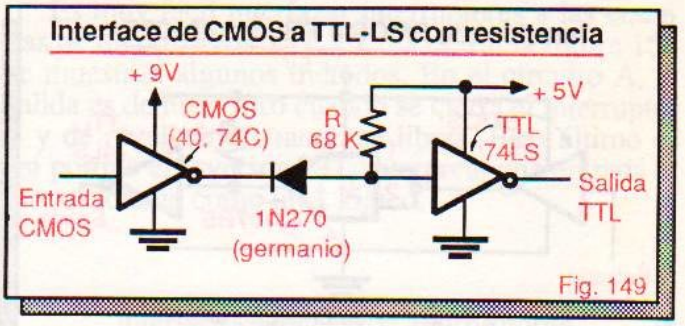


Fig. 149

En algunos casos, dependiendo del fabricante, es posible que los *buffers* 4049 y 4050 impulsen hasta tres entradas 74 y cuatro o más entradas 74L ó 74LS.

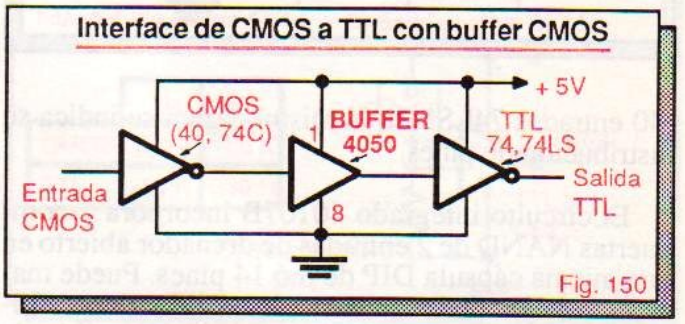


Fig. 150

En la tabla 8-3 se relacionan los *fan-out* mínimo y típico de los *buffers* CD4049A y CD4050A de RCA referidos a las subfamilias TTL más comunes.

Fan-out de los buffers CD4049A y CD4050A

	Series TTL				
FAN-OUT	74	74H	74L	74LS	74S
Mínimo	1	1	14	7	1
Típico	3	2	28	14	2

Tabla 8-3

De acuerdo con la tabla 8-3, un *buffer* 4049A ó 4050A de RCA puede manejar, típicamente, tres entradas TTL de la serie 74 ó 14 de la serie 74LS. En el peor de los casos, cada uno de estos dispositivos puede impulsar una entrada TTL de la serie 74 ó siete de la serie 74LS. En la práctica, es más seguro trabajar con el *fan-out* mínimo.

En la figura 151 se muestra la forma de conectar una salida CMOS a una entrada TTL mediante un *buffer* de *drenador abierto* (el homólogo CMOS del *buffer* de colector abierto) 40107. Este dispositivo es capaz de impulsar hasta 10 entradas 74 ó

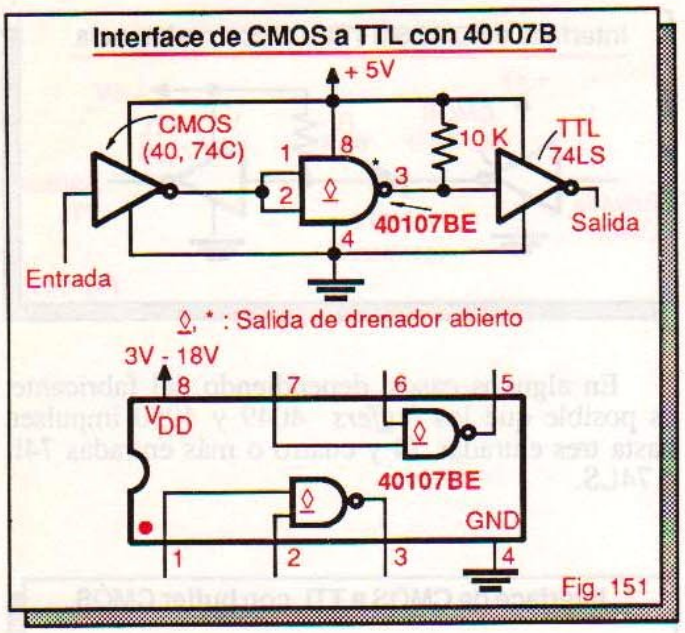


Fig. 151

¡40 entradas 74LS! En la misma figura se indica su distribución de pines.

El circuito integrado 40107B incorpora 2 compuertas NAND de 2 entradas de drenador abierto en una misma cápsula DIP de 8 ó 14 pines. Puede manejar voltajes de carga hasta de +20V y tiene, típicamente, una capacidad de corriente de salida de 136 mA. Trabaja con tensiones de alimentación desde +3V hasta +18V.

Cuando los dispositivos involucrados en la interface operan a diferentes voltajes de alimentación, su interconexión es más elaborada, pero existen buenos métodos para posibilitarla.

Una forma muy sencilla de conectar una salida CMOS a una entrada TTL consiste en utilizar un *buffer* CMOS 4049 ó 4050, como se muestra en la figura 152 . Las entradas de estos dispositivos aceptan voltajes superiores al de alimentación. En este caso, el 4049 recibe voltajes de entrada entre 0V y 9V y suministra voltajes de salida entre 0V y 5V.

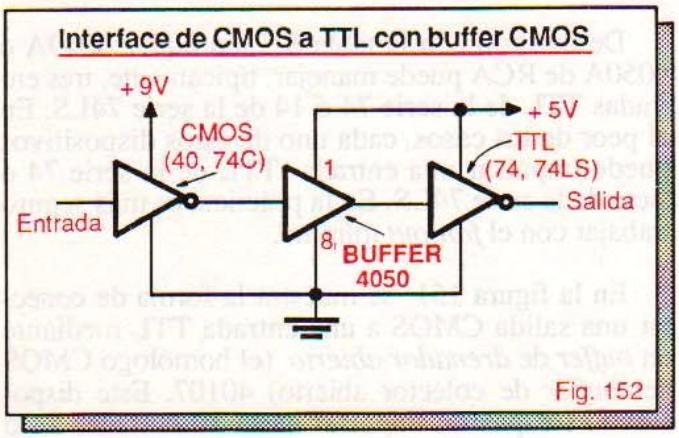


Fig. 152

Otro método consiste en utilizar un *buffer* de drenador abierto 40107 con resistencia de *pull-up*, como se muestra en la figura 153 . El *buffer* opera a partir de la fuente de alimentación del dispositivo CMOS. La resistencia de pull-up se conecta a la fuente del dispositivo TTL.

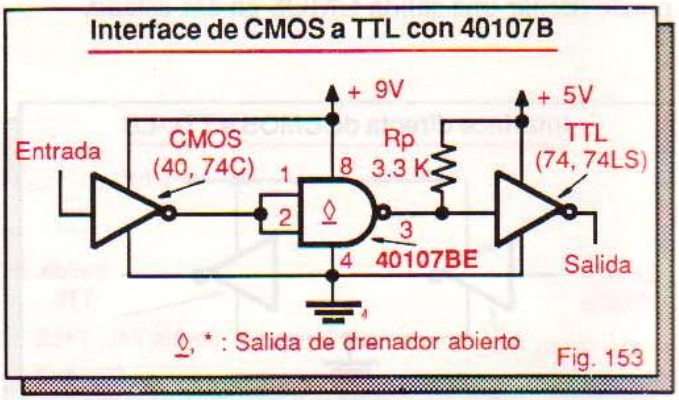


Fig. 153

Un tercer método es emplear un transistor NPN de propósito general como se muestra en la figura 154 . Este transistor, en asocio con sus resistencias de polarización (R1, R2 y R3), convierte niveles lógicos CMOS en niveles lógicos TTL.

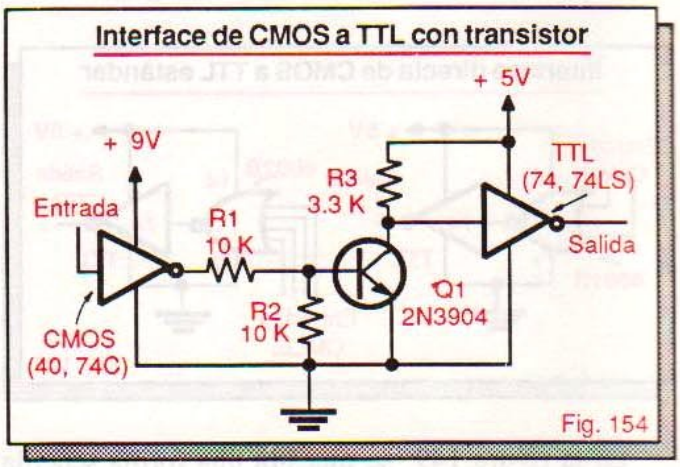


Fig. 154

INTERFACES DE ENTRADAS Y SALIDAS TTL Y CMOS CON DISPOSITIVOS EXTERNOS

Una de las necesidades más frecuentes en electrónica digital es recibir información de entrada procedente de interruptores, teclados, fotoceldas, etc. o controlar dispositivos como LED, zumbadores, lámparas, relés, motores y otras cargas que operan a partir de fuentes AC o DC de alto voltaje y consumen altas corrientes.

En las secciones que siguen conoceremos las técnicas que se utilizan comúnmente para llevar a cabo la interconexión de entradas y salidas de dispo-

sitivos lógicos con estos y otros componentes del mundo real.

Interfaces con interruptores electromecánicos

Una forma muy común de entrar información en un sistema digital es utilizando interruptores. La función genérica de un interruptor es bloquear o permitir el paso de corriente entre dos puntos. Los interruptores vienen en una gran variedad de configuraciones y presentaciones. En la figura 155 se muestran algunas de ellas y sus símbolos.

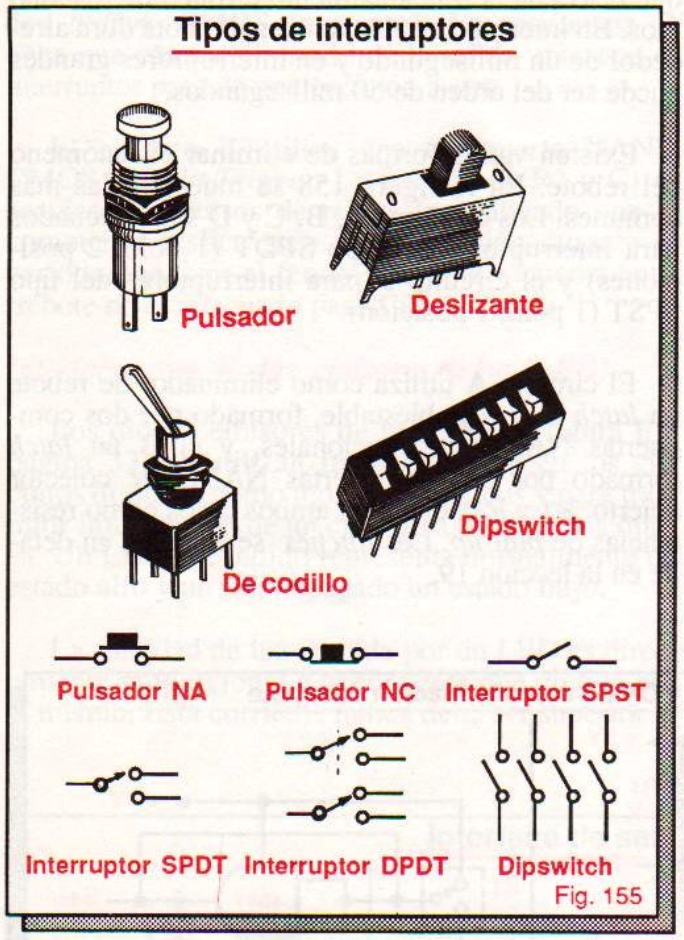


Fig. 155

Los pulsadores o interruptores *push-button* pueden ser normalmente abiertos o normalmente cerrados (NA o NC). Cambian de estado cuando se oprimen y retornan a su estado normal cuando se liberan. Los *dipswitches* son grupos de 4, 8, 10 ó más interruptores miniatura independientes. Se pueden montar directamente sobre un *protoboard*.

Los interruptores se identifican generalmente por el número de *polos* (P) y de *posiciones* o *tiros* (T). Los **polos** se refieren a la cantidad de circuitos separados que el interruptor puede abrir o cerrar al mismo tiempo y los **tiros** a la cantidad de posiciones que cada polo puede adoptar. Por ejemplo: SPDT significa 1 polo, 2 tiros (S=1, D=2).

Es muy fácil interfazar interruptores a las entradas de dispositivos TTL y CMOS. En la figura 156 se muestran algunos métodos. En el circuito A, la salida es de nivel **alto** cuando se cierra el interruptor S y de nivel **bajo** cuando se libera. Esto último es así porque el inversor TTL interpreta una entrada al aire o flotante como un **1** lógico.

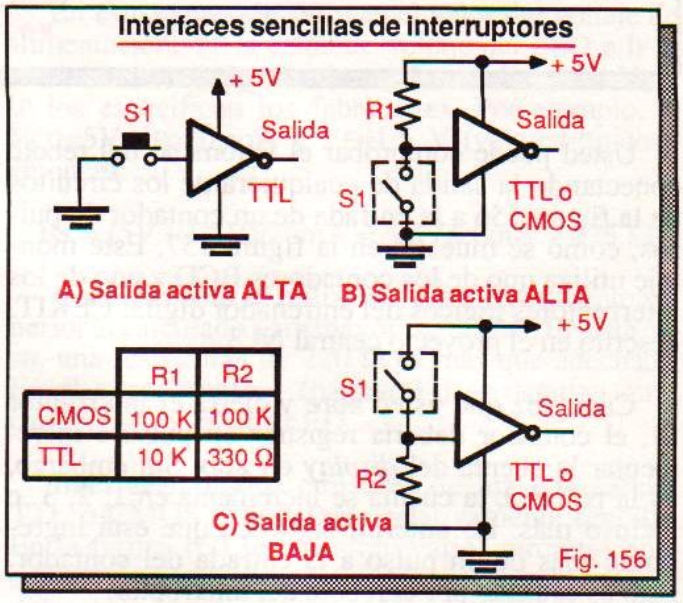


Fig. 156

El circuito B, derivado del anterior, utiliza una resistencia (R1) para asegurar que la entrada del inversor reciba un nivel **alto** estable cuando se abra el interruptor. En el circuito de la figura C, la salida del inversor es de nivel **bajo** cuando se cierra el interruptor y de nivel **alto** cuando se abre.

Las resistencias R1 y R2 tienen valores diferentes para TTL y para CMOS, siendo significativamente mayores en este último caso. La razón es muy sencilla: las entradas TTL manejan corrientes de entrada muy superiores a las de CMOS. La resistencia R2 se denomina comúnmente resistencia de *pull-down*.

El circuito C no es muy eficiente para TTL debido a que consume mucha corriente cuando se cierra el interruptor y es poco inmune al ruido. Además, no es conveniente conectar directamente una entrada TTL a +5V porque puede ser seriamente afectada en caso de una falla de la fuente o cuando se presenten picos inesperados de voltaje (*transientes*).

Los circuitos de la figura 156 resultan adecuados para algunas aplicaciones pero presentan un problema: son susceptibles al fenómeno de *rebote*. Debido a su construcción, los contactos de un interruptor rebotan varias veces antes de cerrarse en forma definitiva, provocando que la salida oscile (genere pulsos indeseables) antes de estabilizarse.

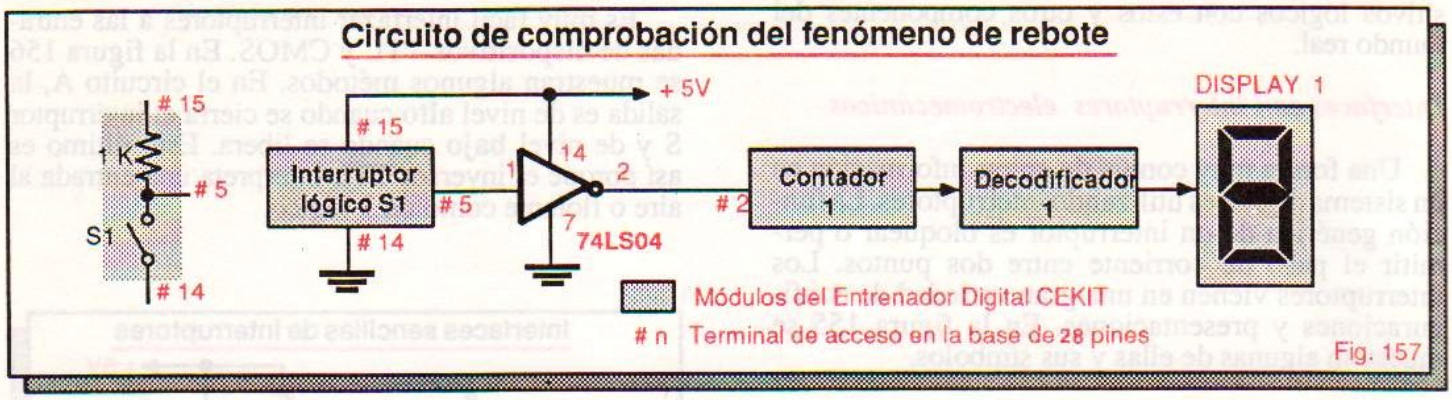


Fig. 157

Usted puede comprobar el fenómeno del rebote conectando la salida de cualquiera de los circuitos de la figura 156 a la entrada de un contador de pulsos, como se muestra en la figura 157. Este montaje utiliza uno de los contadores BCD y uno de los interruptores lógicos del entrenador digital CEKIT, descrito en el proyecto central Nº 3.

Cada vez que usted abre y cierra el interruptor S1, el contador debería registrar un pulso e incrementar la cuenta del *display* en uno. Sin embargo, en la práctica, la cuenta se incrementa en 1, 2, 3 e incluso más. Lo anterior significa que está ingresando más de un pulso a la entrada del contador. Esto es causado por el rebote del interruptor.

La presencia de rebotes es particularmente crítica en circuitos sensibles a pulsos y a cambios de estado como *flip-flops*, contadores, registros, etc., porque ocasiona el funcionamiento erróneo de los mismos. En interruptores pequeños, el rebote dura alrededor de un milisegundo y en interruptores grandes puede ser del orden de 50 milisegundos.

Existen varias formas de eliminar el fenómeno del rebote. En la figura 158 se muestran las más comunes. Los circuitos A, B, C y D son adecuados para interruptores del tipo SPDT (1 polo, 2 posiciones) y el circuito E para interruptores del tipo SPST (1 polo, 1 posición).

El circuito A utiliza como eliminador de rebote un *latch* o cerrojo biestable, formado por dos compuertas NAND convencionales, y el B un *latch* formado por dos compuertas NAND de colector abierto. R1 y R2 actúan en ambos casos como resistencias de *pull-up*. Los *latches* se estudian en detalle en la lección 19.

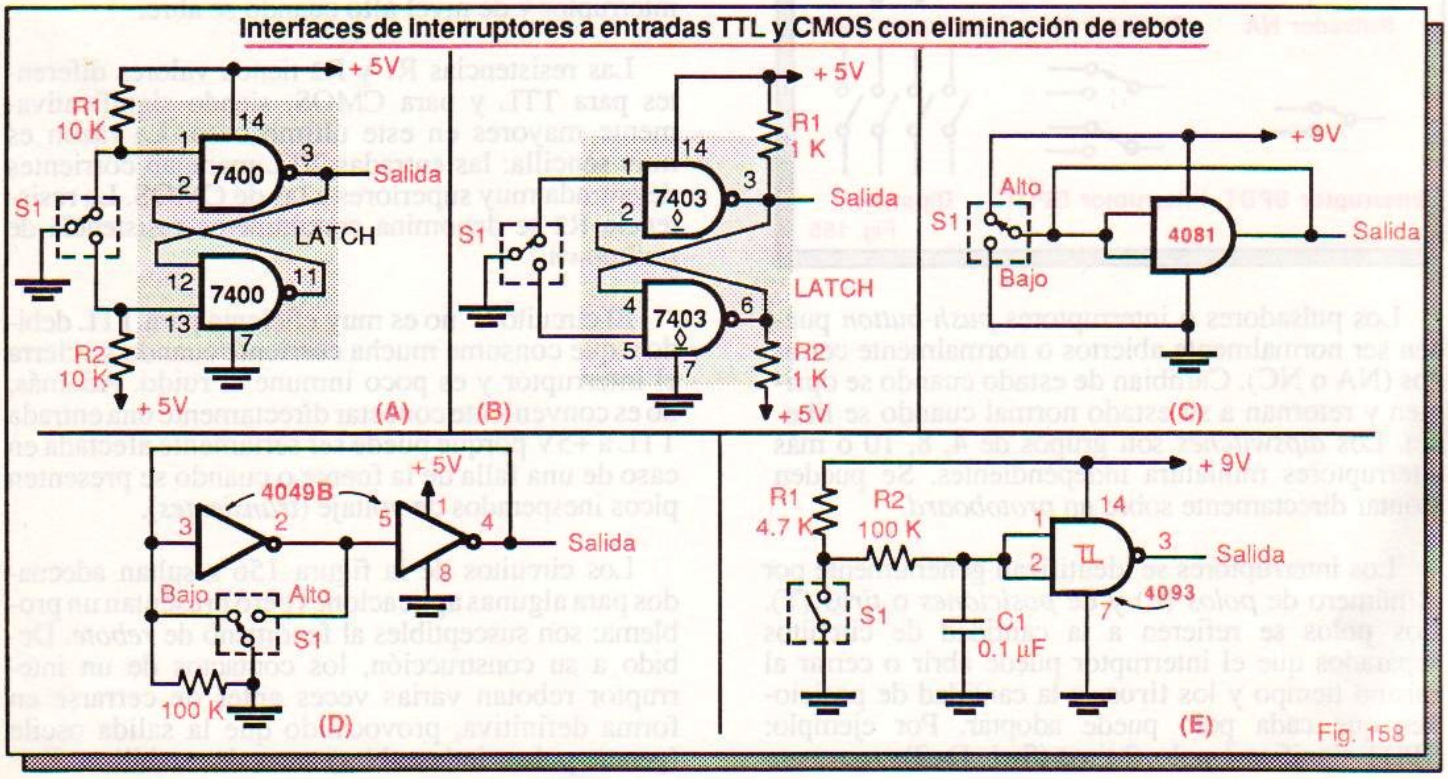
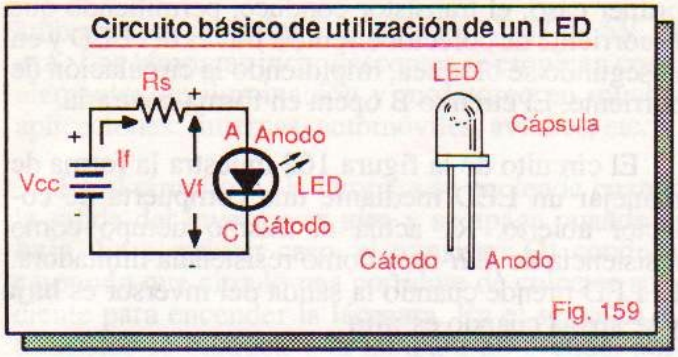


Fig. 158



El circuito C utiliza una compuerta AND CMOS conectada como *buffer* no inversor y el circuito D dos *buffers* CMOS inversores. La resistencia R evita que cambie el estado de la salida mientras el interruptor pasa de una posición a otra.

El circuito E utiliza una compuerta NAND CMOS *Schmitt-Trigger*. La función de R2 y C1 es suavizar los pulsos de rebote, permitiendo que la compuerta realice sólo una transición durante el período que dura el fenómeno. Este esquema antirrebote no es adecuado para TTL.

Interfaces con diodos emisores de luz (LED)

Los diodos emisores de luz o LED (figura E3, página 33) se utilizan frecuentemente en los circuitos digitales como monitores lógicos y para trasmitir información de un circuito a otro por vía óptica. Un LED encendido representa normalmente un estado **alto** y un LED apagado un estado **bajo**.

La cantidad de luz emitida por un LED es directamente proporcional a la corriente que circula por el mismo. Esta corriente nunca debe ser superior al valor máximo especificado por el fabricante. Para evitar que esto suceda, los LED deben protegerse mediante una resistencia limitadora de corriente conectada en serie, como se muestra en la figura 159.

El valor de esta resistencia (Rs) se puede calcular, en forma aproximada, mediante la fórmula:

$$R_S = (V_{CC} - V_F)/I_F$$

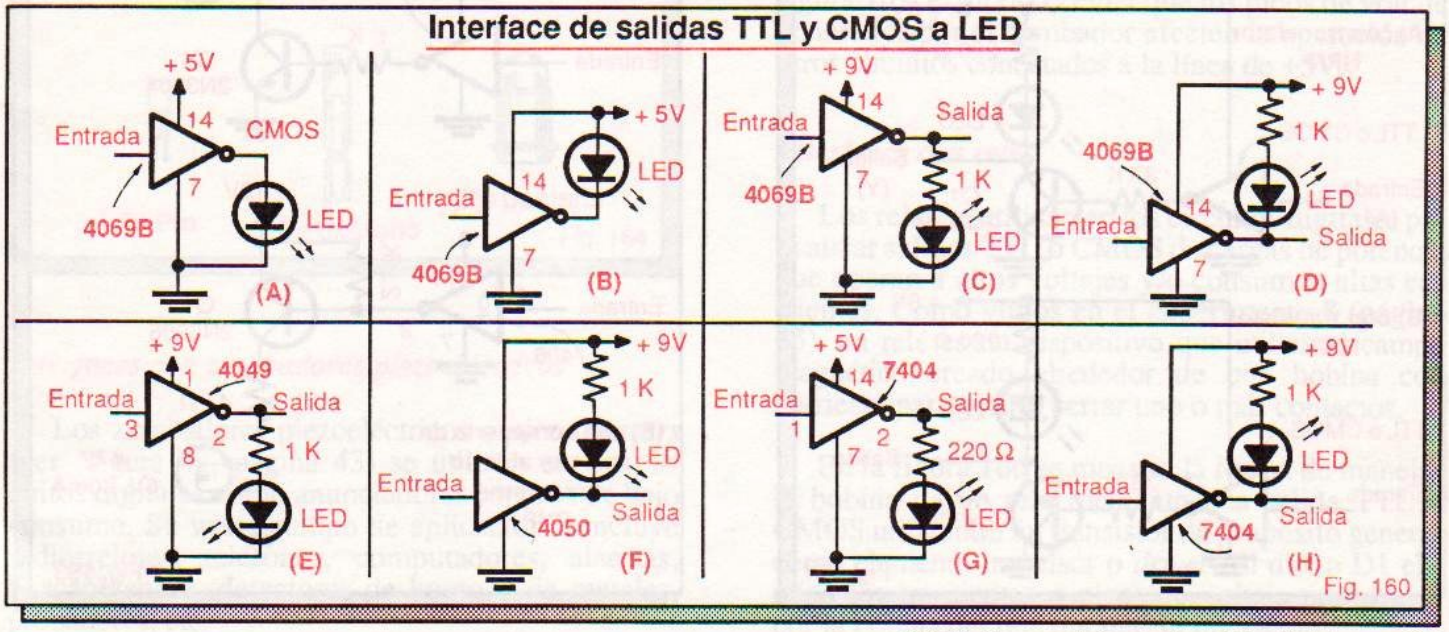
En esta expresión, V_{CC} es el valor del voltaje de alimentación, V_F la caída de voltaje del LED e I_F la corriente nominal del mismo. Los valores de V_F e I_F los especifican los fabricantes. Por ejemplo, si V_{CC}=5V, I_F=20 mA y V_F=1.5 V (valores típicos), entonces:

$$R_S = (5V - 1.5V)/20mA = 3.5V/20mA = \mathbf{175\ \Omega}$$

Generalmente se utiliza un valor ligeramente superior al calculado para mayor seguridad. En este caso, una resistencia de 220 Ω es más que adecuada. En el experimento 1 (página 33) se detallan otras características de los LED.

Interfazar diodos emisores de luz con salidas TTL o CMOS es una tarea relativamente sencilla. En la figura 160 se muestran varios circuitos adecuados para este propósito. En todos los casos, el valor de la resistencia limitadora del LED se calcula como acaba de explicarse.

En el circuito A, el LED prende cuando la salida del inversor es **alta** y se apaga cuando es **baja**. El circuito B opera en forma contraria. Observe que no se utilizan resistencias limitadoras en serie. Esto sólo se puede hacer con dispositivos CMOS que operen a 5V o menos.



Los circuitos C y D operan de manera similar a los circuitos A y B, respectivamente, pero utilizan resistencias limitadoras. Esto es necesario debido a que se emplea una fuente de alimentación de mayor voltaje (9V).

Los circuitos E y F utilizan, respectivamente, un *buffer* inversor CMOS 4049 operando en el modo *source*, y un *buffer* no inversor 4050 operando en el modo *sink*. En el circuito E, el LED se prende cuando la salida es **alta** y se **apaga** cuando es baja. El circuito F opera en forma contraria. En ambos casos se requieren resistencias limitadoras.

Los circuitos G y H ejemplifican la forma de manejar un LED mediante una compuerta TTL estándar. En el circuito G, el LED se prende cuando la salida es **alta** y se apaga cuando es **baja**. El circuito H opera en forma contraria.

Los circuitos de la figura 160 deben utilizarse como simples monitores lógicos. No se recomienda emplearlos para impulsar al mismo tiempo otras entradas porque en ellos las salidas trabajan a su máxima capacidad de corriente, con el fin de iluminar adecuadamente el LED.

Los circuitos de la figura 161 proveen simultáneamente monitoreo lógico y capacidad de manejo, utilizando transistores de propósito general como dispositivos de acople entre la salida TTL o CMOS y el LED. El circuito A utiliza un transistor NPN; el B, un transistor PNP.

En el circuito A, el LED prende cuando la salida del inversor es **alta** y se apaga cuando es **baja**. En el primer caso, el transistor conduce, permitiendo que la corriente de colector circule a través del LED y en el segundo se bloquea, impidiendo la circulación de corriente. El circuito B opera en forma contraria.

El circuito de la figura 162 muestra la forma de manejar un LED mediante una compuerta de colector abierto. R1 actúa al mismo tiempo como resistencia de *pull-up* y como resistencia limitadora. El LED prende cuando la salida del inversor es **baja** y se apaga cuando es **alta**.

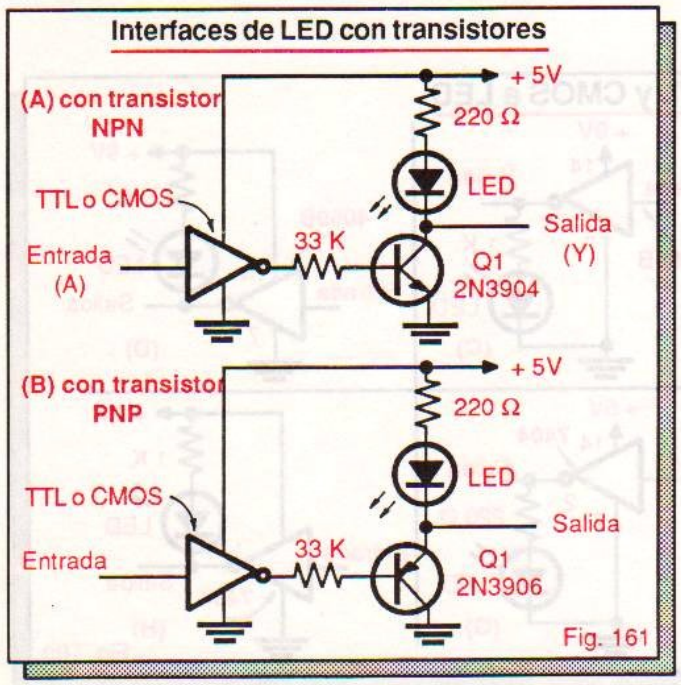


Fig. 161

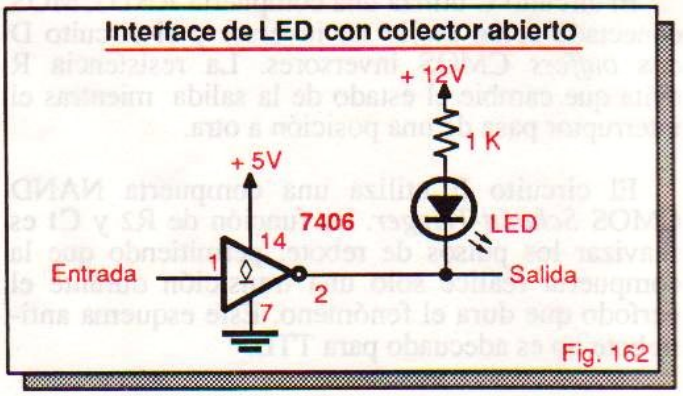


Fig. 162

Interfaces con lámparas incandescentes

En la figura 163 se muestran dos métodos muy comunes para manejar lámparas incandescentes de baja potencia mediante salidas TTL o CMOS. En

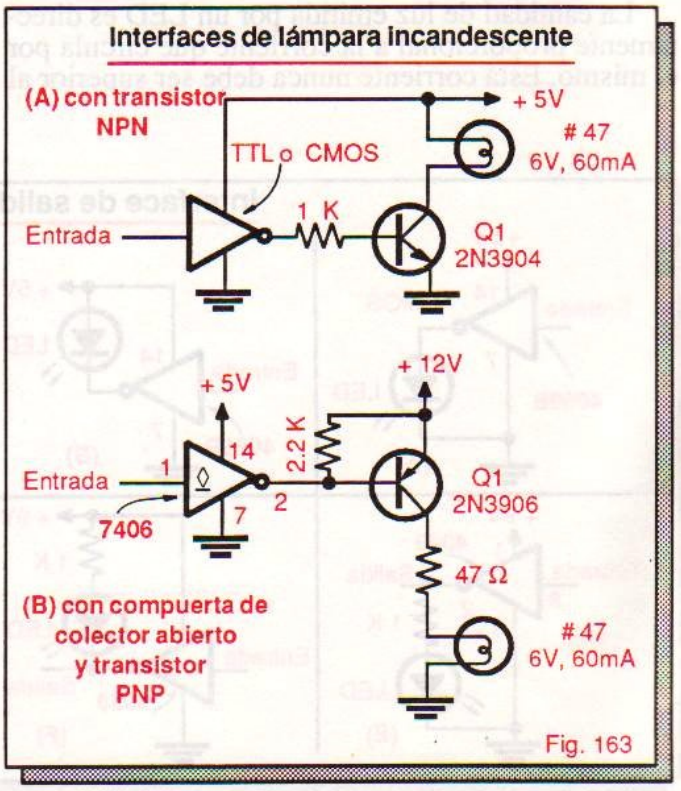


Fig. 163

ambos casos se utiliza una lámpara Nº 47 de 6V, 60 mA. Las lámparas incandescentes se emplean como elementos de iluminación y monitoreo en muchas aplicaciones: linternas, automóviles, aviones, etc.

En el circuito A, la lámpara se enciende cuando la salida del inversor es **alta** y se apaga cuando es **baja**. En el primer caso, el transistor Q1 conduce, causando que circule una corriente de colector suficiente para encender la lámpara. En el segundo, el transistor se bloquea y la lámpara no prende, porque no hay corriente de base.

El circuito B utiliza un inversor TTL de colector abierto. Cuando la salida es **baja**, la base de Q1 queda puesta a tierra y este transistor conduce. Por tanto, la lámpara enciende. Cuando la salida del inversor es **alta**, la resistencia de *pull-up* R1 conecta la base de Q1 a +12V y el transistor no conduce. Por esta razón, la lámpara no prende.

Las lámparas incandescentes vienen en una gran variedad de estilos y tamaños. En la figura 164 se muestran algunos modelos comunes. Además de sus características de voltaje y de corriente, otras especificaciones importantes de estos dispositivos son su intensidad luminosa y sus horas promedio de vida. Estos datos los suministran los fabricantes.

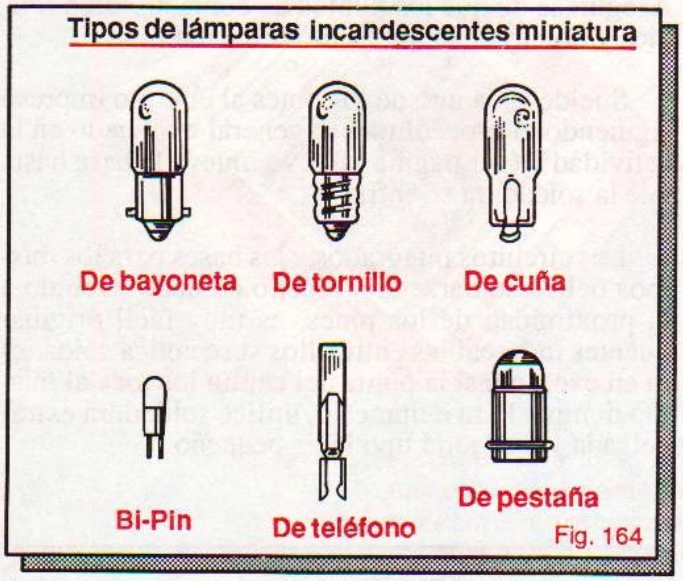


Fig. 164

Interfaces con zumbadores piezoeléctricos

Los zumbadores piezoeléctricos o *piezo-buzzers* (ver figura 49, página 43) se utilizan en los circuitos digitales como anunciadores sonoros de bajo consumo. Su vasto campo de aplicaciones incluye radiorrelojes, teléfonos, computadores, alarmas, buscapersonas, detectores de humo y de metales, probadores, etc.

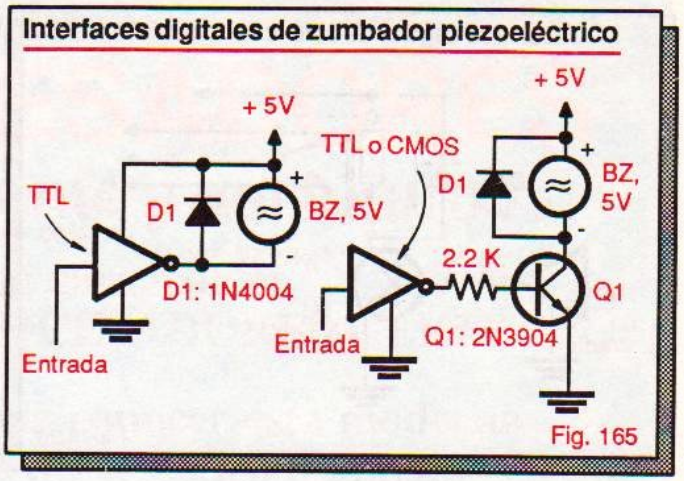


Fig. 165

En la figura 165 se indican dos métodos muy sencillos para manejar un zumbador piezoeléctrico a partir de salidas TTL o CMOS. Una compuerta TTL estándar puede manejar directamente un *buzzer* piezoeléctrico. Este dispositivo absorbe típicamente de 3 mA a 5 mA cuando suena. Una salida TTL puede impulsar hasta 16 mA de corriente

En el circuito A, una salida TTL estándar maneja directamente un zumbador piezoeléctrico de 5V. Cuando la salida del inversor es **baja** el *buzzer* suena y cuando es **alta**, se silencia.

. En el circuito B, una salida TTL o CMOS maneja el mismo *buzzer* anterior a través de un transistor NPN de propósito general. Cuando la salida del inversor es **alta**, el transistor conduce y el zumbador suena. Cuando la salida del inversor es **baja**, el transistor se bloquea y el zumbador se silencia.

Los zumbadores piezoeléctricos son dispositivos polarizados. Esta polaridad debe respetarse para que operen correctamente. En los circuitos de la figura 165, el diodo D evita que los picos de voltaje generados por el zumbador afecten la operación de otros circuitos conectados a la línea de +5V.

Interfaces con relés

Los relés se utilizan en los circuitos digitales para aislar salidas TTL o CMOS de cargas de potencia que operan a altos voltajes y/o consumen altas corrientes. Como vimos en el experimento 8 (página 65), un relé es un dispositivo que utiliza el campo magnético creado alrededor de una bobina con corriente para abrir o cerrar uno o más contactos.

En la figura 166 se muestra la forma de manejar la bobina de un relé mediante una salida TTL o CMOS utilizando un transistor de propósito general como elemento impulsor o *driver*. El diodo D1 elimina los transientes o picos de voltaje producidos por la bobina del relé durante su operación.

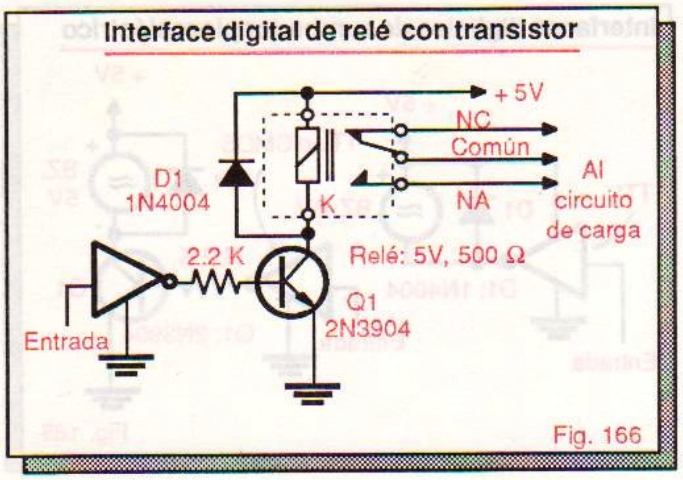


Fig. 166

Cuando la salida del inversor es **alta**, el transistor conduce y energiza la bobina del relé (K). Como resultado, el contacto normalmente abierto (NA) se cierra y el normalmente cerrado (NC) se abre. Este efecto puede utilizarse para conectar o desconectar una carga externa, por ejemplo un motor.

Cuando la salida del inversor es **baja**, el transistor no conduce y no se energiza la bobina. En consecuencia, los contactos NA y NC permanecen en sus posiciones originales o retornan a éstas.

En la figura 167 se indica la forma de manejar un relé mediante una salida TTL de colector abierto de alto voltaje. La bobina del relé (K) actúa como resistencia de *pull-up* o carga.

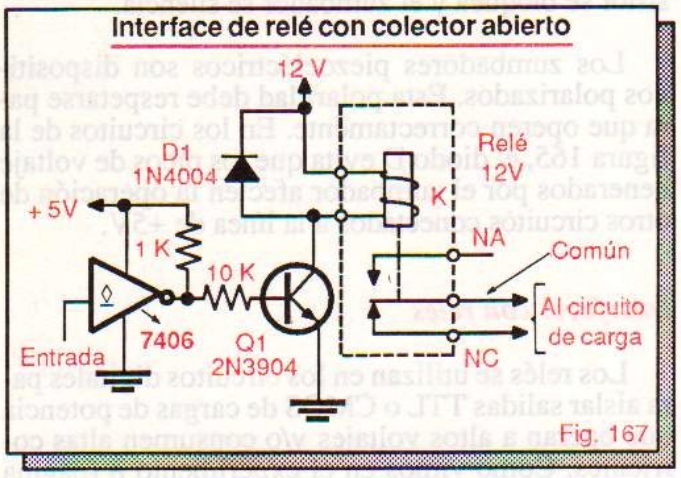


Fig. 167

Cuando la salida de la compuerta es de nivel **bajo**, circula una corriente a través de la bobina y el relé se energiza, cerrándose el contacto NA y abriéndose el NC. Cuando la salida es de nivel **alto**, la bobina no se energiza y los contactos adoptan sus posiciones originales.

Los circuitos de las figuras 166 y 167 son útiles para manejar relés que utilizan bobinas de alta resis-

ACTIVIDAD PRACTICA Nº 6

Construcción del módulo 1. Parte 5

En esta actividad instalaremos la base o *socket* de 14 pines que sirve de soporte al circuito integrado CD4011B del módulo 1. La utilización de esta base facilita el montaje del *chip* y su remplazo.

Componentes y herramientas necesarios

1 base para circuito integrado de 14 pines.
1 circuito impreso CEKIT ED-1.
1 cautín de baja potencia (15W a 35W).
Soldadura de estaño 60/40

Procedimiento

Tome la base de 14 pines e instálela en la tarjeta de circuito impreso ED-1, como se muestra en la figura A9. Asegúrese de que todos los pines entren en los correspondientes agujeros de la tarjeta y no haya alguno doblado o partido.

La base debe quedar firmemente asentada sobre la cara de montaje de la tarjeta y todos sus pines deben sobresalir por el lado del cobre de la misma. Puede doblar algunos terminales en ángulo recto antes de proceder a soldar para facilitar el proceso. Asegúrese de que los puntos de contacto estén limpios y no hayan síntomas de oxidación.

Suelde cada uno de los pines al circuito impreso siguiendo el procedimiento general explicado en la actividad 5 (ver página 70). No mueva la base hasta que la soldadura se enfríe.

Los circuitos integrados y las bases para los mismos deben soldarse con mucho cuidado. Debido a la proximidad de los pines, es muy fácil originar puentes indeseables entre ellos si se aplica soldadura en exceso o si la punta del cautín los toca al mismo tiempo. Para evitar esto, utilice soldadura extradelgada y un cautín tipo lápiz pequeño.

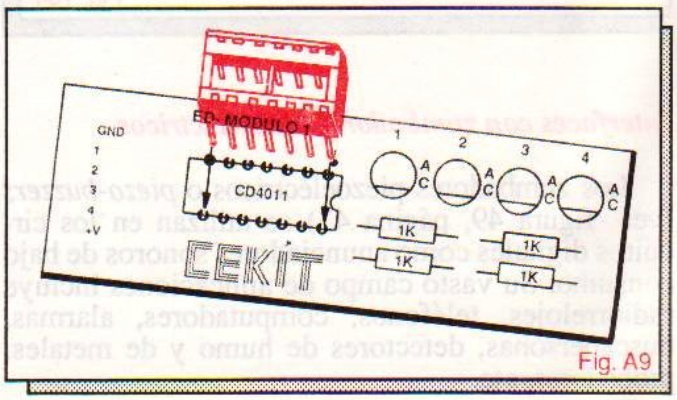


Fig. A9

tencia interna, es decir de bajo consumo de corriente (menos de 30 mA). Para impulsar relés con mayores requisitos de corriente (por ejemplo, 60 mA) deben emplearse otras estrategias.

El circuito de la figura 168 resulta adecuado para este propósito. Los transistores Q1 y Q2 forman un par *Darlington*. Este modo de conexión de transistores proporciona una alta ganancia de corriente, superior a 1000. La ganancia de corriente (hfe) es la relación entre la corriente de colector (IC) y la corriente de base (IB), es decir, hfe = IC/IB.

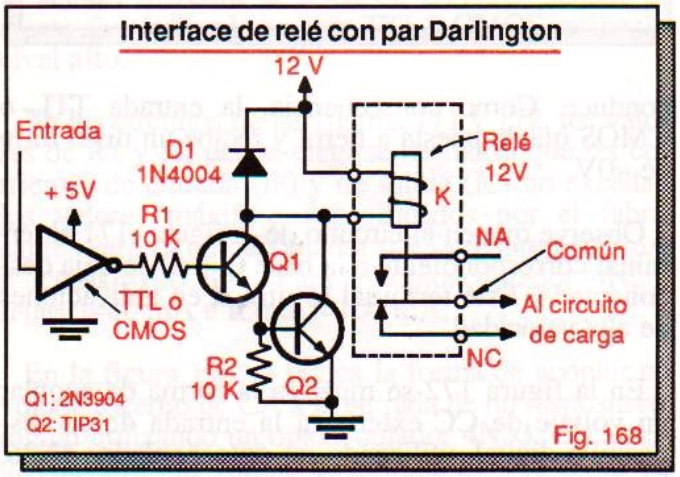


Fig. 168

Cuando la salida del inversor es de nivel **alto**, Q1 y Q2 conducen, se energiza la bobina del relé y éste permuta el estado de sus contactos. Cuando la salida es de nivel **bajo**, ninguno de estos transistores conduce y la bobina se desenergiza: los contactos NA y NC retornan a sus posiciones originales.

En la figura 169 se muestran dos ejemplos prácticos de aplicación de las interfaces de relé anteriores. El circuito A controla un *solenoide* y el circuito B un motor de corriente continua.

Los solenoides son dispositivos electromecánicos que se utilizan para accionar piezas y objetos mecánicos. Un solenoide (figura 169) consiste de una bobina hueca dentro de la cual se desplaza un núcleo móvil. Cuando se aplica una corriente a la bobina, se crea un campo magnético muy intenso que automáticamente atrae el núcleo hacia el agujero.

En el circuito A, cuando la entrada es de nivel **bajo**, el transistor conduce y energiza la bobina del relé. El contacto NA se cierra y la batería de 12 V alimenta el solenoide, provocando el desplazamiento del núcleo. Cuando la entrada es de nivel **alto**, el transistor no conduce, el relé no se energiza, la batería de 12 V se desconecta y el solenoide no actúa.

En el circuito B, cuando la entrada es de nivel **bajo**, los transistores conducen y energizan la bobina del relé. El contacto NA se cierra y por tanto el motor recibe 12 V en sus bornes y gira. Cuando la entrada es de nivel **alto**, los transistores no conducen, el relé no se energiza, la batería de 12 V se desconecta y el motor no gira o se frena.

Interfaces con optoacopladores

Un *optoacoplador* o acoplador óptico es un dispositivo que acopla señales de un circuito a otro por medio de luz visible o invisible (infrarroja) proporcionando un completo aislamiento eléctrico entre ambos. Esta es su aplicación más importante.

Los optoacopladores también se denominan *optoaisladores* o *fotoacopladores*. La utilización de optoacopladores es una de las mejores y más fáciles formas de interfazar señales digitales con dispositivos del mundo real. Los optoacopladores ofrecen aislamiento eléctrico, compatibilidad con circuitería lógica, son de tamaño reducido y muy confiables.

Existen varios tipos de optoacopladores. En la figura 170 se muestran las configuraciones y referen-

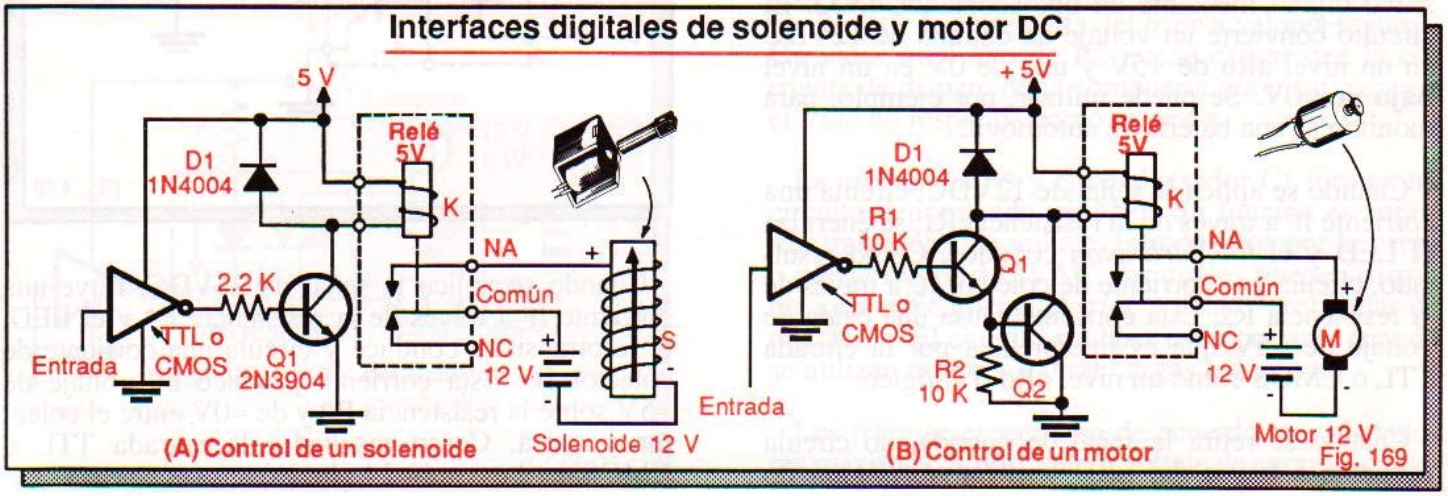


Fig. 169

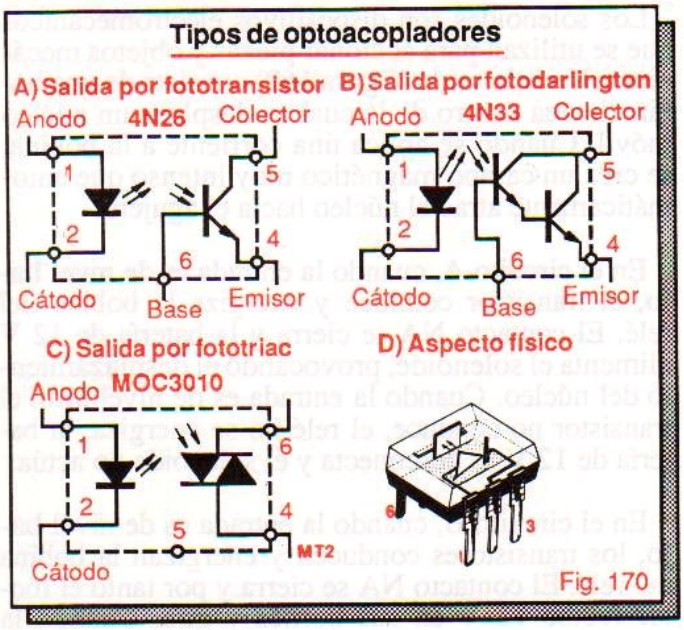


Fig. 170

cias más comunes. Todas combinan, en una misma cápsula opaca, un semiconductor que emite luz (fuente) y otro que la recibe (detector). La fuente de luz es generalmente un LED infrarrojo (IRED).

El optoacoplador A utiliza un transistor sensible a la luz o *fototransistor* como detector y el B un fototransistor de alta ganancia o *fotodarlington*. Cuando el LED se energiza, la luz emitida excita la base, y el fototransistor o fotodarlington conduce. Como resultado, se produce una corriente de colector (IC) a través del circuito de salida.

El optoacoplador C utiliza un interruptor bilateral sensible a la luz o *fototriac* como detector. Cuando el LED se energiza, la luz emitida dispara el *fototriac* y éste se cierra. Los optoacopladores de fototriac se utilizan para disparar *triacs*. Los *triacs* son semiconductores que se emplean como interruptores de corriente alterna en aplicaciones de potencia.

En la figura 171 se muestra la forma de acoplar un voltaje de CC externo a la entrada de un dispositivo digital mediante un optoacoplador **4N33**. El circuito convierte un voltaje de entrada de 12VDC en un nivel **alto** de +5V y uno de 0V en un nivel **bajo** de ≈0V. Se puede utilizar, por ejemplo, para monitorear una batería de automóvil.

Cuando se aplica la señal de 12VDC, circula una corriente IF a través de la resistencia R1, se energiza el LED y el *fotodarlington* conduce. Como resultado, circula una corriente de colector IC a través de la resistencia R2. Esta corriente causa una caída de voltaje de ≈5V que es interpretada por la entrada TTL o CMOS como un nivel **alto** ó **1** lógico.

Cuando se retira la señal de entrada, no circula corriente a través del LED y el *fotodarlington* no

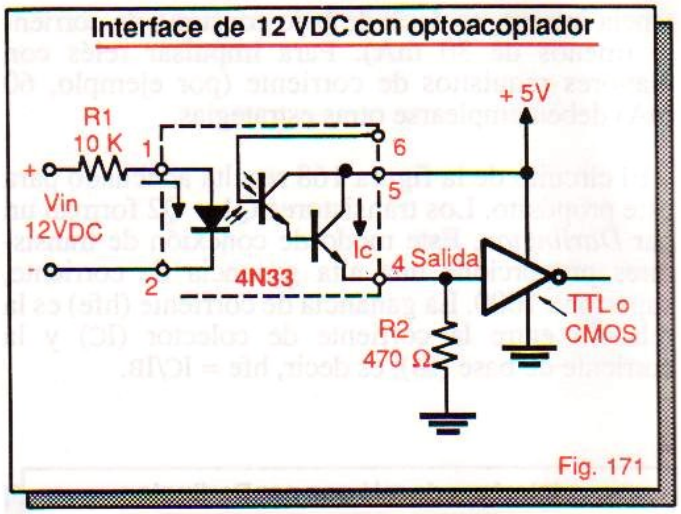


Fig. 171

conduce. Como consecuencia, la entrada TTL o CMOS queda puesta a tierra y recibe un nivel **bajo** de ≈0V.

Observe que en el circuito de la figura 171 el terminal correspondiente a la base (pin 6) se deja desconectado. Este terminal se utiliza en aplicaciones de alta velocidad.

En la figura 172 se muestra la forma de acoplar un voltaje de CC externo a la entrada de un dispositivo digital, utilizando un optoacoplador **4N26**. El circuito convierte un voltaje de entrada de 0V en un nivel **alto** de +5V y uno de 24VDC en un nivel **bajo** de 0V. Se puede utilizar, por ejemplo, para monitorear una línea telefónica de 24 V.

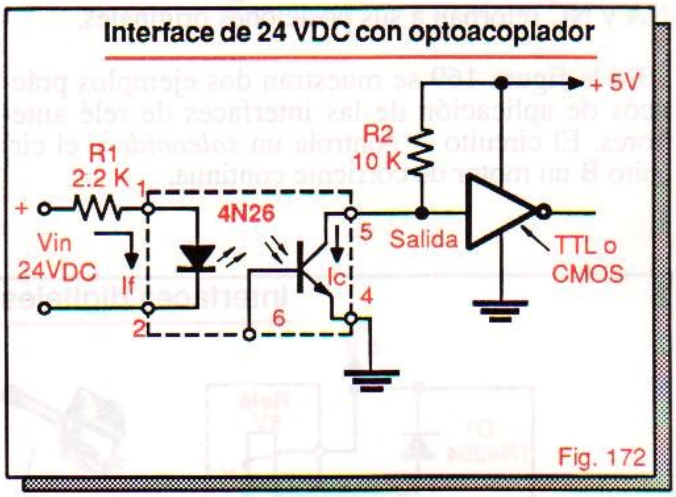


Fig. 172

Cuando se aplica la señal de 24VDC, fluye una corriente IF a través de la resistencia R1 y el LED, el fototransistor conduce y circula una corriente de colector IC. Esta corriente produce un voltaje de ≈5V sobre la resistencia R2 y de ≈0V entre el colector y tierra. Como resultado, la entrada TTL o CMOS recibe un nivel **bajo**.

Interface digital de 115 VAC con optoacoplador

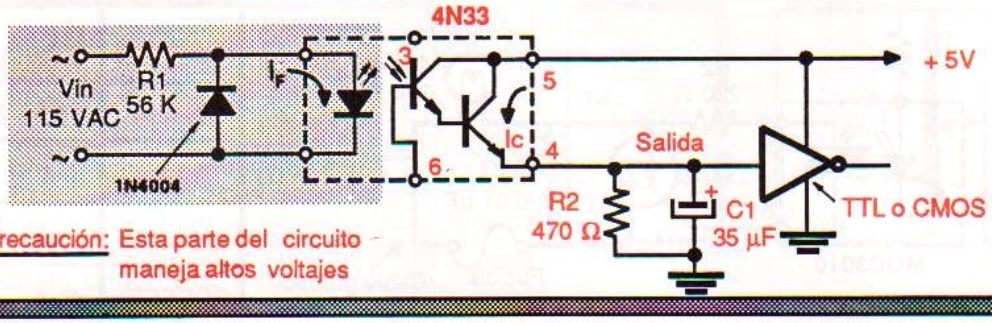


Fig. 173

Cuando se retira la señal de 24VDC, sucede el efecto contrario y la entrada TTL o CMOS recibe un nivel **alto.**

En los circuitos de las figuras 171 y 172, los valores de R1 y R2 deben elegirse de modo que las corrientes de entrada (IF) y de salida (IC) no excedan los valores máximos especificados por el fabricante. Para el optoacoplador 4N33, IF(máx)=80 mA e Ic(máx)=100 mA. Para el optoacoplador 4N26, IF(máx)=80 mA e IC(máx)=100 mA.

En la figura 173 se indica la forma de acoplar un voltaje externo de CA a la entrada de un dispositivo digital utilizando un optoacoplador **4N33**. El circuito convierte un voltaje de entrada de 115 VAC en un nivel **alto** de +5V y uno de 0V en un nivel **bajo** de ≈0V. Se puede utilizar, por ejemplo, para monitorear una línea de potencia de 115 VAC.

En la figura 174 se indica la forma de interfazar una salida digital a cargas de CA de baja potencia utilizando un optoacoplador **MOC3010**. El *fototriac* actúa como un interruptor en serie con la lámpara, conectándola a la red de 115 VAC cuando la salida de la compuerta es de nivel **bajo** (0V) y desconectándola cuando es de nivel **alto** (5V).

Interface digital de cargas de CA de baja potencia

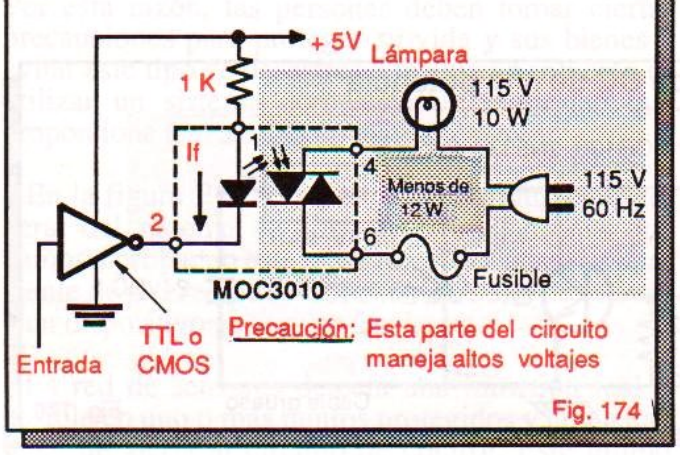


Fig. 174

El *fototriac* se dispara (entra en conducción) cuando la corriente a través del LED (IF) supera un cierto umbral denominado IFT. Para el MOC3010, IF(máx)=50 mA e IFT(máx)=8 mA. Típicamente, IFT=8 mA e IF=10 mA.

En la figura 175 se ilustra la forma de interfazar una salida digital a cargas de CA de alta potencia, utilizando un optoacoplador **MOC3010** y un *triac*. El *triac* actúa como un interruptor en serie con la carga, conectándola a la red de 115 VAC cuando la salida de la compuerta es de nivel **bajo** y desconectándola cuando es de nivel **alto**.

Un *triac* es un dispositivo semiconductor de tres terminales que se utiliza como interruptor de corriente alterna en aplicaciones de potencia tales como reguladores de luminosidad (*dimmers*), controles de velocidad de motores, controles de temperatura de hornos, etc.

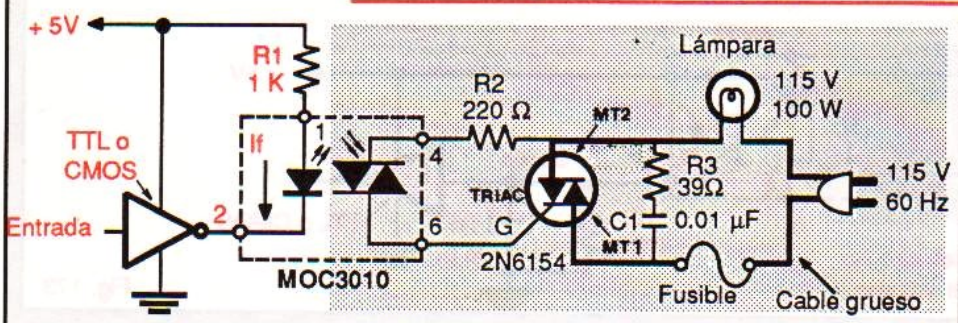
Los tres terminales de un *triac* se denominan *gate* o compuerta (G) y terminales principales (MT1 y MT2). Cuando se aplica una corriente, positiva o negativa, a la compuerta, el *triac* se cierra entre MT1 y MT2, permitiendo la circulación de corriente a través de la carga hasta que se suspende la corriente de compuerta.

Las resistencias R1 y R2 deben elegirse de modo que limiten las corrientes del LED del optoacoplador y de la compuerta del *triac* a valores seguros. Un valor muy alto de R2 puede causar que la corriente de disparo de la compuerta sea insuficiente y el *triac* no responda como se desea.

La resistencia R3 y el condensador C1 forman un circuito denominado *snubber*. Su función es suprimir transientes de voltaje, introducidos por la carga o por la red de 115VAC, los cuales pueden disparar inadvertidamente el *triac* y causar problemas de operación. El circuito *snubber* es importante cuando se utilizan motores y otras cargas inductivas.

Los *triac* se especifican de acuerdo con los valores máximos de corriente y voltaje de carga que pue-

Interface digital de cargas de CA de alta potencia



Precaución: Esta parte del circuito maneja altos voltajes

Referencia	I_T (RMS)	V (RMS)	I_{GT} (máx)
2N6154	10 A	200 V	50 mA
TIC206	8 A	400 V	10 mA
SC146M	10 A	600 V	50 mA
ECG5679	40 A	600 V	50 mA

Tabla 8-4 Fig. 175

den manejar. Por ejemplo, el *triac* 2N6154 es de 200 V, 10A y exige una corriente de compuerta superior a 50 mA para dispararse. En la tabla 8-4 se relacionan las especificaciones de otros *triac* comunes.

En la figura 176 se indica la forma de interfazar una salida TTL o CMOS a una carga de CC de mediana potencia, utilizando un optoacoplador **4N37** y un transistor de potencia. Este circuito en particular puede manejar cargas de CC hasta de 60V, 5A.

La resistencia R1 limita la corriente del LED a un valor seguro. El transistor Q1 actúa como un interruptor en serie con la carga, conectándola al voltaje B1 cuando la salida de la compuerta es de nivel **bajo** y desconectándola cuando es de nivel **alto**.

El diodo Zener D1 protege al circuito de transientes de voltaje producidos en el circuito cuando se utilizan cargas inductivas como motores, solenoides, etc. El transistor Q1 se polariza a través de R2, el fototransistor del optoacoplador y la carga. Debe estar provisto de un disipador de calor.

Los circuitos de las figuras 175 y 176 son ejemplos de *relés de estado sólido* o **SSR** (solid-state relay). En particular, el circuito de la figura 175 es un SSR tipo DC/AC porque utiliza un voltaje de entrada DC para controlar una carga de salida AC y el de la figura 176 es un SSR tipo DC/DC porque utiliza un voltaje DC para manejar una carga DC.

En contraste con los relés electromecánicos, que utilizan contactos metálicos, los SSR emplean transistores, *triac* y otros dispositivos de estado sólido para conectar y desconectar cargas de potencia. Esta característica los hace muy rápidos, silenciosos y compactos. Además, no se desgastan y son inmunes a los choques y a las vibraciones.

Los SSR se consiguen en una gran variedad de presentaciones. En la figura 177, por ejemplo, se muestra el aspecto de un SSR de potencia.

Relé de estado sólido (SSR) de potencia

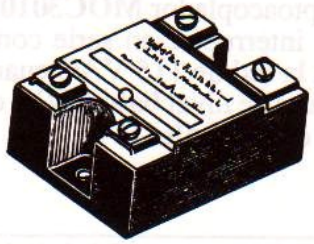


Fig. 177

Interface digital de cargas de CC de alta potencia

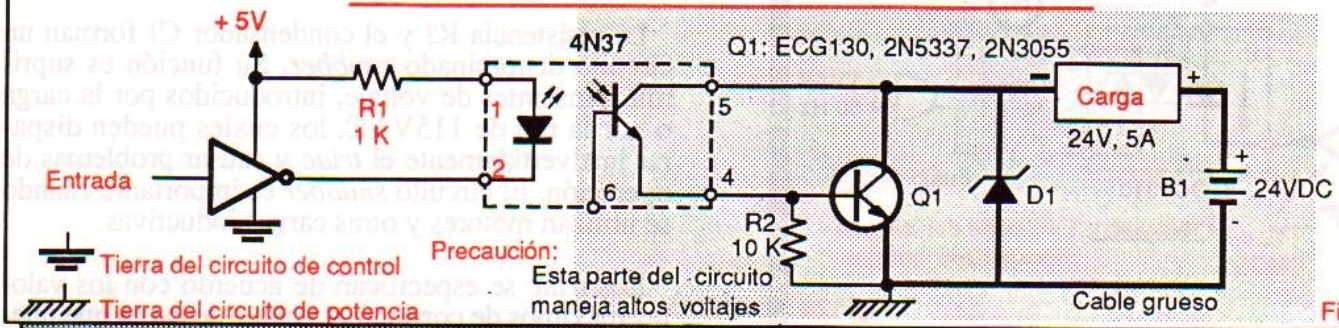


Fig. 176

EXPERIMENTO 10

Construcción de un sistema digital de seguridad

Objetivos

• Visualizar la importancia de las interfaces en la solución de problemas concretos, tomando como ejemplo un sencillo sistema de alarma.

• Familiarizarse con la planeación, diseño y montaje de sistemas de seguridad.

Materiales y herramientas necesarios

1 circuito integrado 4093 (4 compuertas NAND Schmitt-trigger). **IC2.**
1 rectificador controlado de silicio C106B. **SCR1.**
1 optoacoplador 4N33.
3 resistencias de 4.7 K. **R1, R4, R5.**
2 resistencias de 100 K. **R2, R3.**
4 resistencias de 1 K. **R6, R7, R8, R9.**
2 condensadores de 0.1 µF. **C1, C2.**
2 baterías de 9V con conectores. **B1, B2.**
1 zumbador o sirena de 9V. **BZ.**
1 diodo IN4004 o similar. **D1.**
1 *protoboard.*
Puentes de alambre telefónico #22 ó #24.

Componentes opcionales

1 interruptor accionado por llave. **S1.**
1 sensor magnético (*reed-switch* o interruptor de proximidad) con imán. **S2.**
2 sensores de presión (*mat-switch*). **S3, S5.**
1 pulsador normalmente abierto. **S4.**
1 pulsador normalmente cerrado. **S6.**

Descripción

Desafortunadamente, el riesgo de ser atacado o robado en su propia casa se incrementa día a día. Por esta razón, las personas deben tomar ciertas precauciones para proteger su vida y sus bienes y evitar este tipo de desastres. Una buena solución es utilizar un sistema doméstico de seguridad que proporcione una alarma en tales situaciones.

En la figura E18 se muestra la configuración general del sistema de alarma contra ladrones que vamos a probar en este experimento. Consta básicamente de una red de sensores, un circuito de control y un dispositivo generador de alarma.

La red de sensores detecta una intrusión real o posible en uno o más puntos protegidos y envía una señal de alerta al circuito de control. Este último

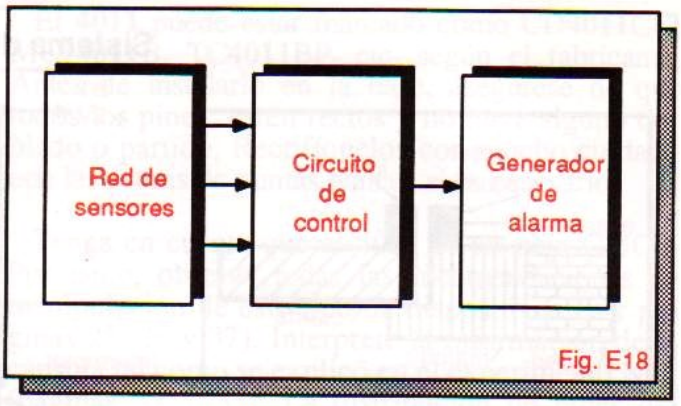


Fig. E18

chequea la validez de la señal recibida y dispara el generador de alarma cuando se cumplen las condiciones necesarias para su activación.

En la figura E19 se muestra el circuito práctico de nuestro sistema de seguridad. La red de sensores está formada por S2, S3, S4 y S5 y el circuito de control por las compuertas A, B, C y D. El generador de alarma es el zumbador (BZ). Los demás componentes cumplen funciones auxiliares.

La alarma se activa cuando el interruptor S1 está cerrado y cualquiera de los sensores S2 a S5 cambia de estado. Bajo estas condiciones, la salida de la compuerta D es de nivel **bajo** y el LED del optoacoplador se energiza. Como consecuencia, el *fotodarlington* conduce, se dispara el SCR y circula corriente a través del zumbador.

Una vez activada la alarma, el zumbador continúa energizado, sin importar lo que suceda en los sensores. Para silenciarlo, debe pulsarse el botón de *reset* (S6) y retornar los sensores a sus posiciones originales. El efecto neto de pulsar S6 es suspender momentáneamente la corriente del SCR.

En la práctica, los sensores se conectan a una caja de control debidamente protegida que contiene el circuito electrónico, las baterías, el interruptor de *reset* (S6) y el interruptor general (S1). Este último es accionado por llave. Cuando S1 está abierto, la compuerta D recibe un **bajo** en una de sus entradas, su salida se hace **alta** y la alarma no funciona.

El interruptor S2 puede ser un sensor magnético, instalado en una puerta o en una ventana como se muestra en la figura E19. Mientras el imán esté cerca, el sensor permanece cerrado y la alarma no se activa. Cuando el imán se aleja, por ejemplo al abrir la puerta, el sensor cambia de estado y la alarma se dispara.

El interruptor S3 puede ser un sensor de presión localizado bajo una alfombra o un tapete como se muestra en la figura E19. En condiciones normales, S3 está abierto. Cuando se ejerce una ligera presión

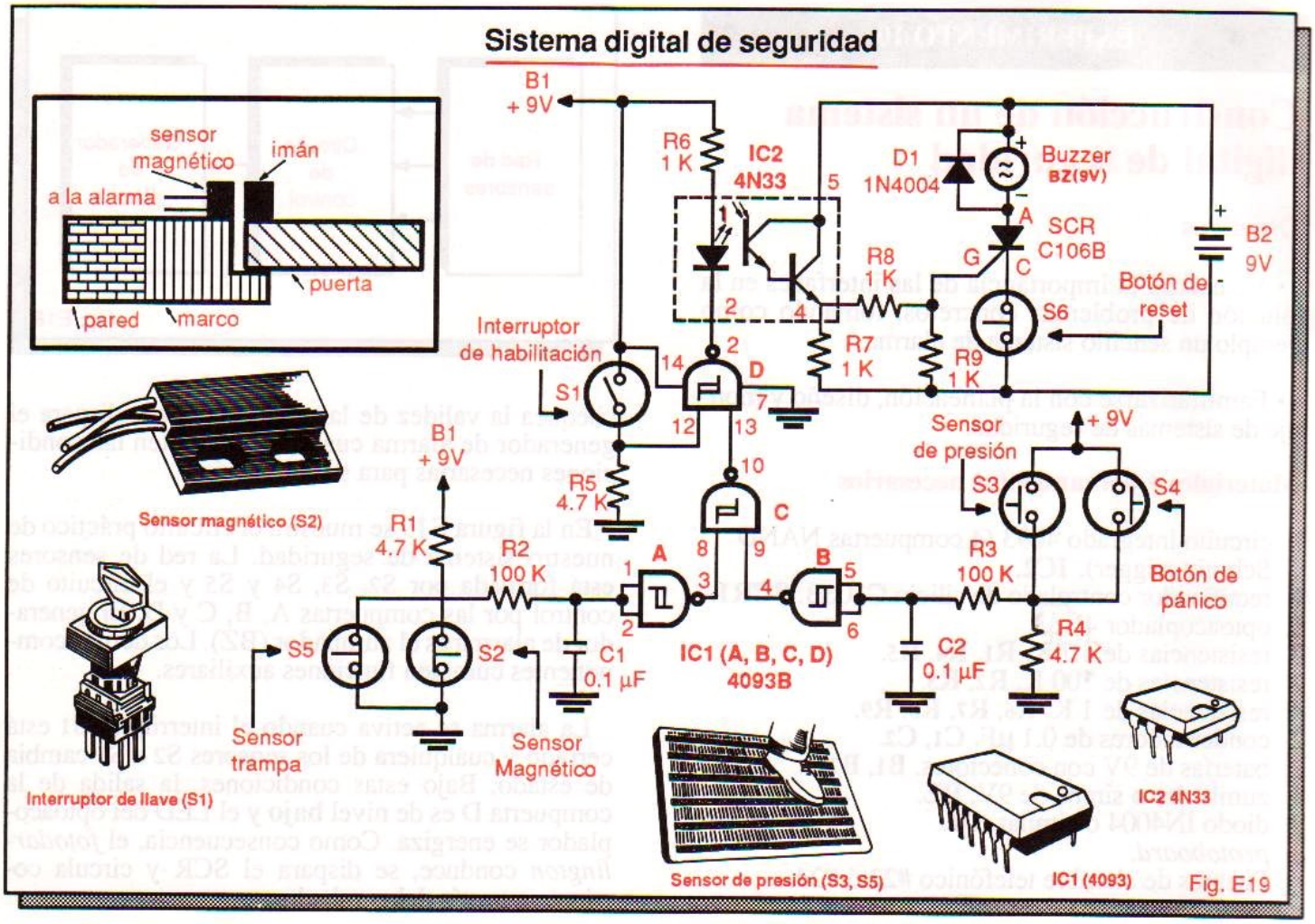


Fig. E19

sobre él, por ejemplo al caminar, el sensor se cierra y la alarma se dispara.

El sistema provee también el uso de un botón de pánico (S4) y de un sensor trampa (S5). El primero es un pulsador que el propietario acciona en caso de verse sorprendido, atacado o ser víctima del pánico. La trampa puede ser un sensor de presión que se abra cuando se levanta un objeto valioso.

Cualquier sensor (S2, S3, etc.) protege un punto específico, por ejemplo una puerta. Para monitorear simultáneamente varios puntos de la casa, deben utilizarse sensores del mismo tipo conectados en paralelo con los sensores originales. Cualquier sensor que se active produce un nivel **alto** en la salida de la compuerta C y dispara la alarma.

Montaje y prueba

Arme el circuito de la figura E19 sobre su *protoboard*. Antes de conectar las baterías, asegúrese de que todas las conexiones estén correctas, especialmente las relacionadas con el circuito integrado IC1, el optoacoplador IC2, el SCR y el diodo D1. Si no dispone de los sensores e interruptores originales, simúlelos así:

a) El sensor magnético S2, el sensor trampa S5 y el botón de reset S6 se pueden simular mediante contactos normalmente cerrados o pulsadores NC. Designaremos estos componentes simulados como S2', S5' y S6'.

b) El interruptor habilitador S1, el sensor de presión S3 y el sensor de pánico S4 se pueden simular mediante contactos normalmente abiertos o pulsadores NA. Designaremos estos componentes simulados como S1', S3' y S4'.

Conecte las baterías. Cierre el contacto S1' para habilitar el sistema. Simule la apertura de una puerta o de una ventana abriendo el contacto S2'. La alarma debe dispararse. Cierre nuevamente S2'. La alarma debe continuar energizada. Desactívela abriendo y cerrando el contacto S6'.

Simule las otras condiciones cambiando el estado de los contactos S3', S4' y S5' y retornándolos a sus posiciones iniciales. Por ejemplo, cerrar S3' equivale a simular que un ladrón está caminando sobre una alfombra. En todos los casos, la alarma debe dispararse y sólo debe desactivarse cuando se abra momentáneamente el contacto S6'.

ACTIVIDAD PRACTICA Nº 7

Construcción del módulo 1. Parte 6

En esta actividad instalaremos el circuito integrado 4011 del módulo 1 y explicaremos en detalle su operación, prueba y uso. La instalación de este *chip* completa el ensamble de este módulo. Es muy importante que usted arme el módulo ED-1 y lo deje en perfectas condiciones de funcionamiento, porque lo utilizará frecuentemente durante el curso.

Componentes y herramientas necesarios

1 circuito integrado CMOS 4011. IC1.
1 circuito impreso CEKIT ED-1. PC1.
1 pinza de puntas planas.
1 batería alcalina de 9V con conector o una fuente regulada de 9V, 300 mA.
1 *protoboard*.
Puentes de alambre telefónico #22, #24 ó #26.

Procedimiento y prueba

Paso 1. Tome el circuito integrado **4011** e insértelo con firmeza en la base de 14 pines de la tarjeta ED-1 como se muestra en la parte superior de la figura A10. Oriente el *chip* de tal modo que la ranura quede mirando hacia los LED y que el punto (•) coincida con la marca "**1•**" grabada sobre la tarjeta.

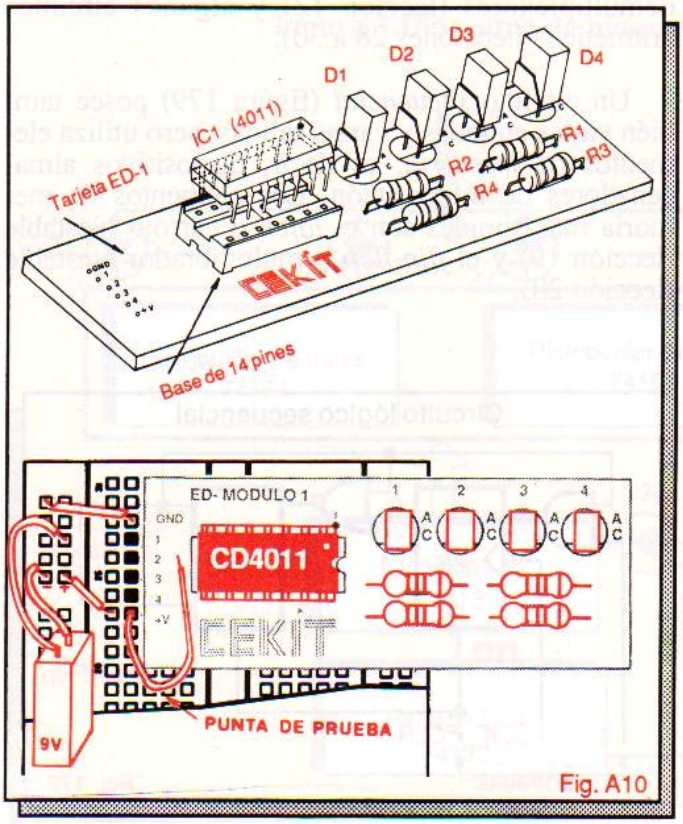


Fig. A10

El **4011** puede estar marcado como CD**4011**CN, MC**14011**B, TC**4011**BP, etc. según el fabricante. Antes de instalarlo en la base, asegúrese de que todos los pines estén rectos y no haya alguno doblado o partido, Rectifíquelos con mucho cuidado con las pinzas de puntas planas, si es necesario.

Tenga en cuenta que el **4011** es un *chip* CMOS. Por tanto, observe todas las recomendaciones de manipulación de este tipo de dispositivos (ver páginas 25, 26 y 37). Interprete la información de la cápsula tal como se explicó en el experimento Nº 1 (páginas 32 y 33). La distribución de pines del **4011** se encuentra en la figura 54, página 45.

Paso 2. Para probar el módulo ED-1, insértelo en el protoboard como se muestra en la parte inferior de la figura A10. Conecte el positivo de la batería (cable rojo del conector) al terminal +V y el negativo (cable rojo) al terminal GND. Instale un cable de prueba en el terminal positivo del protoboard.

Con el cable de prueba al aire, ninguno de los LED debe encender, indicando que las entradas están normalmente en **0**.

Toque con la punta de prueba la entrada #1 del módulo. El LED #1 debe encender, indicando la presencia de un 1 en esa entrada. Repita esta prueba con las entradas #2, #3 y #4. Los LED #2, #3 y #4 deben encender en ese orden. **No toque con la punta de prueba el negativo de la fuente porque pone en cortocircuito la batería.**

Operación

En la figura A1 (página 19) se muestra el circuito de uno de los cuatro monitores lógicos que constituyen el módulo ED-1. Cada monitor consta de una resistencia (R1-R4), un LED (D1-D4) y una compuerta NAND (A-D). Consideremos, por ejemplo, el caso del monitor lógico #1.

Cada compuerta trabaja como un inversor. Si se aplica un nivel **alto** ó **1** lógico a una entrada, por ejemplo IN1 (pines 5 y 6), la salida del inversor, (pin 4, en este caso) se hace **baja** (**0**), polarizando en directo el LED (D1) y permitiendo que circule una corriente a través suyo. Como resultado, el LED se ilumina, indicando la presencia de un **1** lógico en la entrada.

Si se aplica un nivel **bajo** ó **0** lógico a esa misma entrada (IN1), la salida del inversor se hace **alta**, el LED queda inversamente polarizado, no circula corriente a través suyo y, por tanto, no se ilumina, indicando la presencia de un 0 lógico en la entrada. Del mismo modo opera cada uno de los monitores lógicos restantes.

Lección 09

Lógica combinatoria y codificadores

- *Introducción*
- *Circuitos combinatorios y circuitos secuenciales*
- *Códigos digitales*
- *CODIFICADORES*
- *Codificadores de prioridad*
- *El circuito integrado 4532*

Experimento 11. Operación de un codificador de prioridad

- *Codificadores de decimal a BCD*
- *El circuito integrado 40147*

CIRCUITOS DE APLICACION

Introducción

En las lecciones anteriores hemos explorado el mundo de la lógica digital a través del estudio de las compuertas y sus aplicaciones. A partir de esta lección comenzaremos el estudio de los llamados *circuitos lógicos combinatorios* analizando una de sus funciones más importantes: los *codificadores*

En lecciones posteriores conoceremos otros circuitos de este tipo como los decodificadores, los multiplexores, los demultiplexores, los sumadores, los comparadores, etc. El estudio de estos circuitos es del dominio de la lógica combinatoria.

Estableceremos inicialmente la diferencia entre circuitos combinatorios y circuitos secuenciales, conoceremos los códigos más importantes que se utilizan en electrónica digital para procesar información y describiremos varios codificadores disponibles como circuitos integrados de mediana escala (MSI).

Circuitos combinatorios y circuitos secuenciales

Como hemos visto hasta el momento, cualquier circuito digital, desde el más simple hasta el más sofisticado, se obtiene a partir de la interconexión de bloques constructivos básicos llamados *compuertas*. Dependiendo de su función, algunos circuitos requieren de unas pocas compuertas: otros utilizan cientos de ellas.

A pesar de su diversidad, e independientemente de su complejidad, los circuitos digitales se pueden agrupar en dos grandes categorías: **combinatorios** y **secuenciales**. Tanto los unos como los otros utilizan compuertas para tomar decisiones. La diferencia radica en la forma como el estado de las entradas afecta el estado de las salidas en cada caso.

Un circuito *combinatorio* (figura 178) tiene varias entradas y salidas. El estado de las salidas depende exclusivamente de la combinación de estados de las entradas, del tipo de compuertas utilizadas y de la forma como están interconectadas. Para una misma combinación de entradas, el patrón de 1's y 0's reflejado en las salidas es siempre el mismo.

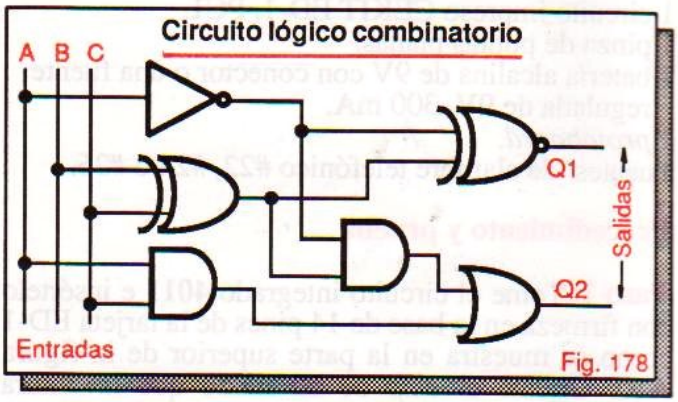


Fig. 178

Ejemplos de circuitos lógicos combinatorios son los codificadores (lección 9), los decodificadores (lección 10), los multiplexores (lección 11), los demultiplexores (lección 12) y algunos circuitos aritméticos (lecciones 28 a 30).

Un circuito *secuencial* (figura 179) posee también varias entradas y varias salidas, pero utiliza elementos de *memoria*, es decir, dispositivos almacenadores de información. Los elementos de memoria más simples son el *latch* o cerrojo biestable (lección 19) y el *flip-flop* o multivibrador biestable (lección 20).

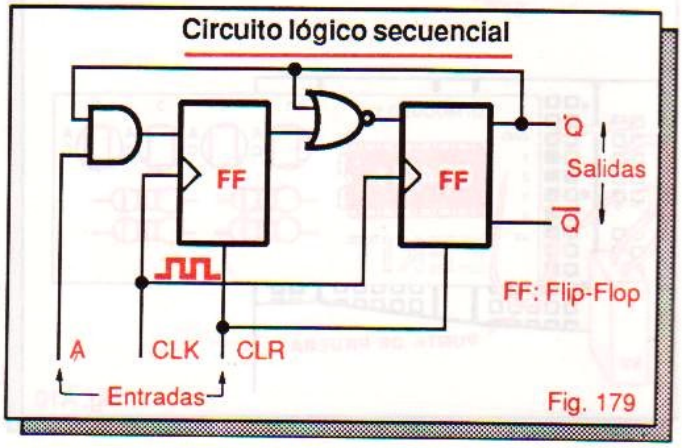


Fig. 179

Como consecuencia de la existencia de elementos de memoria, el estado de las salidas de un circuito secuencial depende no solamente del estado actual o presente de las entradas sino también de la información previamente almacenada. Una misma combinación de entradas puede producir, en cada ocasión, estados de salida diferentes.

Ejemplos de circuitos lógicos secuenciales son los circuitos generadores de pulsos (lecciones 13 a 18), los registros de almacenamiento (lección 22), los registros de desplazamiento (lección 23), los contadores (lecciones 24 a 26), las memorias (lecciones 31 a 33) y los microprocesadores.

Los circuitos combinatorios se caracterizan por ser rápidos. Cualquier cambio de estado en una entrada se refleja instantáneamente, sin retardos, en las salidas. Los circuitos secuenciales son más lentos pero también más versátiles.

Tanto los circuitos combinatorios como los secuenciales se pueden realizar en la práctica utilizando compuertas. Por fortuna, las funciones más comunes (codificadores, contadores, etc.) se encuentran disponibles en forma de circuitos integrados. Esta opción facilita su utilización y simplifica el diseño de sistemas digitales.

Los codificadores que estudiaremos en esta lección son circuitos integrados de mediana escala (MSI). Como vimos en la lección 1, el término MSI designa funciones digitales que requieren de 13 a 100 compuertas para su realización. Los circuitos MSI se caracterizan por su flexibilidad, bajo costo, tamaño reducido, poco consumo y confiabilidad.

En los circuitos lógicos, los componentes MSI se representan generalmente como bloques rectangulares (figura 180). Las entradas y salidas se marcan con letras nemotécnicas que especifican su función. Una burbuja (o) o una barra (-) en una entrada o una salida significa que es activa **baja**, es decir, responde cuando recibe o entrega un nivel **bajo**.

Ejemplo de notación lógica

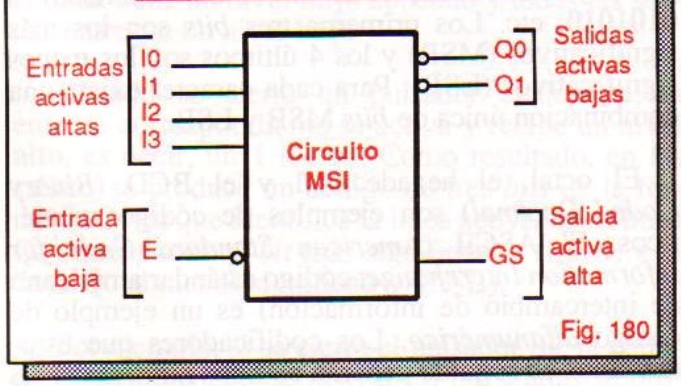


Fig. 180

Los codificadores son circuitos combinatorios que generan *códigos* de salida en respuesta a señales de entrada. El concepto de código, tal como se aplica en electrónica digital, se aclara en la siguiente sección.

Códigos digitales

En términos generales, un código es un grupo de símbolos que representan algún tipo de información reconocible. En los sistemas digitales, los códigos se utilizan para manipular datos y representar números, letras, signos y otros caracteres en forma binaria, es decir como una combinación equivalente de niveles **altos** (**1**'s) y **bajos** (**0**'s) de voltaje.

El uso de códigos es muy frecuente en la vida diaria: los seres humanos se comunican a través de palabras y otros códigos; en telegrafía se utiliza el código Morse; en radioafición se emplea el código Q; los productos de un supermercado se identifican de acuerdo con su código de barras; etc. Los siguientes son algunos ejemplos de códigos digitales:

Octal. Código de 3 *bits* que se utiliza para representar los números del 0 al 7. En la tabla 9-1 se resume este sistema de codificación. El código octal de 5, por ejemplo, es **101** (C=1, B=0, A=0); el de 0 es **000**, etc. El *bit* de la izquierda (C) se denomina *MSB* o *bit más significativo* y el de la derecha (A) *LSB* o *bit menos significativo*.

Código octal

#	C	B	A
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

Tabla 9-1

Hexadecimal. Código de 4 *bits* que se utiliza para representar los números del 0 al 15. En la tabla 9-2 se resume este sistema de codificación. El código hexadecimal de 13, por ejemplo, es DCBA=**1101**, el de 2 es **0010**, etc. El *bit* D es el más significativo (MSB) y el A el menos significativo LSB.

Decimal codificado en binario (BCD). El BCD es un código de 4 *bits* que se utiliza para representar los números del 0 al 9. En la tabla 9-3 se

Código hexadecimal

#	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

MSB — LSB

Tabla 9-2

resume este sistema de codificación. Como puede verse, el BCD es similar al hexadecimal pero no utiliza los códigos **1010, 1011, 1100, 1101, 1110** y **1111**, correspondientes a los numeros del 10 al 15.

Código BCD

#	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Códigos inválidos [1010 - 1011 - 1100 / 1101 - 1110 - 1111]

Tabla 9-3

Codificar cualquier número mayor de 9 en BCD es muy fácil. La técnica consiste en remplazar cada dígito decimal por su código BCD correspondiente. Por ejemplo, el código BCD correspondiente al número 790 es **0111 1001 0000** porque a 7 le corresponde el código **0111**, a 9 el código **1001** y a 0 el código **0000**.

ASCII. El ASCII (léase *aski*) es un código de 7 *bits* que se utiliza en sistemas digitales avanzados (computadores, redes de transmisión de datos, etc.) para representar hasta 128 piezas de información diferentes, incluyendo letras, números, signos de puntuación, instrucciones y caracteres especiales (#, $, *, etc.). En la tabla 9-4 se resume este sistema.

Código ASCII

	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	'	p
0001	SOH	DCI	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	{
1100	FF	FS	,	<	L	\	l	|
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

: Códigos de control especiales.

SP : Espacio en blanco.

Tabla 9-4

El código ASCII de la letra J, por ejemplo, es **1001010**, el del número 7 es **0110111**, el del signo + (más) es **0101011**, el del símbolo * (asterisco) es **0101010**, etc. Los primeros tres *bits* son los más significativos (MSB) y los 4 últimos son los menos significativos (LSB). Para cada caracter existe una combinación única de *bits* MSB y LSB.

El octal, el hexadecimal y el BCD (*Binary Coded Decimal*) son ejemplos de códigos numéricos. El ASCII (*American Standard Code for Information Interchange*: código estándar americano de intercambio de información) es un ejemplo de código *alfanumérico*. Los codificadores que estudiaremos en seguida generan códigos numéricos.

CODIFICADORES

Una de las necesidades más frecuentes en electrónica digital es convertir una información no binaria (números, letras, símbolos, etc.) en binaria, es decir en una combinación de niveles **altos** y **bajos** de voltaje equivalente. Los circuitos que realizan esta función se denominan *codificadores*. El proceso contrario es realizado por los *decodificadores*.

En los sistemas digitales, los codificadores reciben generalmente información de entrada y los decodificadores suministran información de salida. La información de entrada puede provenir de interruptores, teclados, sensores, etc. y la información de salida puede estar dirigida a *displays*, pantallas, impresoras, interfaces de potencia, etc.

Un *codificador* (figura 181) se caracteriza por poseer un cierto número de líneas de entrada (M) y un cierto número de líneas de salida (N). Cuando se activa una de las entradas, el circuito produce en las salidas un código de **1**'s y **0**'s que identifica exclusivamente la línea activada. Las entradas pueden ser activas en **alto** (**1**) o en **bajo** (**0**), dependiendo del diseño.

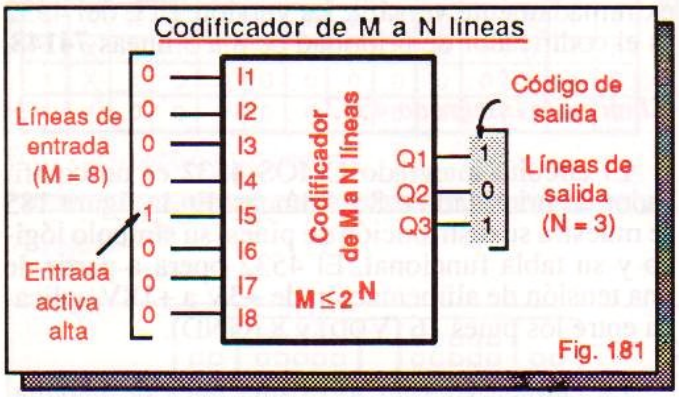


Fig. 181

La figura 182 ilustra cómo opera un codificador octal. Este circuito en particular posee ocho líneas de entrada (I0-I7) y tres líneas de salida (Q0-Q2). Las entradas son activas en **alto**. En condiciones normales, con los pulsadores S0 a S7 abiertos, cada entrada tiene un nivel **bajo** aplicado y todas las salidas entregan un nivel **bajo**.

Cuando se cierra un pulsador cualquiera, la entrada correspondiente se activa y recibe un nivel **alto**, es decir, un **1** lógico. Como resultado, en las salidas se produce un código de tres *bits* de la forma Q2Q1Q0 que identifica la línea activada. La línea Q2 corresponde al *bit* más significativo (MSB) y la línea Q0 al menos significativo (LSB).

Por ejemplo, si se cierra el pulsador S6, la entrada I6 recibe un **1** y se activa. En las salidas se pro-

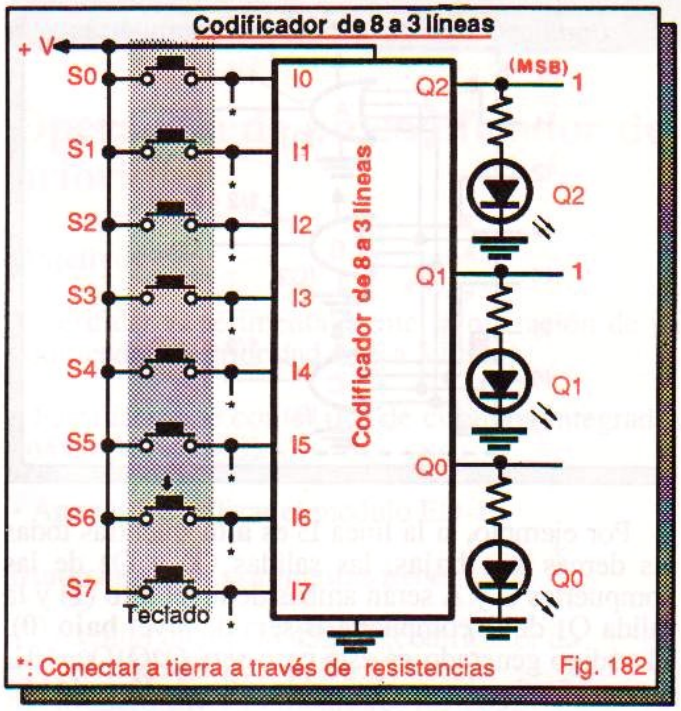


Fig. 182

duce la combinación de estados Q2=**1**, Q1=**1** y Q0=**0**. Este código (**110**) identifica de manera única la línea I6. Si se activa otra línea, el circuito producirá un código de salida diferente.

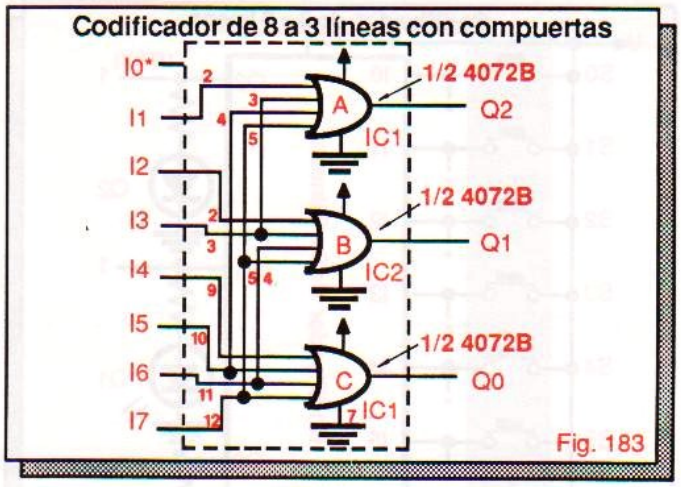
El circuito de la figura 182 se denomina también *codificador de octal a binario* o *codificador de 8 a 3 líneas*. En aplicaciones numéricas, a cada línea de salida se le asigna un valor o *peso*. Específicamente, la línea Q0 tiene un peso de 2^0=**1**, la línea Q1 un peso de 2^1= **2** y la línea Q2 un peso de 2^2=**4**.

La cifra representada por un código numérico en particular se obtiene multiplicando cada *bit* por su peso y sumando los resultados parciales obtenidos. Por ejemplo, para encontrar el número **n** (1, 2, 3,..) asociado al código Q2Q1Q0=**101** procedemos así:

$$n = Q2x4 + Q1x2 + Q0x1$$
$$n = 1x4 + 0x2 + 1x1$$
$$n = 4 + 0 + 1$$
$$n = 5$$

Por tanto, el código **101** representa el número 5 y es el que debe generar el circuito de la figura 182 cuando se active la línea I5. Del mismo modo se procede para descifrar códigos numéricos con mayor número de *bits*. El peso de cada *bit* se duplica a medida que avanzamos de derecha a izquierda.

En la figura 183 se muestra el circuito lógico correspondiente al codificador básico de la figura 182. Para que este sistema opere tal como se ha descrito, se requiere que solamente una de las ocho líneas de entrada sea **alta** (**1**) en un momento dado. Si hay dos o más entradas activas en **1** al mismo tiempo, el código de salida será ambiguo. Veamos.



Por ejemplo, si la línea I5 es **alta** mientras todas las demás son **bajas**, las salidas Q0 y Q2 de las compuertas C y A serán ambas de nivel **alto** (**1**) y la salida Q1 de la compuerta B sera de nivel **bajo** (**0**). El código generado en este caso será Q2Q1Q0=**101**, que es efectivamente el que identifica la línea I5.

Si se aplica al mismo tiempo un **1** a las líneas I3 e I5, las salidas de las compuertas C, B y A serán, en su orden, Q2=**1**, Q1=**1** y Q0=**1**. Este código de salida (**111**) identifica, en realidad, la línea I7, la cual, evidentemente, no ha sido activada. Para evitar este tipo de ambigüedades se han creado los llamados *codificadores de prioridad.*

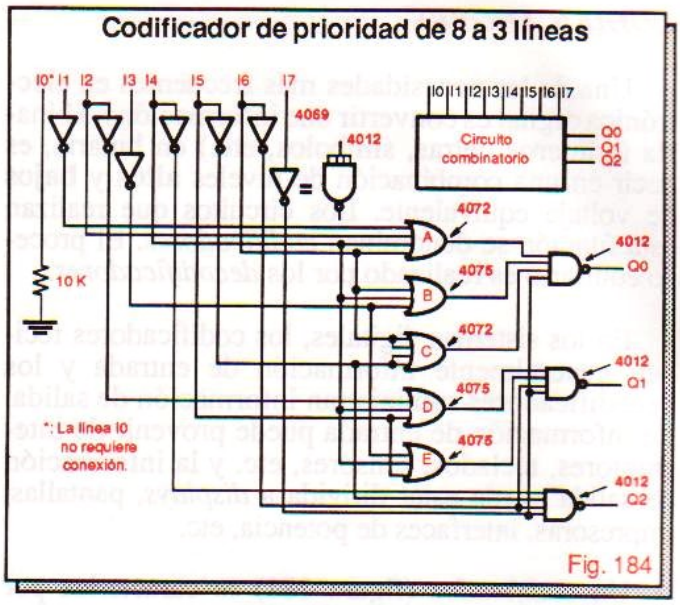
Codificadores de prioridad

El *codificador de prioridad* es una versión mejorada del codificador básico descrito anteriormente. Un codificador de prioridad se diseña para asegurar que cuando se activen dos o más líneas de entrada, el código de salida corresponda al de la entrada de más alto rango.

Para el caso del ejemplo anterior (cuando se activan simultáneamente I5 e I3 y se genera el código de I7), esto significa que debe dársele prioridad a la línea I5 sobre la I3, de modo que cuando ambas sean activas, el código de salida sea el correspondiente a I5 (**101**) y no el de I3 o de otra entrada.

En la figura 184 se muestra el circuito de un codificador de prioridad de 8 a 3 líneas diseñado de acuerdo a la lógica anterior. La salida de más alta prioridad es I7 y la de más baja prioridad es I0. Por ejemplo, si se activan al mismo tiempo I2, I4 e I5, el código de salida será el de I5 (**101**) porque esta línea tiene prioridad sobre I2 e I4.

En general, un codificador de prioridad genera un código de salida que representa siempre la entrada de mayor orden. Por tanto, cuando dos o más entradas están simultáneamente activadas, se codifica la entrada de mayor prioridad y se ignoran



las otras. Todos los codificadores disponibles como circuitos integrados MSI son de este tipo.

En la siguiente sección analizaremos uno de los codificadores de prioridad más representativos: el circuito integrado CMOS **4532**. Este dispositivo, además de las líneas de entrada y de salida, posee varias líneas de control adicionales que lo hacen extremadamente versátil. La versión TTL del 4532 es el codificador de prioridad de 8 a 3 líneas **74148**.

El circuito integrado 4532

El circuito integrado CMOS **4532** es un codificador de prioridad de 8 a 3 líneas. En la figura 185 se muestra su distribución de pines, su símbolo lógico y su tabla funcional. El 4532 opera a partir de una tensión de alimentación de +3V a +18V aplicada entre los pines 16 (VDD) y 8 (GND).

La entrada E1 (pin 5) es una línea de habilitación, activa en **alto**. Cuando E1=**1**, el 4532 opera como un codificador de prioridad. Cuando E1=**0**, el codificador se inhibe y todas sus salidas se hacen **bajas**, sin importar el estado de las entradas.

Las líneas de entrada van desde D0 hasta D7 y son todas activas en **alto**, correspondiendo la más baja prioridad a D0 (pin 10) y la más alta a D7 (pin 4). Las líneas de salida son Q2, Q1 y Q0 (pines 6, 7 y 9). Cuando se activa una entrada, en las salidas se produce un código único de 3 *bits* que la identifica.

Las salidas GS (pin 14) y E0 (pin 15) son líneas auxiliares que se utilizan para comunicar el 4532 con dispositivos externos. GS (*selector de grupo*) es de nivel **alto** cuando una línea de entrada cualquiera está activa (en **1**). E0 es de nivel **alto** cuando el *chip* está habilitado pero todas las entradas están inactivas (en **0**).

Circuito integrado 4532

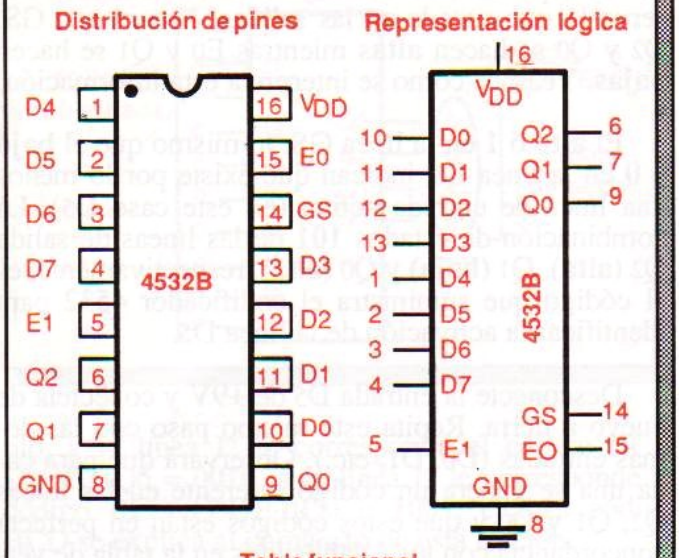


Tabla funcional

ENTRADAS									SALIDAS				
E1	D0	D1	D2	D3	D4	D5	D6	D7	Q2	Q1	Q0	GS	E0
0	X	X	X	X	X	X	X	X	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0	1
1	X	X	X	X	X	X	X	1	1	1	1	1	0
1	X	X	X	X	X	X	1	0	1	1	0	1	0
1	X	X	X	X	X	1	0	0	1	0	1	1	0
1	X	X	X	X	1	0	0	0	1	0	0	1	0
1	X	X	X	1	0	0	0	0	0	1	1	1	0
1	X	X	1	0	0	0	0	0	0	1	0	1	0
1	X	1	0	0	0	0	0	0	0	0	1	1	0
1	1	0	0	0	0	0	0	0	0	0	0	1	0

X: Puede ser 0 ó 1 (no importa).

Fig. 185

EXPERIMENTO 11

Operación de un codificador de prioridad

Objetivos

- Verificar experimentalmente la operación de un codificador de prioridad de 8 a 3 líneas.
- Familiarizarse con el uso de circuitos integrados combinatorios MSI.
- Aprender a utilizar el módulo ED-1.

Materiales y herramientas necesarios

1 circuito integrado 4532B (codificador de prioridad CMOS de 8 a 3 líneas).
1 Módulo ED-1 (4 monitores lógicos).
1 Fuente de 9V, 300 mA (*kit* CEKIT K10) o una batería alcalina de 9V con conector.
1 *protoboard*.
puentes de alambre telefónico #22 ó #24

Procedimiento

Paso 1. En la figura E20 se muestra el circuito que vamos a utilizar en este experimento para comprobar la operación del codificador de prioridad 4532. Arme este circuito sobre su *protoboard*. Antes de conectar la fuente de alimentación, asegúrese de que todas las conexiones estén correctas.

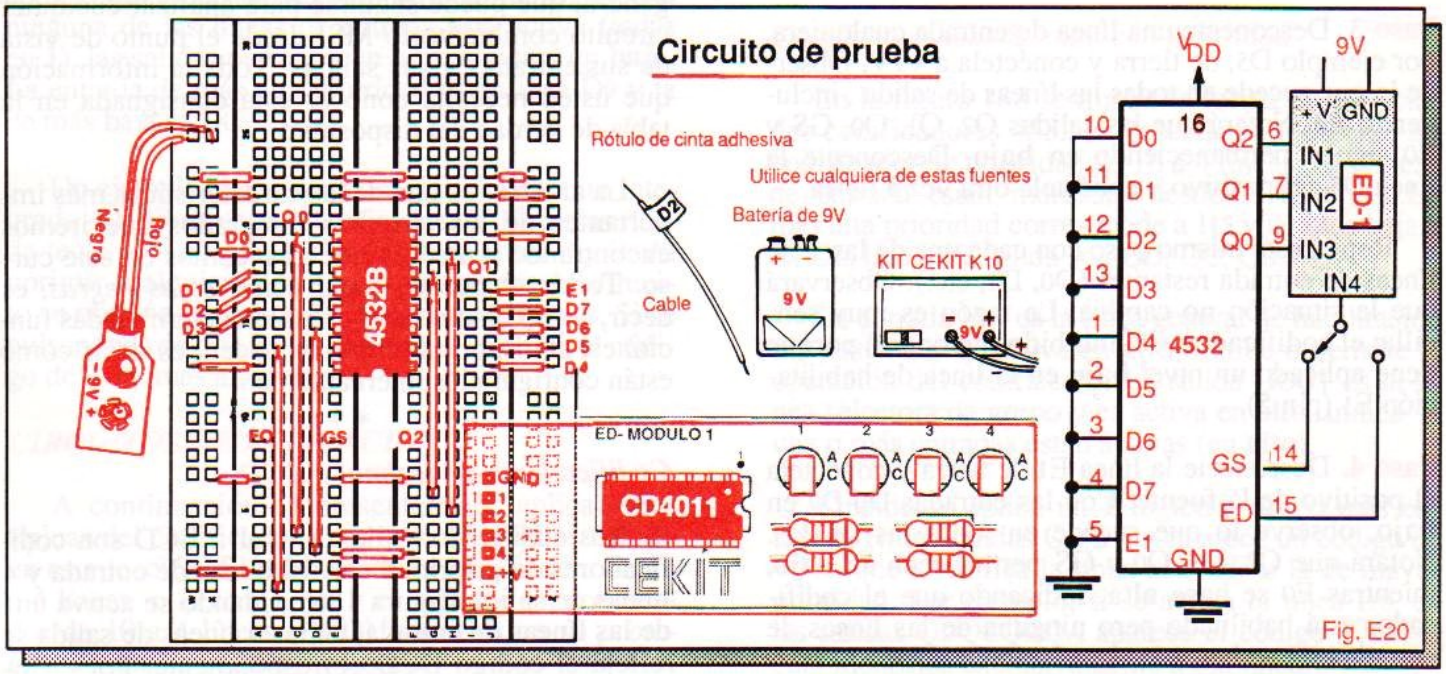


Fig. E20

Inserte cuidadosamente el módulo ED-1 como se indica. Conecte las líneas de alimentación +V y GND a los terminales positivo y negativo de la fuente, respectivamente. A través de puentes de alambre, conecte la entrada #1 al pin 6 del 4532, la entrada #2 al pin 7, la entrada #3 al pin 9 y la entrada #4 al pin 14.

Observe que las líneas de entrada (D0-D7) y la línea de habilitación (E1) están conectadas a tierra; es decir, cada una tiene aplicado un **0** lógico. Los monitores lógicos #1, #2, y #3 del módulo ED-1 visualizan, en su orden, el estado de las salidas Q2, Q1 y Q0 y el monitor #4 el estado de GS y E0.

Para evitar confusiones, rotule los alambres y monitores que identifican las diferentes líneas de interés del circuito con su nombre correspondiente (E1, D0, Q2, GS, etc.), como se sugiere en la figura E19. Puede emplear trozos de cinta adhesiva alrededor de cada alambre para este propósito.

Acostúmbrese a utilizar puentes cortos y distinga cada grupo de líneas por colores. Por ejemplo, utilice alambre azul para las líneas de entrada (D0-D7) y alambre verde para la de habilitación (E1). Reserve los alambres de color rojo para las conexiones al positivo de la fuente y los de color negro para las conexiones al negativo.

Paso 2. Encienda la fuente de alimentación. Observe lo que sucede en las salidas Q2, Q1 y Q0 y GS. Notará que todas están en **bajo**. Desconecte el monitor lógico #4 de la salida GS (pin 14 del 4532) y conéctelo a la salida E0 (pin 15). Esta línea debe estar también en **bajo**. Desconecte el monitor #4 de la salida E0 y conéctelo otra vez a la salida GS.

Paso 3. Desconecte una línea de entrada cualquiera, por ejemplo D5, de tierra y conéctela a +9V. Observe lo que sucede en todas las líneas de salida , incluyendo E0. Notará que las salidas Q2, Q1, Q0, GS y E0 siguen permaneciendo en **bajo**. Desconecte la línea D5 del positivo y conéctela otra vez a tierra.

Repita este mismo paso con cada una de las siete líneas de entrada restantes (D0, D1, etc.). Observará que la situación no cambia. La razón es muy sencilla: el codificador está inhibido (no opera) porque tiene aplicado un nivel **bajo** en la línea de habilitación E1 (pin 5).

Paso 4. Desconecte la línea E1 de tierra y conéctela al positivo de la fuente. Con las entradas D0-D7 en **bajo**, observe lo que sucede en todas las salidas. Notará que Q2, Q1, Q0 y GS permanecen en **bajo**, mientras E0 se hace **alta**, indicando que el codificador está habilitado pero ninguna de las líneas de entrada está activa.

Paso 5. Desconecte una línea de entrada cualquiera, por ejemplo D5, de tierra y conéctela a +9V. Observe lo que sucede en las salidas. Notará que GS, Q2 y Q0 se hacen **altas** mientras E0 y Q1 se hacen **bajas**. Veamos cómo se interpreta esta información.

El **alto** ó **1** en la línea GS, lo mismo que el **bajo** ó **0** en la línea E0, indican que existe por lo menos una línea de entrada activa (en este caso D5). La combinación de estados **101** de las líneas de salida Q2 (**alta**), Q1 (**baja**) y Q0 (**alta**), respectivamente, es el código que suministra el codificador 4532 para identificar la activación de la línea D5.

Desconecte la entrada D5 de +9V y conéctela de nuevo a tierra. Repita este mismo paso con las demás entradas (D0, D1, etc.). Observará que para cada una se genera un código diferente en las líneas Q2, Q1 y Q0 y que estos códigos están en perfecta concordancia con los establecidos en la tabla de verdad de la figura 185.

Paso 6. Para verificar la característica de prioridad, desconecte dos líneas de entrada cualquiera, por ejemplo, D3 y D5, de tierra y conéctelas a +5V. Observe lo que sucede en las líneas de salida Q2, Q1 y Q0. Notará que aparece el código Q2Q1Q0=**101**, correspondiente a la línea D5.

En otras palabras, el codificador ignora la activación de la línea D3 y sólo reconoce la de la línea D5. La razón es simple: la línea D5 es de mayor prioridad que la línea D3. Repita este mismo paso con dos o más líneas de entrada. Notará que siempre se codifica la línea de más alto orden.

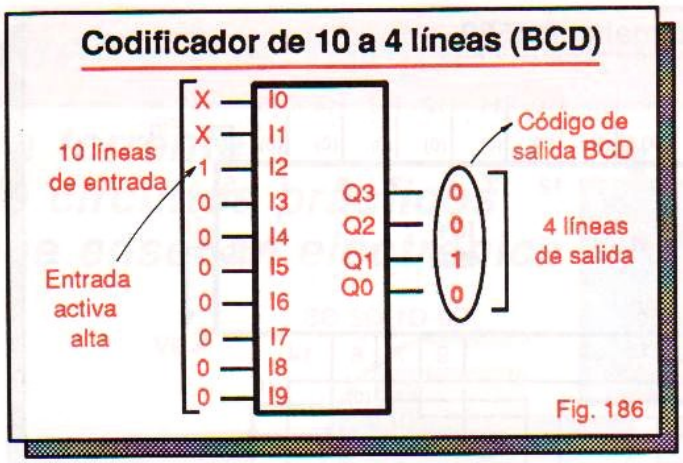
Es importante que usted haya comprendido bien este experimento, porque ilustra un procedimiento general que puede seguirse para analizar cualquier circuito combinatorio MSI desde el punto de vista de sus entradas y sus salidas. Toda la información que usted necesita conocer está consignada en la tabla de verdad del dispositivo.

La anterior es una de las características más importantes de los circuitos integrados que iremos encontrando a medida que avancemos en este curso. Todos se pueden tratar como *cajas negras*, es decir, como bloques que cumplen determinadas funciones, sin importar como lo hacen, es decir como están configurados internamente.

* * *

Codificadores de decimal a BCD

Los codificadores de decimal a BCD son codificadores de prioridad con 10 líneas de entrada y 4 líneas de salida (figura 186). Cuando se activa una de las líneas de entrada, en las 4 líneas de salida se refleja el código BCD correspondiente. Por ejem-



plo, a la línea I2 le corresponde el código BCD $Q_3Q_2Q_1Q_0$ = **0010**, a la línea I9 le corresponde el código BCD $Q_3Q_2Q_1Q_0$ = **1001**, etc. El código BCD se explica al comienzo de esta lección.

Existen varios circuitos integrados de mediana escala diseñados específicamente para generar códigos BCD. Uno de los más populares es el *chip* CMOS 40147 que se describe a continuación. La versión TTL del 40147 es el CI 74147.

El circuito integrado 40147

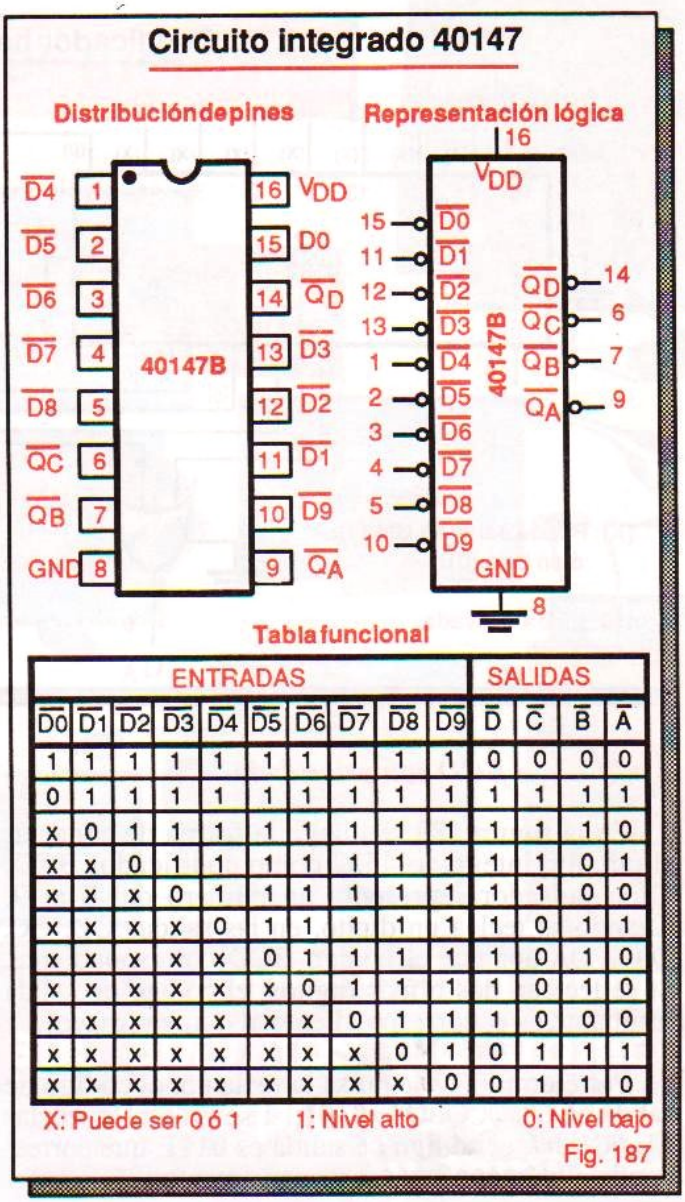
El circuito integrado 40147 es un codificador de prioridad con diez (10) líneas de entrada y cuatro (4) líneas de salida que suministra el código BCD correspondiente a la línea de más alto orden. En la figura 187 se muestra el diagrama de pines, el símbolo lógico y la tabla funcional de este *chip*.

Según la tabla de verdad de la figura 187, las entradas ($\overline{D0}$-$\overline{D9}$) y salidas ($\overline{QD}$, $\overline{QC}$, $\overline{QB}$ y $\overline{QA}$) del codificador son activas en **bajo** ó **0** lógico. Si ninguna de las líneas de entrada está activa (todas en **1**), las salidas permanecen normalmente en **bajo**. La entrada de más alta prioridad es la línea $\overline{D9}$ y la de más baja es $\overline{D0}$.

Un ejemplo típico de aplicación del circuito integrado 40147 es como codificador de 10 teclas. Cada tecla está asociada a un número entre 0 y 9. Al oprimir cualquiera de ellas, en las salidas del circuito se obtiene el código BCD correspondiente. Si se pulsan más de dos teclas al tiempo, se envía el código de la de más alto rango.

CIRCUITOS DE APLICACION

A continuación se presentan dos aplicaciones típicas del codificador de prioridad 4532 estudiado en esta lección. El primero es un codificador de 16 a 4 líneas o *hexadecimal* y el segundo un codificador de 10 a 4 líneas (BCD). Armelos en su *protoboard* y analice cómo funcionan.



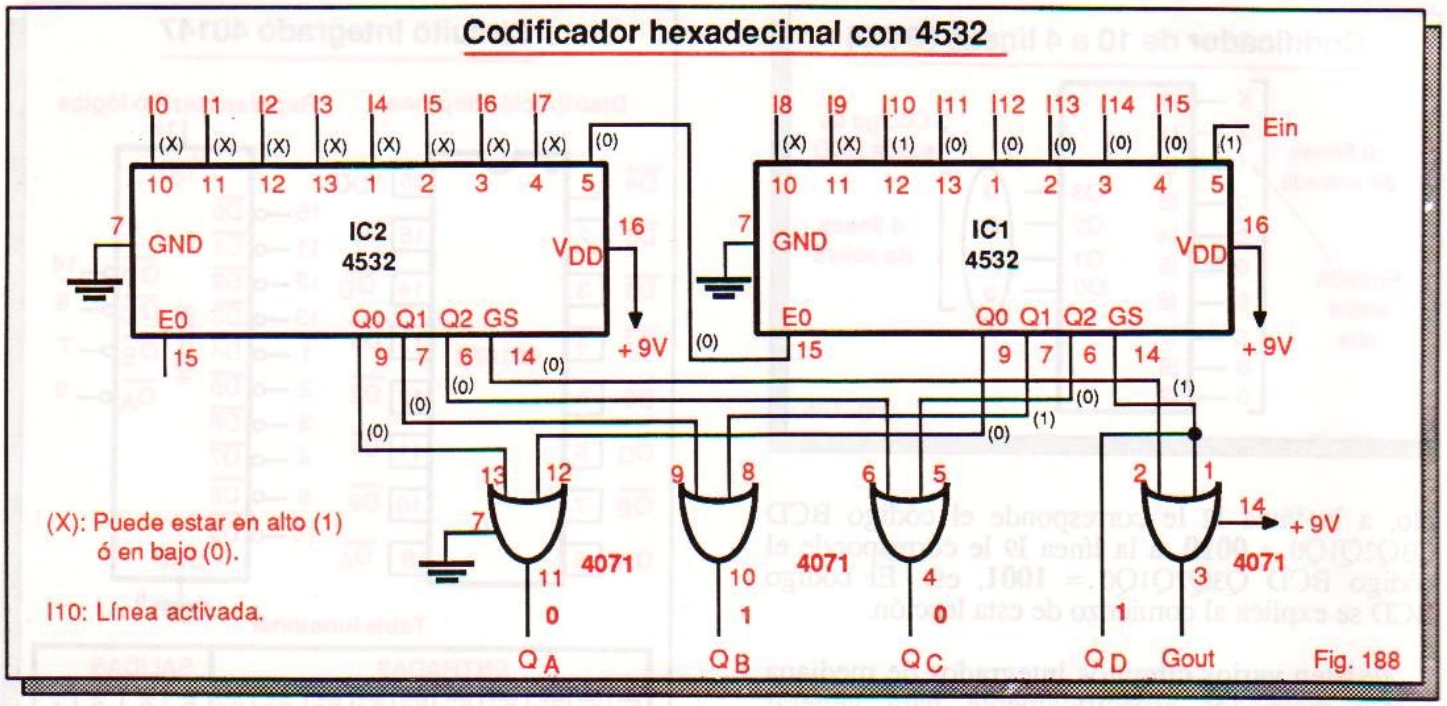
ENTRADAS										SALIDAS			
$\overline{D0}$	$\overline{D1}$	$\overline{D2}$	$\overline{D3}$	$\overline{D4}$	$\overline{D5}$	$\overline{D6}$	$\overline{D7}$	$\overline{D8}$	$\overline{D9}$	$\overline{D}$	$\overline{C}$	$\overline{B}$	$\overline{A}$
1	1	1	1	1	1	1	1	1	1	0	0	0	0
0	1	1	1	1	1	1	1	1	1	1	1	1	1
x	0	1	1	1	1	1	1	1	1	1	1	1	0
x	x	0	1	1	1	1	1	1	1	1	1	0	1
x	x	x	0	1	1	1	1	1	1	1	1	0	0
x	x	x	x	0	1	1	1	1	1	1	0	1	1
x	x	x	x	x	0	1	1	1	1	1	0	1	0
x	x	x	x	x	x	0	1	1	1	1	0	1	0
x	x	x	x	x	x	x	0	1	1	1	0	0	0
x	x	x	x	x	x	x	x	0	1	0	1	1	1
x	x	x	x	x	x	x	x	x	0	0	1	1	0

Codificador hexadecimal con prioridad

En la figura 188 se ilustra la forma de conectar dos codificadores 4532 en cascada para obtener un codificador de prioridad de 16 a 4 líneas. Las líneas de entrada están marcadas desde I_0 hasta I_{15}.La más alta prioridad corresponde a I_{15} y la más baja a I_0. Las líneas de salida son Q_D, Q_C, Q_B y Q_A.

La entrada E_{IN} es la línea general de habilitación del sistema y es activa en **alto**. Inhibe o permite la operación del codificador. La salida G_{OUT} es la línea selectora de grupo y es activa en **alto**. Indica si una o más entradas están activas (en **alto**).

Cuando se aplica un **1** lógico a una o más entradas, en las salidas Q_D a Q_A aparece un código de 4 *bits* que identifica la línea activada o la de mayor prioridad. Por ejemplo, si se activa la línea I_{10}, en las salidas $Q_DQ_CQ_BQ_A$ aparece el código **1010**, el cual identifica exclusivamente a esa línea.



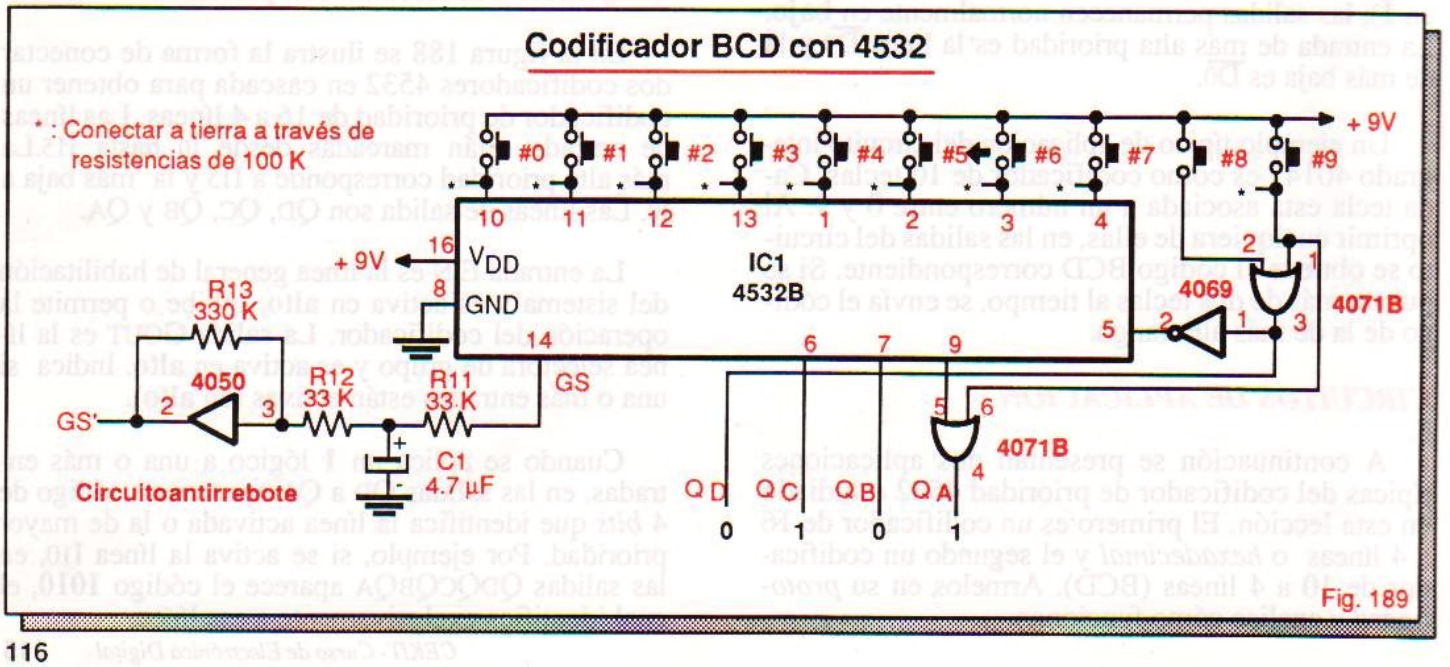
Codificador BCD con prioridad

En la figura 189 se ilustra la forma de conectar el circuito integrado 4532 como codificador BCD. Cada pulsador representa un número del 0 al 9. Cuando se teclea un dígito, en las salidas QD, QC, QB y QA aparece el código BCD correspondiente. Si se teclean dos o más dígitos, el código de salida resultante es el correspondiente al número mayor.

Por ejemplo, si se pulsa la tecla #5, el código de salida es QDQCQBQA=**0101**; si se pulsan las teclas #1, #6 y #7, el código de salida es **0111**, que corresponde al número 7, y así sucesivamente.

El codificador de la figura 189 posee también un circuito eliminador de rebote conectado a la salida GS (línea selectora de grupo). Cuando se pulsa una tecla, la salida GS se hace **alta** y se genera un código de salida. Sin embargo, este último no es confiable durante el período de rebote de la tecla y puede ser mal interpretado por los circuitos externos.

El circuito de antirrebote, constituido por R11, R12, R13, C1 y el buffer 4050, retarda durante algunos milisegundos la aparición de la señal GS, con el fin de que esta última sea activa sólo después de que ha terminado el período de rebote de la tecla. Esta estrategia es muy común en circuitos digitales.



El código de barras

El código de barras (figura A) es un grupo rectangular de líneas paralelas, con números impresos en la parte inferior, utilizado para identificar productos de todo tipo (ropa, alimentos, revistas, etc.) en cualquier parte del mundo. Este código proporciona información acerca del país de origen, el fabricante, el peso, etc. del producto.

Fig. A

El código de barras se denomina también *código universal de productos* o **UPC** (*universal product code*). Sin importar su complejidad, un UPC está formado por una sucesión de barras delgadas y gruesas (**1**'s y **0**'s) que representan un número de trece (13) cifras. Este número es algo así como la cédula de ciudadanía del producto.

Las tres primeras cifras identifican el país de origen y las cuatro siguientes el fabricante. Las cinco cifras restantes son propias del producto y especifican características como referencia, peso, talla, precio, etc. Con estas cinco cifras, el fabricante puede distinguir hasta cien mil artículos. La última cifra se utiliza para efectos de control.

En los supermercados y establecimientos comerciales donde se utiliza el sistema de identificación UPC, el código de barras del producto se hace pasar por un *escáner* o lector óptico situado en el punto de pago. Los circuitos digitales del escáner interpretan la información recibida y la trasmiten a un computador central (figura B).

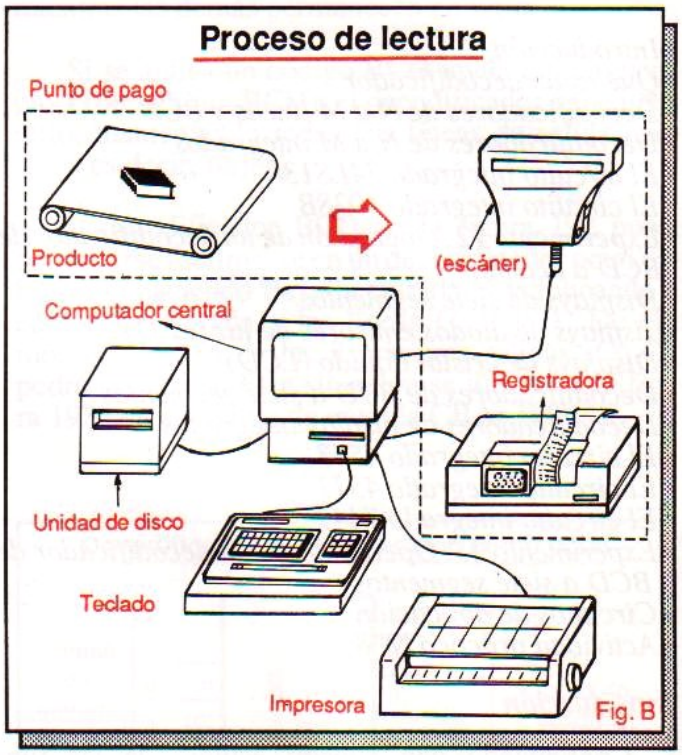


Fig. B

El computador central se programa para procesar la información anterior, de acuerdo con las necesidades del comerciante o del fabricante. Por ejemplo, puede utilizarse para agilizar la facturación, mantener actualizado los inventarios u obtener datos pormenorizados sobre la demanda y preferencia de los consumidores con relación a ciertos productos.

El código de barras es tan eficiente que se utiliza incluso para identificar equipaje de pasajeros en aeropuertos de mucho tráfico. Si una maleta se extravía en un viaje y aparece en otra parte del mundo, al pasar las barras por un lector óptico la aerolínea podrá identificar automáticamente a quién le corresponde y en qué ruta se extravió.

También se ha propuesto su utilización en la marcación de billetes, con el fin de poder seguirles el rastro. Esta medida contrarrestaría el llamado *lavado de dólares*. El código de barras se puede también emplear para identificar papeles como boletas, tiquetes, documentos, etc. y detectar su autenticidad

El principal promotor del código de barras a nivel mundial es la Asociación Europea de Numeración de Artículos (EAN). Este organismo cuenta con filiales en varios países, encargadas de asignar localmente el código UPC a fabricantes y comerciantes. Un ejemplo es el Instituto Colombiano de Codificación y Automatización Comercial (IAC).

Decodificadores

- *Introducción*
- *Qué es un decodificador*
- *Decodificadores de N a M líneas y BCD*
- *Decodificadores de N a M integrados*
- *El circuito integrado 74LS138*
- *El circuito integrado 4028B*
- *Experimento 12. Operación de un decodificador de BCD a decimal*
- *Displays de siete segmentos*
- *Displays de diodos emisores de luz (LED)*
- *Displays de cristal líquido (LCD)*
- *Decodificadores de BCD a siete segmentos*
- *Decodificadores de display integrados*
- *El circuito integrado 4543*
- *El circuito integrado 4511*
- *El circuito integrado 7447*
- *Experimento 13. Operación de un decodificador de BCD a siete segmentos*
- *Circuitos de aplicación*
- *Actividad práctica Nº 8*

Introducción

Continuando con nuestro estudio de las funciones lógicas combinatorias disponibles como circuitos integrados de mediana escala (MSI), en esta lección analizaremos los *decodificadores*. Un decodificador opera en forma inversa a un codificador, convirtiendo códigos binarios en información reconocible (letras, números, símbolos, señales de control, etc.).

Enfocaremos nuestra atención en los dos tipos más comunes de decodificadores: los lógicos y los de visualizadores. Los primeros se utilizan para identificar códigos binarios y los segundos para presentar información numérica o alfanumérica en *displays* de siete segmentos, pantallas de cristal líquido y otros dispositivos de salida.

Describiremos los circuitos integrados más representativos en cada caso, realizaremos varios experimentos con ellos y los utilizaremos en aplicaciones reales. Conoceremos qué son, cómo operan y cómo se utilizan los *displays* de siete segmentos, tanto en su versión LED (con diodos emisores de luz) como LCD (*displays* de cristal líquido).

Los decodificadores son uno de los dispositivos digitales más importantes, versátiles e interesantes. Se utilizan en todo tipo de aplicaciones digitales, incluyendo sistemas de microprocesador, circuitos de control, juegos de video, redes de trasmisión de datos, memorias, etc.

Qué es un decodificador

Un decodificador (figura 190) es un circuito lógico combinatorio que convierte códigos binarios en información reconocible (letras, números, símbolos, señales de control, etc.). En otras palabras, un decodificador identifica, reconoce o detecta un código particular, realizando la función contraria de un codificador.

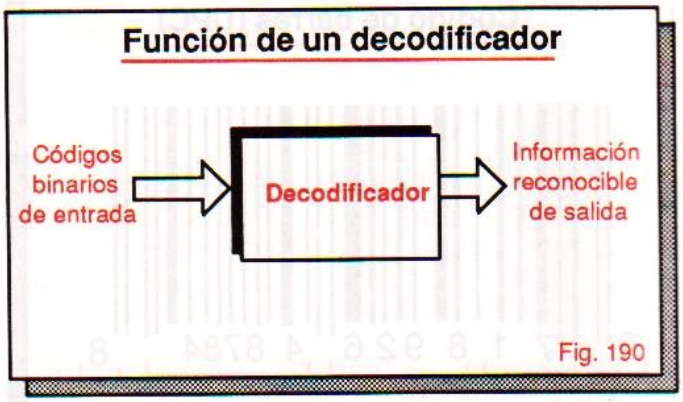


Fig. 190

Existen dos tipos de decodificadores: los lógicos y los controladores de *displays*. Los primeros activan solamente una de las líneas de salida en respuesta al código de entrada. Los segundos pueden activar más de una línea de salida, suministrando códigos especiales que controlan directamente *displays* de 7 segmentos y otros dispositivos visualizadores.

Comenzaremos analizando los decodificadores lógicos o de N a M líneas. Posteriormente estudiaremos los *displays* de 7 segmentos y los decodificadores utilizados para su manejo. Al final se proponen varios circuitos de aplicación útiles.

Decodificadores de N a M líneas y BCD

Los decodificadores de N a M líneas son circuitos lógicos combinatorios con un cierto número de líneas de entrada (N) y un cierto número de líneas de salida (M) que activan una o más salidas cuando en las entradas se aplica un código o una combinación específica de *bits*. Las salidas pueden ser activas en **alto** o en **bajo** dependiendo del diseño.

En la figura 191 se ilustra cómo opera un decodificador de N a M líneas. Con excepción de los decodificadores de BCD a decimal, el número de líneas de salida (M) es igual a 2^N, siendo N=1, 2, 3, etc.

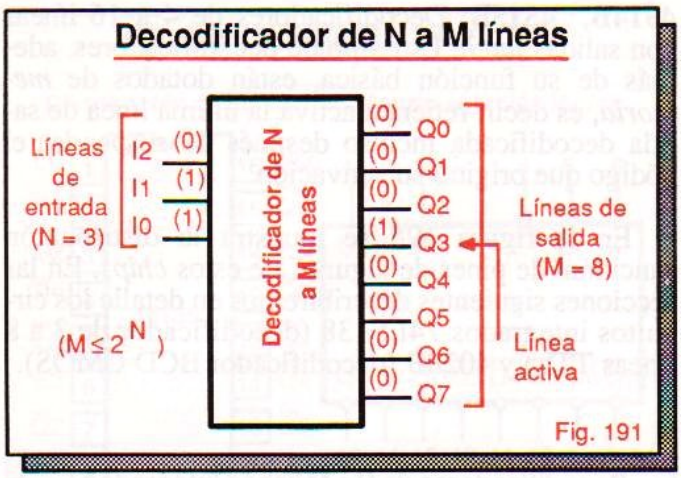


Fig. 191

el número de líneas de entrada. Por ejemplo, si N=3, entonces $M=2^3=2x2x2=8$, obteniéndose un decodificador octal o de 3 a 8 líneas.

En este caso, las líneas de entrada son I_2, I_1 e I_0 y las líneas de salida son Q_0, Q_1,..., hasta Q_7. Se supone que tanto las entradas como las salidas son activas en **alto**, pero éste no es el caso general. Si se aplica, por ejemplo, el código de entrada **011** (I_2 = **0**, I_1 = **1**, I_0 = **1**), se activa, en **alto**, únicamente la salida Q_3 y las demás permanecen en **bajo**.

El circuito de la figura 191 se designa también como *decodificador 1 de 8*, ya que sólo una de las 8 salidas es activa en un momento dado. Como es natural, no existen *decodificadores de prioridad*, porque es imposible tener aplicados al mismo tiempo dos códigos diferentes en las entradas.

Un caso particular y muy importante de decodificador de N a M líneas es el *decodificador de BCD a decimal* o de 4 a 10 líneas (figura 192). Este circuito combinatorio posee 4 líneas de entrada y 10 líneas de salida. Cuando se aplica en sus entradas un código BCD de 4 *bits*, se activa únicamente la línea de salida asociada a ese código.

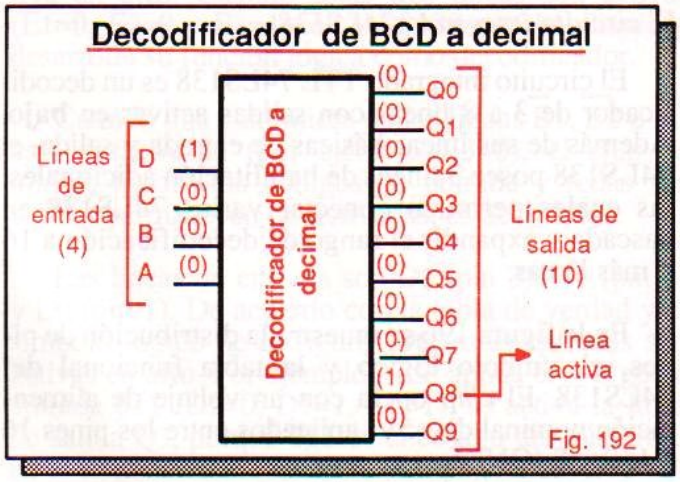


Fig. 192

Suponiendo que las salidas son activas en **alto**, lo anterior significa que si, por ejemplo, se aplica el código DCBA = **1000** (#8 en sistema BCD: ver tabla 9-3, página 110), sólo la línea Q_8 se hace **alta** mientras las demás permanecen en **bajo**.

Si se aplica un código BCD inválido, por ejemplo **1100** (#12 en BCD), el decodificador debe ignorarlo, manteniendo todas sus líneas de salida inactivas, es decir, **bajas**.

El decodificador BCD de la figura 192 puede convertirse fácilmente en un decodificador octal (3 a 8 líneas) haciendo **baja** la entrada D y aplicando el código de entrada a las líneas C, B y A. De este modo, sólo una de las 8 primeras salidas (Q_0-Q_7) podrá ser activa. Esta situación se ilustra en la figura 193 con el código de entrada CBA=**100** (4).

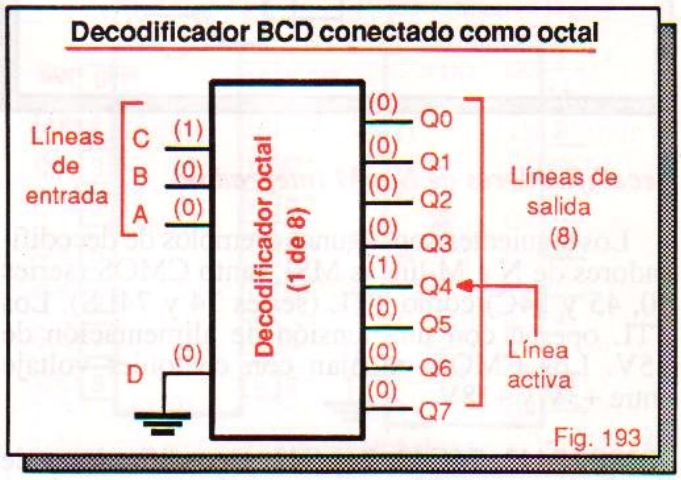


Fig. 193

Así como los codificadores, los decodificadores, por ser circuitos combinatorios, se pueden realizar en la práctica interconectando compuertas de pequeña escala (SSI). En la figura 194 se muestra como ejemplo un decodificador de 3 a 8 líneas con salidas activas en **bajo**, obtenido con inversores y compuertas NAND.

La situación ilustrada (*prueba de escritorio*) corresponde a la aplicación del código de entrada CBA=**110**. En este caso, la única salida activa o **baja** es $\overline{Q_6}$ mientras las otras permanecen inactivas, es decir, en **alto**. La razón es sencilla: todas las compuertas NAND están recibiendo por lo menos un **0** en sus entradas, a excepción de la #6.

Existen varios *chips* de mediana escala (MSI) disponibles como decodificadores de N a M líneas. A continuación se describen algunos de los más representativos. Como veremos en la lección 12, los decodificadores MSI, por su misma naturaleza, pueden operar también como *demultiplexores* o distribuidores de datos.

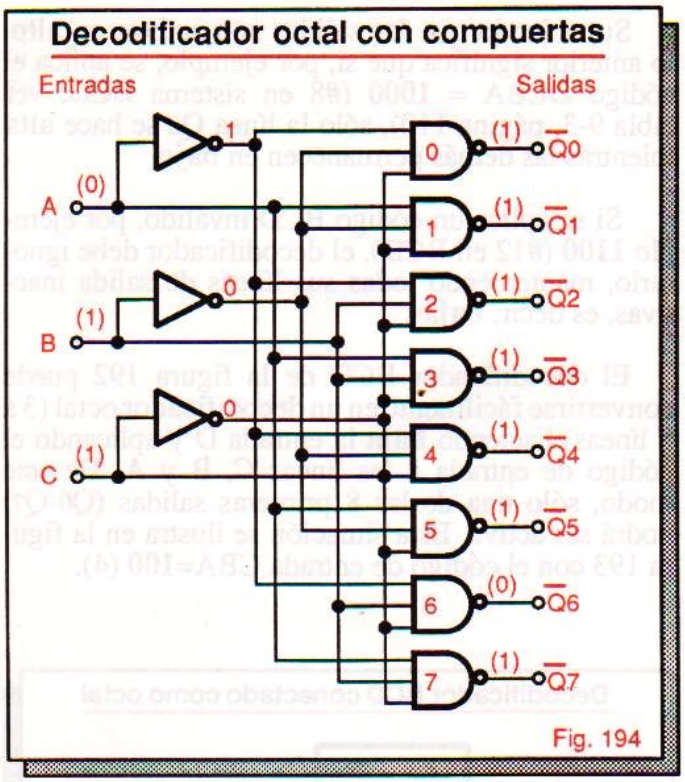


Fig. 194

Decodificadores de N a M integrados

Los siguientes son algunos ejemplos de decodificadores de N a M líneas MSI, tanto CMOS (series 40, 45 y 74C) como TTL (series 74 y 74LS). Los TTL operan con una tensión de alimentación de +5V. Los CMOS trabajan con cualquier voltaje entre +3V y +18V.

4028B, 7442, 74C42, 74LS42. Decodificadores de 4 a 10 líneas o BCD.

4555B, 4556B, 74LS139, 74155, 74LS155. Decodificadores *dobles* de 2 a 4 líneas. El término *doble* especifica que cada *chip* incorpora dos decodificadores de este tipo en una misma cápsula.

74156, 74LS156. Decodificadores dobles de 2 a 4 líneas con salidas de colector abierto. Este tipo de dispositivos, al igual que las compuertas de colector abierto, necesita de resistencias externas de *pull-up* en las salidas para desarrollar su lógica normal.

Las características generales de los dispositivos con salidas de colector abierto se explicaron en la lección 6. Los decodificadores con esta opción suministran mayores corrientes de salida que los decodificadores TTL convencionales y pueden manejar voltajes superiores al de alimentación. Para más detalles, ver páginas 58 a 60.

74154, 74C154. Decodificadores de 4 a 16 líneas.

74LS138, 74S138: Decodificadores de 3 a 8 líneas.

4514B, 4515B: Decodificadores de 4 a 16 líneas con salidas *latch*. Este tipo de decodificadores, además de su función básica, están dotados de *memoria*, es decir, retienen activa la última línea de salida decodificada incluso después de suspender el código que originó su activación.

En la figura 195 se muestra la distribución funcional de pines de algunos de estos *chips*. En las secciones siguientes describiremos en detalle los circuitos integrados 74LS138 (decodificador de 3 a 8 líneas TTL) y 4028B (decodificador BCD CMOS).

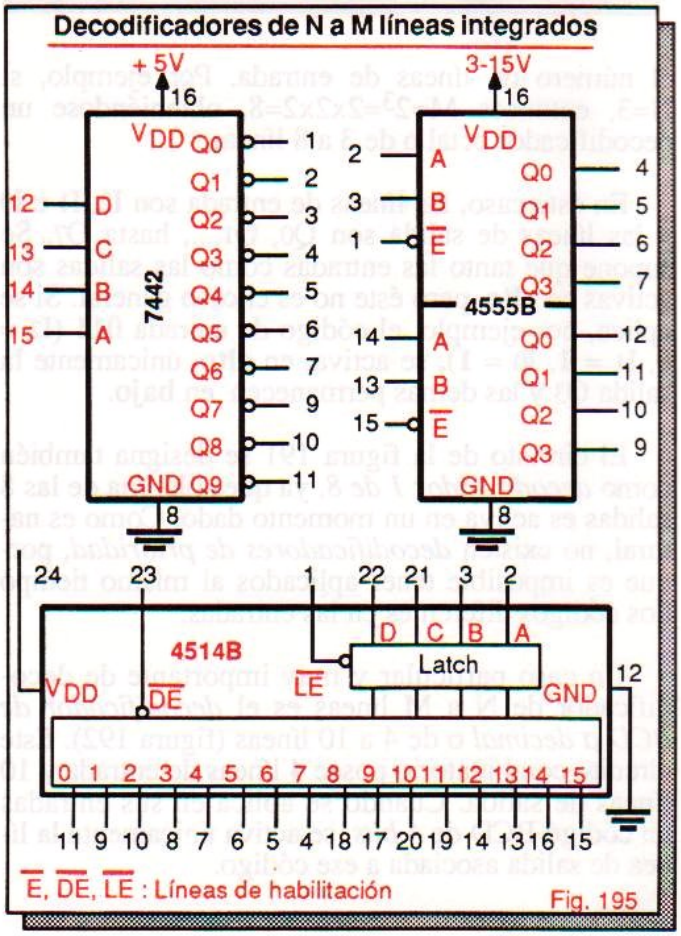


Fig. 195

El circuito integrado 74LS138

El circuito integrado TTL 74LS138 es un decodificador de 3 a 8 líneas con salidas activas en **bajo**. Además de sus líneas básicas de entrada y salida, el 74LS138 posee 3 líneas de habilitación adicionales, las cuales permiten conectar varios 74LS138 en cascada y expandir el rango de decodificación a 16 ó más líneas.

En la figura 196 se muestra la distribución de pines, el símbolo lógico y la tabla funcional del 74LS138. El *chip* opera con un voltaje de alimentación nominal de +5V, aplicados entre los pines 16 (Vcc) y 8 (GND).

Circuito integrado 74LS138

Distribución de pines **Representación lógica**

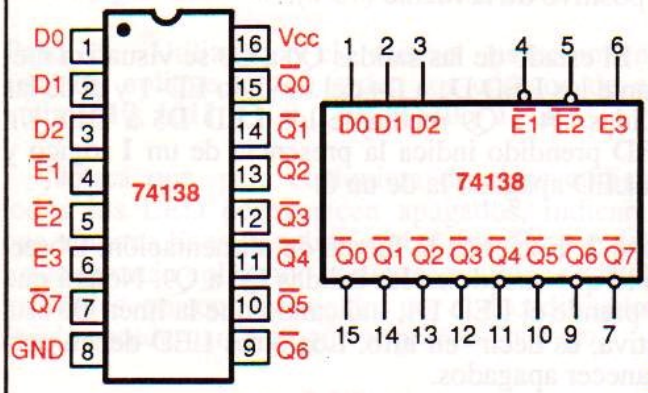


Tabla funcional

Entradas						Salidas Q							
$\overline{E1}$	$\overline{E2}$	E3	D0	D1	D2	$\overline{0}$	$\overline{1}$	$\overline{2}$	$\overline{3}$	$\overline{4}$	$\overline{5}$	$\overline{6}$	$\overline{7}$
1	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
X	X	0	X	X	X	1	1	1	1	1	1	1	1
0	0	1	0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	0	1	0	1	1	1	1	1	1
0	0	1	0	1	0	1	1	0	1	1	1	1	1
0	0	1	1	1	0	1	1	1	0	1	1	1	1
0	0	1	0	0	1	1	1	1	1	0	1	1	1
0	0	1	1	0	1	1	1	1	1	1	0	1	1
0	0	1	0	1	1	1	1	1	1	1	1	0	1
0	0	1	1	1	1	1	1	1	1	1	1	1	0

X = Puede ser 0 ó 1

Fig. 196

Las entradas $\overline{E1}$ (pin 4), $\overline{E2}$ (pin 5) y E3 (pin 6) son líneas de habilitación. $\overline{E1}$ y $\overline{E2}$ son activas en **bajo**, como lo sugieren el símbolo lógico y las barras sobre sus letras nemotécnicas. La línea E3 es activa en **alto**. Cuando estas tres líneas son activas ($\overline{E1}$=**0**, $\overline{E2}$=**0** y E3=**1**), el 74LS138 está habilitado y desarrolla su función lógica como decodificador.

Cuando una cualquiera de las líneas $\overline{E1}$, $\overline{E2}$ ó E3 está desactivada (por ejemplo E3=**0**), el *chip* se inhibe, ignora los códigos de entrada y todas sus salidas permanecen desactivadas, es decir **altas**.

Las líneas de entrada son D2 (pin 3), D1 (pin 2) y D0 (pin 1). De acuerdo con la tabla de verdad y el símbolo lógico de la figura 196, estas entradas son activas en **alto**. Por ejemplo, si se aplica el código de entrada **011** (D2=0, D1=1, D0=1), se activa la línea de salida Q3, porque **011** es el código del número 3 en el sistema octal (ver tabla 9-1, página 109).

Las líneas de salida son $\overline{Q0}$ (pin 15), $\overline{Q1}$ (pin 14), $\overline{Q2}$ (pin 13), $\overline{Q3}$ (pin 12), $\overline{Q4}$(pin 11), $\overline{Q5}$ (pin 10), $\overline{Q6}$ (pin 9) y $\overline{Q7}$ (pin 7). Todas estas salidas son activas en **bajo**. Por ejemplo, si se aplica el código de entrada **011**, la línea $\overline{Q3}$ se hace baja (**0**) mientras las otras permanecen inactivas, en **1**.

El circuito integrado 4028B

El circuito integrado 4028B es un decodificador de BCD a decimal con salidas activas en **alto** que responde a códigos binarios de entrada de 4 *bits* desde **0000** (0) hasta **1001** (9). Para códigos superiores, las salidas Q0 a Q7 son siempre **bajas**. En la figura 197 se muestran la distribución de pines, el símbolo lógico y la tabla de verdad de este *chip*.

Circuito integrado 4028B

Distribución de pines **Representación lógica**

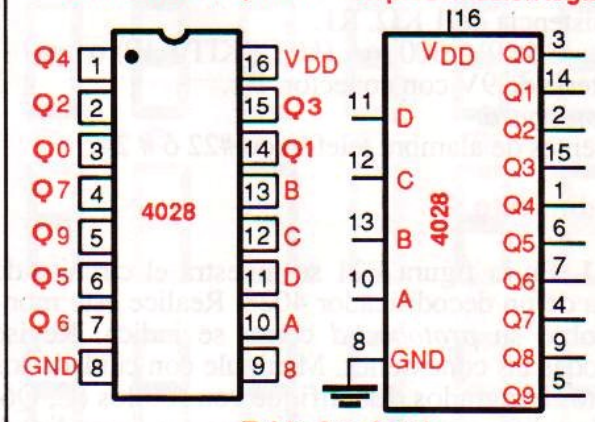


Tabla funcional

D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	x	0
1	0	1	1	0	0	0	0	0	0	0	0	0	x
1	1	0	0	0	0	0	0	0	0	0	0	x	0
1	1	0	1	0	0	0	0	0	0	0	0	0	x
1	1	1	0	0	0	0	0	0	0	0	0	x	0
1	1	1	1	0	0	0	0	0	0	0	0	0	x

x: Puede ser 0 ó 1

Fig. 197

El 4028B puede también utilizarse como decodificador de 3 a 8 líneas (octal), conectando permanentemente la entrada D (pin 11) a nivel **bajo** (0) y aplicando el código de entrada a las líneas C (pin 12), B (pin 13) y A (pin 10). En esta circunstancia, las salidas Q8 (pin 9) y Q9 (pin 5) siempre permanecerán desactivadas, en **0**.

EXPERIMENTO 12

Operación de un decodificador de BCD a decimal

Objetivos

• Verificar experimentalmente la operación de un decodificador de 4 a 10 líneas o BCD.

• Familiarizarse con el manejo del código BCD.

Materiales y herramientas necesarios

1 circuito integrado 4028B (decodificador de BCD a decimal). IC1.
1 circuito integrado 4069B (6 inversores). IC2.
1 módulo ED-1 (4 monitores lógicos). D1-D4.
6 diodos emisores de luz (LED). D5-D10.
1 resistencia de 1 KΩ. R1.
1 fuente de 9V, 300 mA (*kit* CEKIT K10) o una batería de 9V con conector. B1.
1 *protoboard*.
Puentes de alambre telefónico #22 ó # 24.

Procedimiento

Paso 1. En la figura E21 se muestra el circuito de prueba de un decodificador 4028. Realice este montaje sobre su *protoboard* como se indica. Revise bien todas las conexiones. Manipule con cuidado los circuitos integrados. Identifique con rótulos (C, Q6, etc.) las diferentes líneas para mayor comodidad. Utilice alambres de colores y puentes cortos.

Las líneas D, C, B y A están conectadas inicialmente a tierra y por tanto cada una recibe un **bajo** ó **0**. Para aplicar un **alto** (**1**) en una entrada, conéctela al positivo de la fuente (+9V).

El estado de las salidas Q0 a Q3 se visualiza mediante los LED D1 a D4 del módulo ED-1 y el de las salidas Q4 a Q9 mediante los LED D5 a D10. Un LED prendido indica la presencia de un **1** lógico y un LED apagado la de un **0**.

Paso 2. Encienda la fuente de alimentación. Observe lo que sucede en las salidas Q0 a Q9. Notará que se prende el LED D1, indicando que la línea Q0 está activa, es decir en **alto**. Los otros LED deben permanecer apagados.

Lo anterior sucede porque, con todas las entradas en **bajo**, el decodificador recibe el código de entrada DCBA=**0000** y lo reconoce, activando la línea Q0.

Paso 3. Desconecte la entrada A (pin 10 del 4028) de tierra y conéctela a +9V. De este modo estará aplicando el código de entrada DCBA=**0001**. Notará que sólo se prende el LED D2, indicando que la línea Q1 está activa (**alta**).

Paso 4. Conecte las líneas D, C, B y A a tierra o al positivo de la fuente, según corresponda, y aplique, en su orden, los códigos de entrada **0010**, **0011**, **0100**, **0101**, **0110**, **0111**, **1000** y **1001**. Observe lo que sucede en cada caso.

Notará que con **0010** se prende el LED D3, con **0011** se prende el LED D4 y así sucesivamente, has-

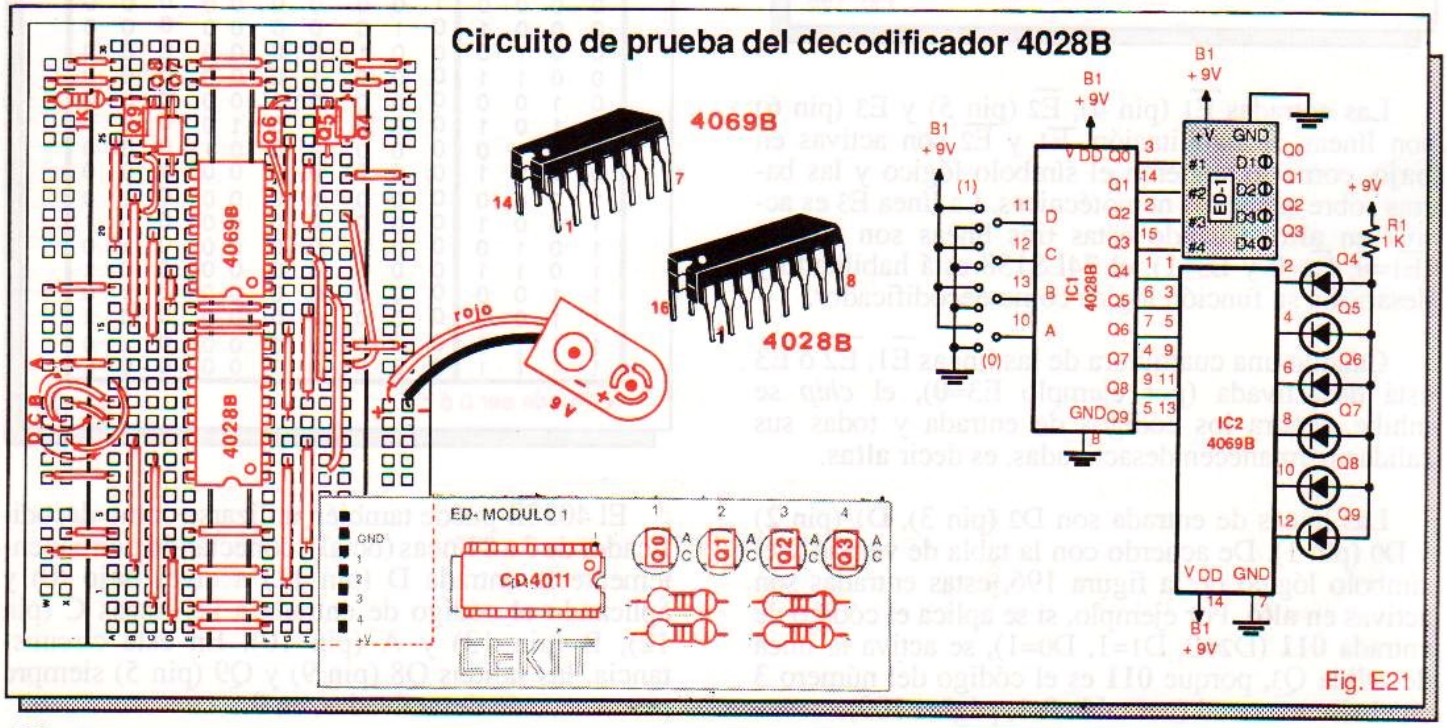


Fig. E21

ta el código **1001**, el cual prende el LED D9. Para familiarizarse con el código BCD, asocie mentalmente cada línea de salida activada (Q0, Q1, etc.) con el dígito decimal (0, 1, etc.) correspondiente.

Paso 5. Utilizando el mismo procedimiento anterior, aplique, en su orden los códigos de entrada **1010, 1011, 1100, 1101, 1110** y **1111**.

Notará que, para cualquiera de estos códigos, todos los LED permanecen apagados, indicando que ninguna línea de salida está activa. Esto se debe a que se están aplicando códigos inválidos en BCD, los cuales no son reconocidos por el decodificador. Puede suceder también que se prenda D8 ó D9.

* * *

Displays de siete segmentos

El *display* de siete segmentos (figura 198) es uno de los dispositivos más utilizados en los circuitos digitales para visualizar números y otros caracteres. Cada segmento está hecho de un material que emite luz o se oscurece cuando circula a través de él una corriente de pequeña intensidad.

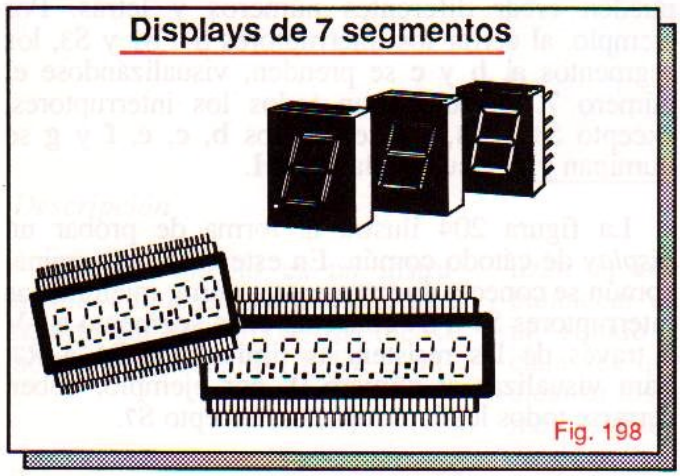


Fig. 198

Los segmentos se organizan y se designan como se muestra en la figura 199. Para visualizar un número cualquiera, por ejemplo 5, deben iluminarse ciertos segmentos (**a**, **f**, **g**, **c** y **d**, en este caso) mientras los otros (**b** y **e**) deben permanecer apagados. La única excepción es el número 8, el cual exige la iluminación de todos los segmentos.

Con un *display* de siete segmentos es posible también generar algunas letras y algunos caracteres no numéricos (figura 200). Para representar la letra "E", por ejemplo, se necesita que todos los segmentos estén iluminados, con excepción de **b** y **c**.

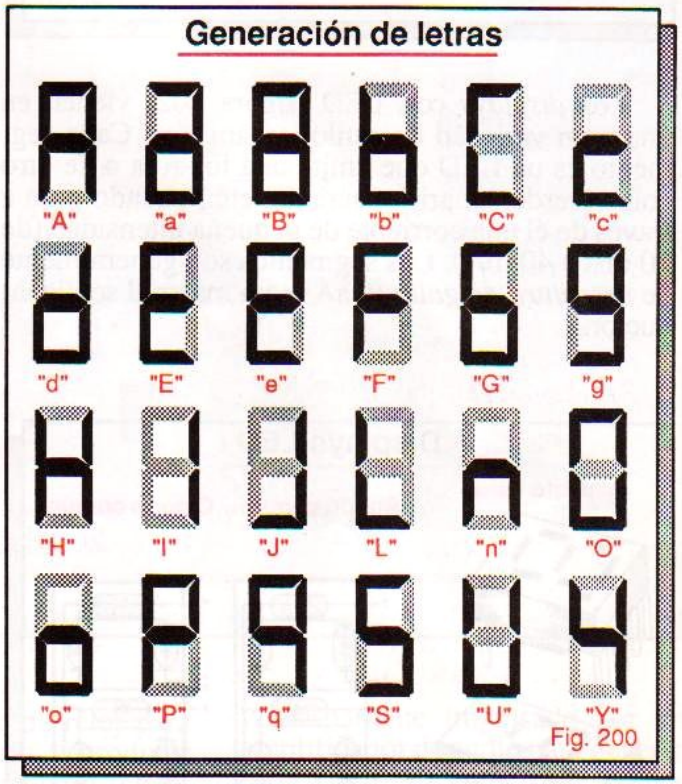
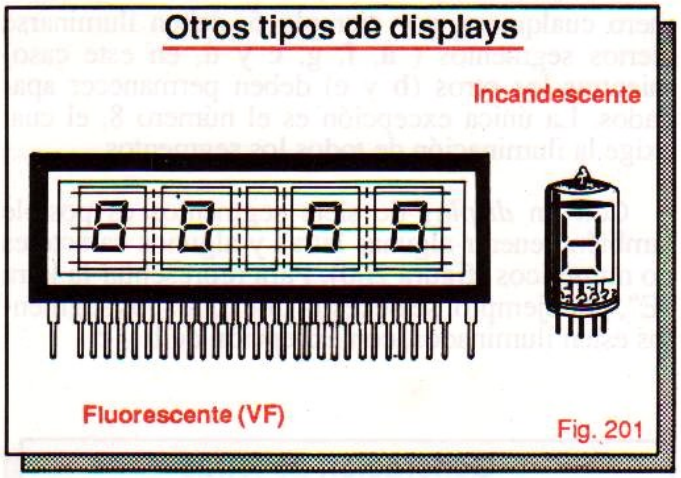


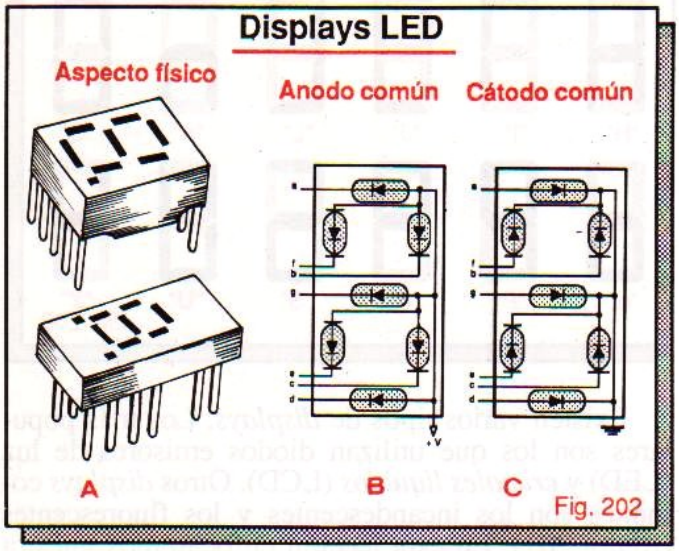
Fig. 200

Existen varios tipos de *displays*. Los más populares son los que utilizan diodos emisores de luz (LED) y *cristales líquidos* (LCD). Otros *displays* comunes son los incandescentes y los fluorescentes (figura 201). En esta lección enfocaremos nuestra atención en los dos primeros. Antes de los *displays*, era muy común el uso de *tubos Nixie*.

Fig. 199

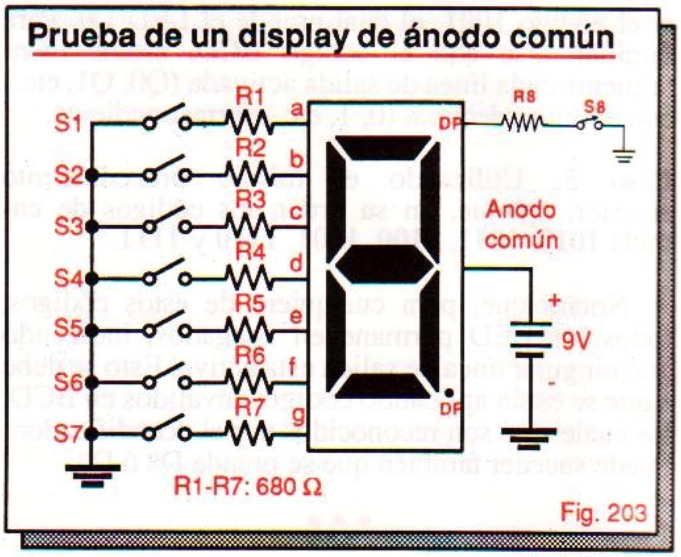


Los *displays* con LED (figura 202) vienen en una gran variedad de estilos y tamaños. Cada segmento es un LED que emite una luz roja o de otro color (verde, amarilla, naranja, etc.) cuando pasa a través de él una corriente de pequeña intensidad (de 10 mA a 40 mA). Los segmentos son generalmente de *arseniuro de galio* (GaAs), un material semiconductor.



Los *displays* con LED pueden ser de *ánodo común* o de *cátodo común*. En el primer caso (figura 202B), todos los ánodos están conectados internamente a un punto común y todos los cátodos están libres. En el segundo (figura 202C), están conectados entre sí los cátodos mientras los ánodos quedan libres. El ánodo común se conecta a +V y el cátodo común a tierra.

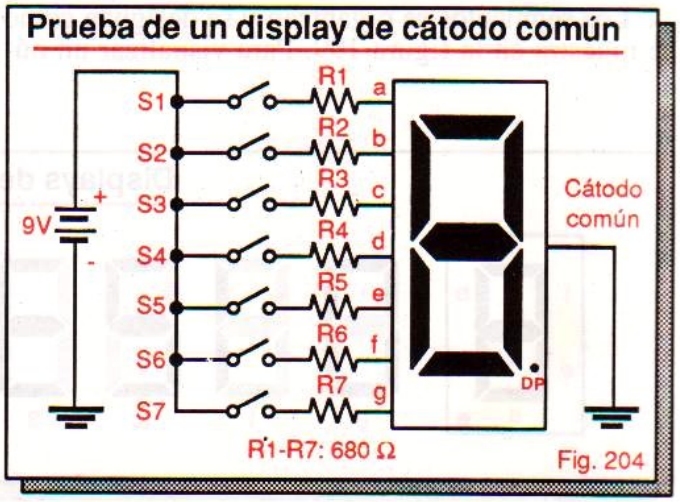
En la figura 203 se indica la forma de probar un *display* de ánodo común típico. Los interruptores S1 a S7 conectan individualmente a tierra cada cátodo a través de las resistencias R1 hasta R7. Observe que el ánodo común está conectado directamente al positivo de la fuente.



Con todos los interruptores abiertos, ninguno de los segmentos se ilumina y el *display* permanece en blanco. Al cerrar cualquier interruptor, circula una corriente a través del segmento correspondiente y éste se ilumina. El interruptor S8 maneja el punto decimal (DP), una característica adicional presente en la mayoría de *displays* modernos.

Combinando el estado de los interruptores se pueden crear diferentes números y letras. Por ejemplo, al cerrar los interruptores S1, S2 y S3, los segmentos **a**, **b** y **c** se prenden, visualizándose el número **7**. Si se cierran todos los interruptores, excepto S1 y S4, los segmentos **b**, **c**, **e**, **f** y **g** se iluminan y se visualiza la letra **H**.

La figura 204 ilustra la forma de probar un *display* de cátodo común. En este caso, el terminal común se conecta directamente a tierra, mientras los interruptores S1 a S7 conectan cada segmento a +V a través de las resistencias limitadoras R1 a R7. Para visualizar el número 0, por ejemplo, deben cerrarse todos los interruptores, excepto S7.



Los *displays* LED ofrecen las ventajas de ser visibles en la oscuridad y muy flexibles en cuanto a su uso. Sin embargo, tienden a consumir mucha corriente (de 10 mA a 40 mA por segmento) y su lectura no es nítida en presencia de luz ambiente intensa. Los *displays* de cristal líquido (LCD) que veremos en seguida solucionan estos inconvenientes.

Displays de cristal líquido (LCD)

Los *displays* de cristal líquido (LCD) de siete segmentos (figura 205) operan bajo un principio diferente al de los *displays* LED. Cada segmento está hecho de un fluido viscoso que normalmente es trasparente, pero se opaca (aparece oscuro) cuando se energiza mediante un pequeño voltaje de corriente alterna de baja frecuencia.

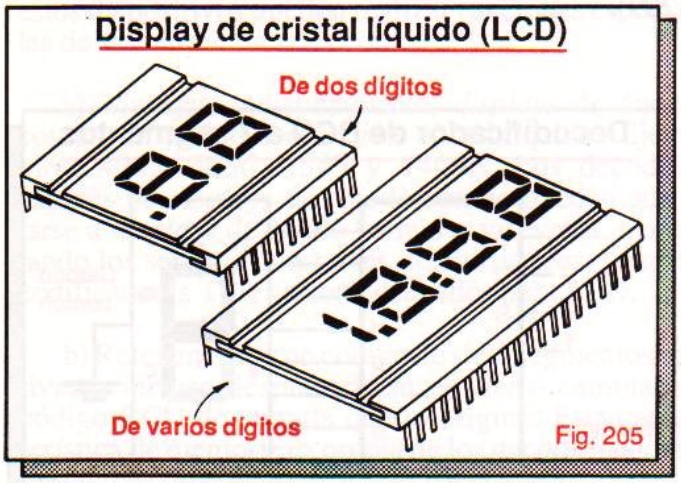


Fig. 205

El voltaje alterno de excitación es generalmente una onda cuadrada de 3V a 15V de amplitud y de 25 Hz a 60 Hz de frecuencia. Se aplica entre el pin de acceso al segmento (a, b, c, etc.) y un pin especial llamado *backplane* (léase *bacplein*), que sustituye el terminal común (ánodo o cátodo) de los *displays* LED convencionales.

En la figura 206 se ilustra la estructura interna y el principio de funcionamiento de un *display* de cristal líquido. En contraste con los *displays* LED, los LCD no generan luz sino que simplemente controlan la luz incidente. La clave de su operación es un fluido especial llamado *cristal líquido* colocado en *sandwich* entre dos láminas trasparentes.

Sobre la lámina superior se forman los segmentos del *display*, los cuales se metalizan para permitir que puedan ser controlados externamente. La lámina inferior o *backplane* actúa como una superficie reflectora de luz y también está metalizada.

En condiciones normales, las moléculas de cristal líquido están alineadas o *polarizadas*. Cuando

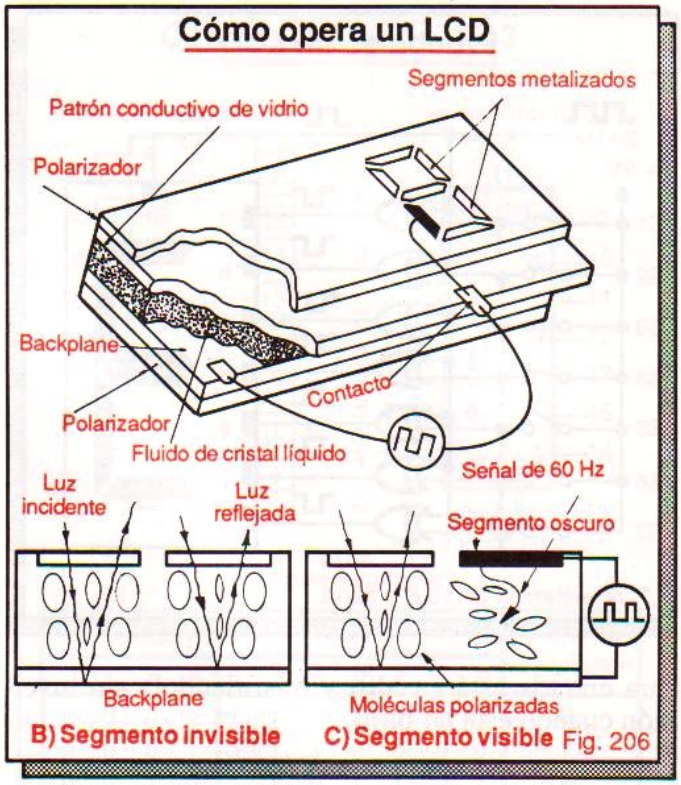


Fig. 206

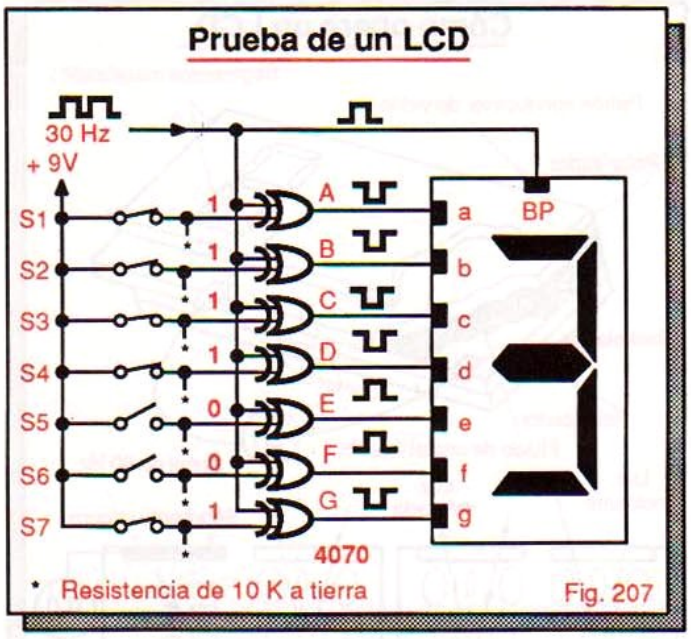
incide la luz en el sistema, esta pasa a través de las moléculas del fluido, se refleja en el *backplane* y retorna a la superficie sin sufrir cambio alguno. Como resultado, el segmento permanece brillante y aparece invisible al ojo humano.

Cuando se aplica un voltaje alterno entre el segmento y el *backplane*, las moléculas se dispersan y absorben la luz incidente, es decir, no la dejan pasar y por tanto el *backplane* no la refleja. Como resultado, el segmento aparece oscuro. El mismo principio se aplica para hacer visible cualquier otro segmento y visualizar así números, letras, etc.

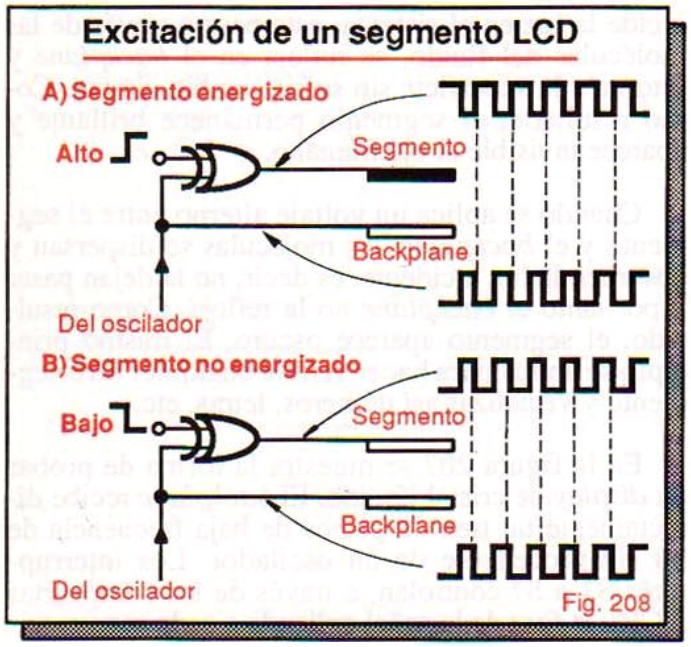
En la figura 207 se muestra la forma de probar un *display* de cristal líquido. El *backplane* recibe directamente un tren de pulsos de baja frecuencia de 30 Hz procedente de un oscilador. Los interruptores S1 a S7 controlan, a través de las compuertas XOR, la *fase* de la señal aplicada a cada segmento.

Para que un segmento se oscurezca y sea visible, la señal aplicada al mismo debe estar desfasada con respecto a la del *backplane*. Es decir, si esta última es **alta (1)**, la del segmento debe ser **baja (0)** y viceversa. Esto se consigue aplicando un nivel **alto** a la entrada de la compuerta XOR que controla ese segmento en particular (figura 208).

En otras palabras, la señal aplicada al segmento debe ser el inverso o complemento de la señal aplicada al *backplane*. Recuerde que una compuerta XOR actúa como un inversor controlado, invirtiendo la señal aplicada a una de sus entradas cuando la



otra entrada está en **alto** y trasfiriéndola sin inversión cuando está en **bajo**.



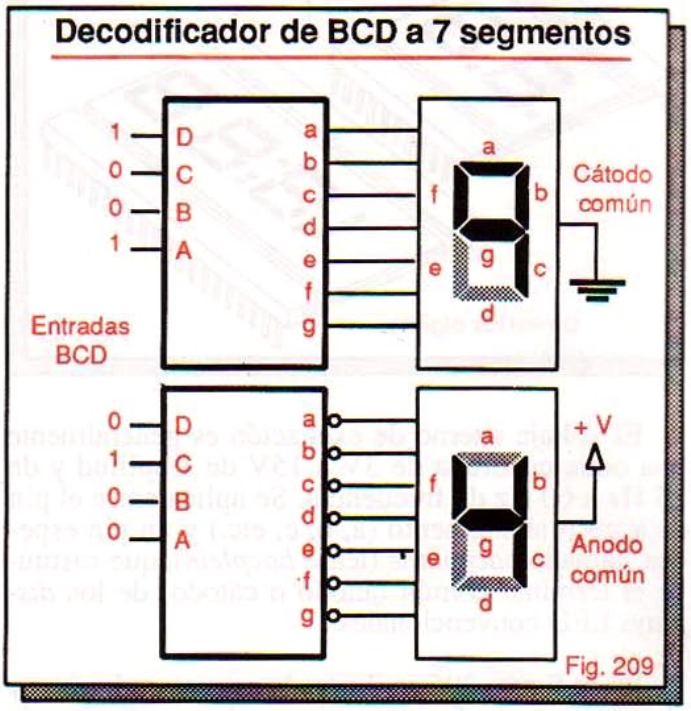
Para visualizar el número 3, por ejemplo, deben cerrarse todos los interruptores, excepto S5 y S6. De este modo, las compuertas A, B, C, D y G reciben un **alto** en una de sus entradas y aplican una señal invertida o fuera de fase a los segmentos **a, b, c, d** y **g** del *display*. Los segmentos **e** y **f** reciben una señal en fase y, por tanto, permanecen brillantes.

Los LCD se utilizan extensamente en relojes, calculadoras, termómetros, instrumentos y otras aplicaciones digitales. Su mayor ventaja es el bajo consumo de corriente. Además, son más económicos y flexibles que sus contrapartes LED y pueden ser leídos en presencia de luz brillante. Sin embargo, presentan algunos inconvenientes.

En primer lugar, un LCD no puede ser leído en la oscuridad. Por esta razón, algunos *displays* de este tipo incluyen una lámpara incandescete miniatura. En segundo lugar, necesitan de una fuente externa de pulsos para operar. En tercer lugar, son muy sensibles a las bajas temperaturas. Además, son muy delicados y tienden a ser lentos.

Decodificadores de BCD a siete segmentos

En los circuitos de las figuras 203, 204 y 207, se utilizan interruptores mecánicos para conectar y desconectar los segmentos del *display* y visualizar así cualquier número entre 0 y 9. En la práctica, esta función se realiza electrónicamente empleando un *decodificador de BCD a siete segmentos* (figura 209).



Un decodificador de BCD a siete segmentos posee 4 líneas de entrada (D, C, B y A) y siete líneas de salida (a, b, c, d, e, f y g). El dispositivo acepta en sus entradas un código BCD de 4 *bits* y lo convierte en un código de 7 *bits* que al excitar un *display* visualiza el dígito decimal correspondiente.

Las salidas de un decodificador de BCD a siete segmentos pueden ser activas en **alto** o en **bajo** dependiendo del tipo de *display* utilizado. En un decodificador de ánodo común, las salidas son activas en **bajo** y en uno de cátodo común son activas en **alto**. Los decodificadores para LCD entregan trenes de pulsos en fase o fuera de fase.

Decodificadores de BCD a siete segmentos integrados

Existen varios decodificadores MSI de BCD a 7 segmentos diseñados específicamente para manejar *displays* de ánodo común, de cátodo común y/o de cristal líquido. Los siguientes son algunos ejemplos:

4055, 4056, 4543: Decodificadores para *displays* de cristal líquido.

4511, 7448, 74LS48, 74C48, 8368: Decodificadores para *displays* de cátodo común.

7447, 74LS47, 74LS247, 8374: Decodificadores para *displays* de ánodo común.

Además de su función básica (convertir códigos BCD en códigos de siete segmentos), la mayoría de estos dispositivos pueden realizar funciones especiales de visualización tales como:

a) Manejar, indistintamente, *displays* de ánodo común, de cátodo común y de cristal líquido. Ejemplos: 4055, 4056, 4543 y 74C48. Los decodificadores de *displays* de cátodo común pueden adaptarse a *displays* de ánodo común o viceversa, manejando los segmentos a través de transistores. Los decodificadores TTL no son adecuados para LCD.

b) Retener el último código de siete segmentos activado, incluso después de suspender o cambiar el código BCD de entrada que lo originó. Esta característica de memoria es propia de los decodificadores tipo *latch* como el 4056, el 4511 y el 4543.

c) Generar códigos de siete segmentos y caracteres especiales cuando se aplican códigos BCD de entrada inválidos (**1010**, **1011**, etc.). Ejemplos: 4055, 4056, 7447, 7448, 8368 y 8374.

d) Probar individualmente cada segmento del *display*, controlar su brillo o borrar la información visualizada, es decir, dejar el *display* en blanco. Ejemplos: 4511, 4543, 7447 y 7448.

En las siguientes secciones analizaremos en detalle los circuitos integrados 4543, 4511 y 7447. En el experimento 13 comprobaremos en la práctica cómo trabaja y se utiliza un decodificador de BCD a siete segmentos representativo. Al final de esta lección se describen algunos circuitos de aplicación.

El circuito integrado 4543

El **4543** (figura 210) es un decodificador de BCD a 7 segmentos tipo *latch*, diseñado originalmente para manejar *displays* LCD. El código de entrada se aplica a las líneas DCBA (pines 2 al 5) y el de salida se obtiene en las líneas abcdefg (pines 9 al 15).

Circuito integrado 4543

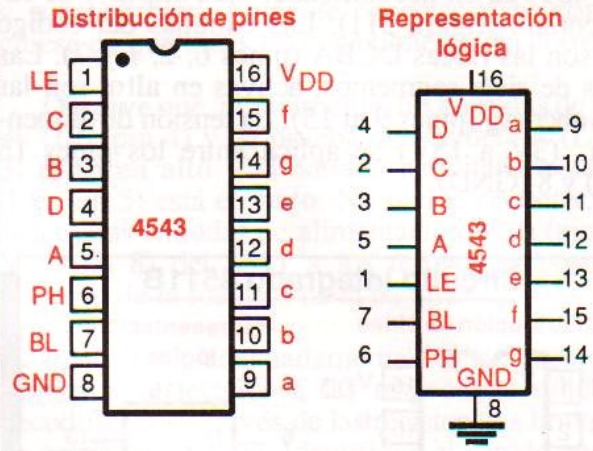


Tabla funcional *

Entradas				Salidas							Caracter visualizado
D	C	B	A	a	b	c	d	e	f	g	
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	1	0	1	1	9
1	0	1	0	0	0	0	1	1	1	0	□
1	0	1	1	0	1	1	0	1	1	1	□
1	1	0	0	1	1	0	0	1	1	1	□
1	1	0	1	1	1	1	0	1	1	1	□
1	1	1	0	0	0	0	0	0	0	1	□
1	1	1	1	0	0	0	0	0	0	0	□

(*): LE = 1, BL = 0, PH = 0
□: Display en blanco

Fig. 210

La tensión de alimentación se aplica entre los pines 16 (VDD) y 8 (GND). La función *latch* la proporciona la línea $\overline{LE}$ (pin 1). Cuando $\overline{LE}$=**1**, se habilita la decodificación y cuando $\overline{LE}$=**0**, se inhibe, quedando almacenado el último código BCD seleccionado. El 4543 puede manejar también *displays* de ánodo común y de cátodo común.

Para *displays* de ánodo común, la línea PH (pin 6) debe ser de nivel **alto** (**1**) y para *displays* de cátodo común debe ser de nivel **bajo** (**0**). Para *displays* LCD, debe aplicarse en esta entrada un tren de pulsos de baja frecuencia (30 Hz a 200 Hz).

La línea de borrado BL (*blanking*, pin 7), inhibe la visualización cuando recibe un nivel **alto**. En estas circunstancias no se ilumina segmento alguno.

El circuito integrado 4511

El **4511** es un decodificador para *displays* de cátodo común (figura 211). Las entradas del código BCD son las líneas DCBA (pines 6, 2, 1 y 7). Las salidas de siete segmentos, activas en **alto**, son las líneas abcdefg (pines 9 al 15). La tensión de alimentación (3V a 15V) se aplica entre los pines 16 (VDD) y 8 (GND).

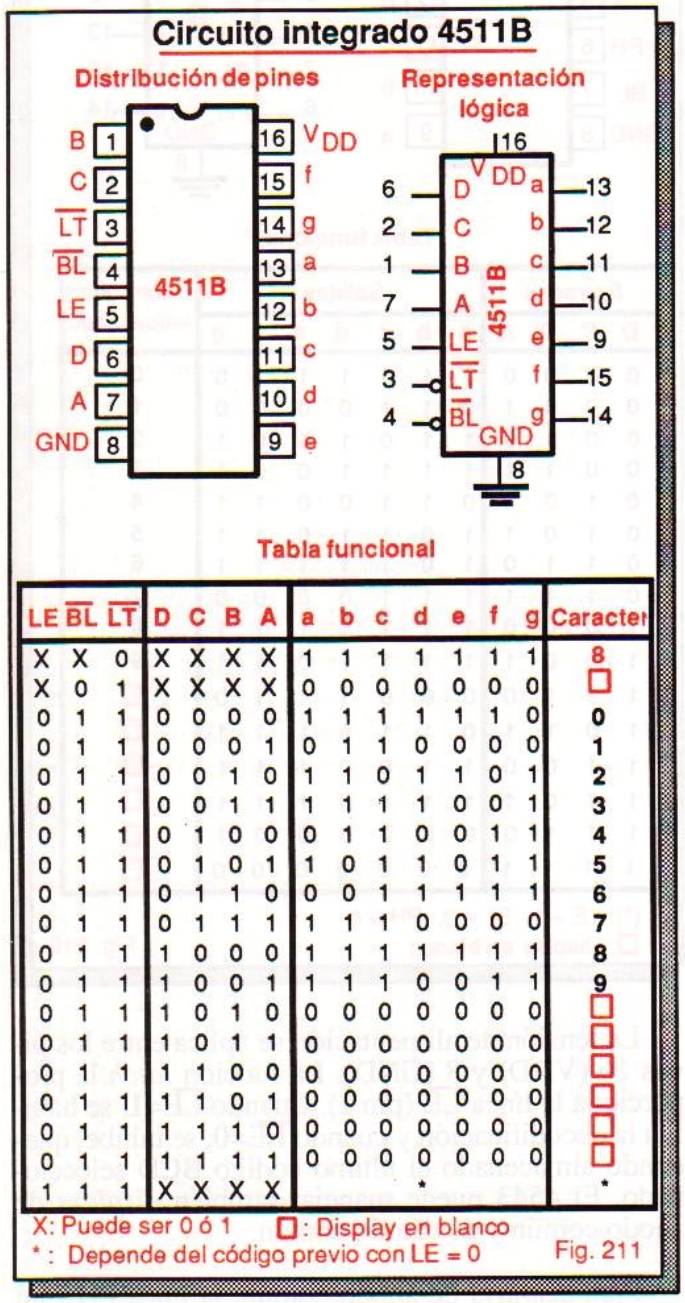


Tabla funcional

LE	BL	LT	D	C	B	A	a	b	c	d	e	f	g	Caracter
X	X	0	X	X	X	X	1	1	1	1	1	1	1	8
X	0	1	X	X	X	X	0	0	0	0	0	0	0	□
0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	1	0	0	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4
0	1	1	0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	0	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	□
0	1	1	1	0	1	1	0	0	0	0	0	0	0	□
0	1	1	1	1	0	0	0	0	0	0	0	0	0	□
0	1	1	1	1	0	1	0	0	0	0	0	0	0	□
0	1	1	1	1	1	0	0	0	0	0	0	0	0	□
0	1	1	1	1	1	1	0	0	0	0	0	0	0	□
1	1	1	X	X	X	X				*				*

X: Puede ser 0 ó 1 □: Display en blanco
*: Depende del código previo con LE = 0

Fig. 211

El 4511 es del tipo *latch*. Esta función de memoria la provee la entrada LE (pin 5). Cuando LE=**0**, se habilita la decodificación y en las salidas aparece el código de 7 segmentos correspondiente al código BCD de entrada. Cuando LE=**1**, la decodificación se inhibe, el *chip* ignora las entradas BCD y en las salidas permanece el último código seleccionado.

La entrada $\overline{LT}$ (*lamp test*, pin 3) se utiliza para probar los segmentos del *display*. Cuando $\overline{LT}$=**0**, las salidas se hacen **altas** y se iluminan todos los segmentos, visualizándose el número 8. Si un segmento no prende, lo más probable es que esté defectuoso. Normalmente, $\overline{LT}$ debe ser **1**.

La entrada BL (*blanking*, pin 4) provee la función de borrado. Cuando $\overline{BL}$=**0** y $\overline{LT}$=**1**, ningún segmento se ilumina y el *display* permanece en blanco. Normalmente, $\overline{BL}$ debe ser **1**. Esta línea se utiliza también para controlar el *display* por pulsos. Este método elimina la necesidad de resistencias limitadoras de corriente en serie con cada segmento.

Para códigos BCD inválidos, el 4511 no provee decodificación y el *display* permanece en blanco. Otros decodificadores, como el 7447 que veremos a continuación, muestran caracteres especiales. El 4511 es funcionalmente equivalente al decodificador TTL 7448, excepto que este último no posee la característica de almacenar códigos.

El circuito integrado 7447

El **7447** (figura 212) es un decodificador para *displays* de ánodo común con salidas de colector abierto activas en **bajo**. Las líneas $\overline{LT}$ y $\overline{BL}$ cumplen las mismas funciones que en el 4511. Para códigos BCD inválidos se visualizan caracteres especiales.

La línea $\overline{RBI}$ (pin 5) se utiliza para omitir la presentación del número cero (0). Cuando RBI=**0** y el código de entrada es **0000**, el display se borra.

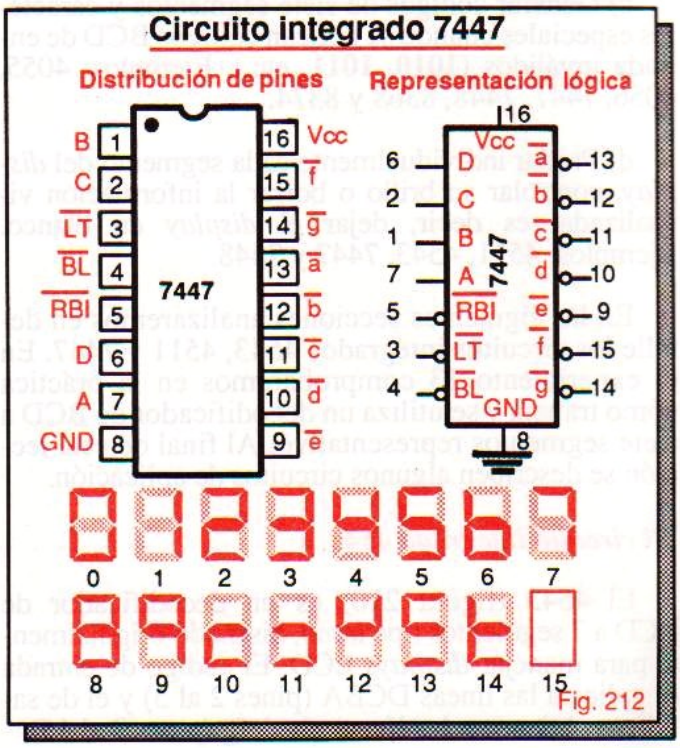


Fig. 212

EXPERIMENTO 13

Operación de un decodificador de BCD a siete segmentos

Objetivos

- Verificar experimentalmente la operación de un decodificador de BCD a siete segmentos con memoria.
- Familiarizarse con la utilización de *displays* tipo LED y con la interpretación numérica del código BCD.
- Aprender a identificar el terminal común y los segmentos de *displays* desconocidos.

Materiales y herramientas necesarios

1 circuito integrado 4511B (decodificador CMOS de BCD a 7 segmentos). IC1
1 *display* de siete segmentos de cátodo común LTS315 o similar. DISP1.
8 resistencias de 330 Ω, 1/2 W
1 fuente de 9V, 300 mA (*kit* CEKIT K10) o una batería alcalina de 9V con conector. B1.
1 *protoboard.*

Procedimiento

Paso 1. Arme el circuito de la figura E22 en su *protoboard*. Las entradas DCBA aplican el código BCD de entrada a los pines 6, 2, 1 y 7 del 4511, respectivamente. Los pines 13, 12, 11, 10, 9 y 15 excitan, en su orden, los segmentos a, b, c, d, e, f y g del *display*. Antes de conectar la batería, asegúrese de que todas las conexiones estén correctas.

Observe que, inicialmente, las entradas de borrado ($\overline{BL}$, pin 4) y de prueba de segmentos ($\overline{LT}$, pin 3) están en **alto** y la entrada habilitadora de *latch* (LE, pin 5) está en **bajo**. No olvide conectar, en su orden, las entradas de alimentación VDD (pin 16) y Vss (pin 8) del 4511 a los terminales positivo y negativo de la fuente o de la batería.

Identifique adecuadamente los segmentos del *display* y conéctelos a las respectivas salidas del decodificador a través de las resistencias limitadoras de corriente R1 a R7. Identifique el cátodo común y conéctelo directamente al negativo de la fuente. La localización de estos pines difiere de un *display* a otro. La distribución indicada es la del LTS315.

La resistencia R8 y el punto decimal del display (DP, pin 9) forman un monitor lógico que puede utilizarse para chequear el estado de las diferentes entradas y salidas del circuito. El punto prendido indica la presencia de un nivel **alto** (**1**) y apagado la de un nivel **bajo** (**0**).

Si utiliza otra referencia de *display* y desconoce la distribución de pines, utilice una batería de 9V y una resistencia de 1KΩ en serie para identificar el cátodo, como se muestra en la figura E23. Conecte el terminal negativo de la batería a un extremo de la resistencia y el positivo a un pin cualquiera del *display*, por ejemplo el #1.

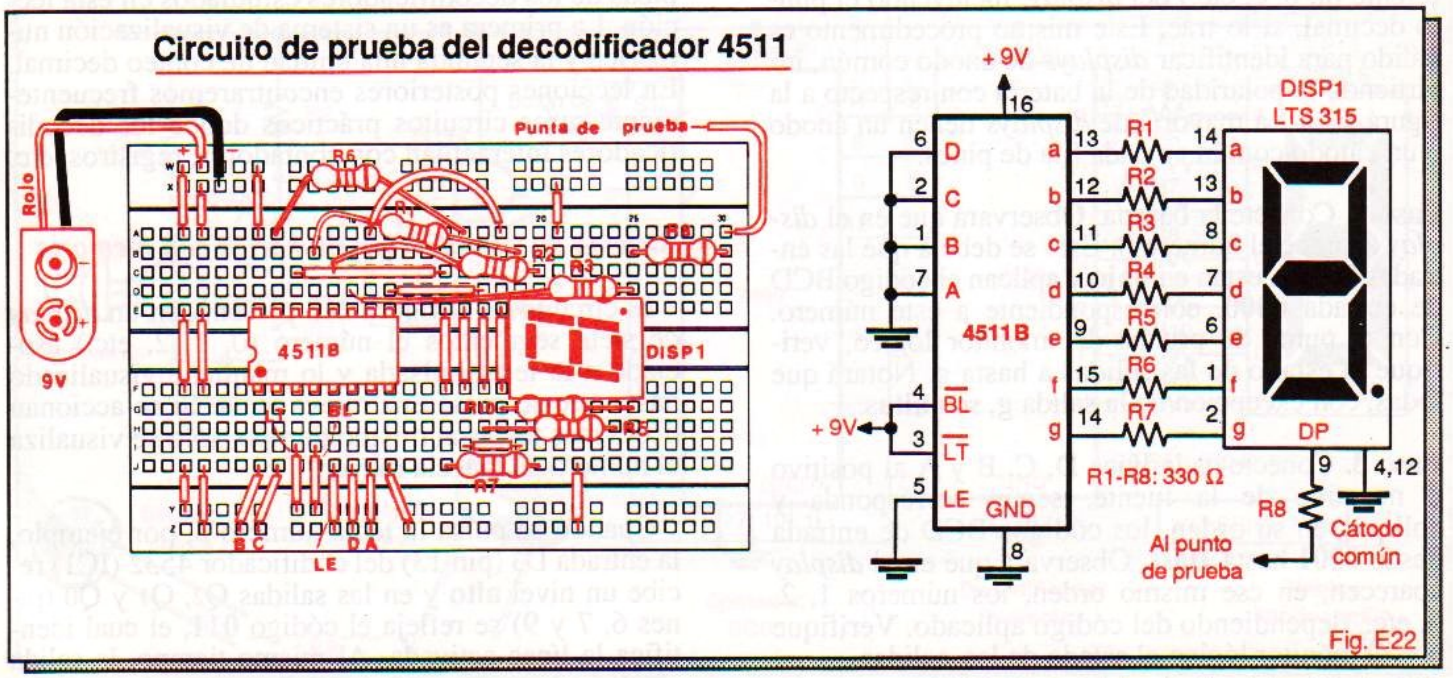


Fig. E22

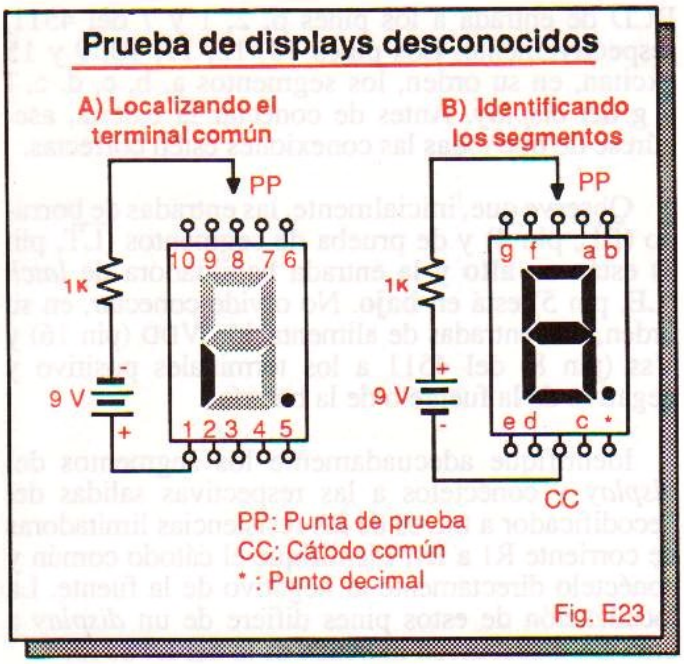


Fig. E23

Con el extremo libre de la resistencia toque cada uno de los pines restantes hasta que se prenda un segmento cualquiera: el pin que produce el encendido es el cátodo. Si no se prende segmento alguno, el cátodo será el pin conectado al terminal positivo de la batería. Verifíquelo cambiando este último de lugar y repitiendo la prueba.

Una vez localizado el cátodo común, la identificación de los pines de acceso de cada segmento es muy fácil. Desconecte la batería, conecte el terminal positivo a un extremo de la resistencia y el negativo al cátodo. Con el extremo libre de la resistencia, toque cada uno de los pines restantes.

En cada ocasión debe prenderse un segmento diferente (a, b, c, etc.) del *display*, incluyendo el punto decimal, si lo trae. Este mismo procedimento es válido para identificar *displays* de ánodo común, invirtiendo la polaridad de la batería con respecto a la figura E23. La mayoría de *displays* tienen un ánodo o un cátodo común en cada fila de pines.

Paso 2. Conecte la batería. Observará que en el *display* aparece el número 0. Esto se debe a que las entradas DCBA están en **bajo** y aplican el código BCD de entrada **0000**, corrrespondiente a este número. Con la punta de prueba del monitor lógico, verifique el estado de las salidas a hasta g. Notará que todas, con excepción de la salida g, son **altas**.

Paso 3. Conecte cada línea D, C, B y A al positivo o negativo de la fuente, según corresponda y aplique, en su orden, los códigos BCD de entrada desde **0001** hasta **1001**. Observará que en el *display* aparecen, en ese mismo orden, los números 1, 2, 3, etc., dependiendo del código aplicado. Verifique con el monitor lógico el estado de las salidas.

Paso 4. Aplique en las líneas DCBA los códigos BCD inválidos desde **1010** hasta **1111**. Observará que no se prende segmento alguno, indicando que el decodificador no reconoce estos códigos.

Paso 5. Para probar la función de memoria, aplique un código BCD cualquiera, por ejemplo, **1100**, y observe el dígito visualizado (6, en este caso). Desconecte la línea LE de tierra y conéctela al positivo. A continuación, aplique en las entradas un código diferente, por ejemplo **1001** (9).

Notará que el decodificador ignora este último código y mantiene visualizado el dígito previo (6). Ensaye con otros códigos. Notará que mientras la línea LE esté conectada al positivo (en **alto**), la información original (6) no desaparece.

Paso 6. Para probar la función de borrado, conecte nuevamente la línea LE a tierra, aplique un código de entrada cualquiera válido y observe la lectura del *display*. Desconecte la línea $\overline{BL}$ (pin 4) del positivo y conéctela a tierra. Notará que el dígito previamente visualizado se borra y el *display* queda en blanco, es decir todos los segmentos se apagan.

Paso 7. Para probar la función de prueba de segmentos, desconecte la línea $\overline{LT}$ (pin 3) del positivo y conéctela a tierra. Observará que, sin importar el estado de las otras entradas, se iluminan todos los segmentos y se visualiza el número 8, indicando que el *display* está en buen estado.

* * *

CIRCUITOS DE APLICACION

A continuación se presentan dos aplicaciones típicas de los decodificadores estudiados en esta lección. La primera es un sistema de visualización numérica y la segunda una unidad de conteo decimal. En lecciones posteriores encontraremos frecuentemente otros circuitos prácticos donde los decodificadores interactúan con contadores, registros, etc.

Sistema de visualización numérica con memoria

El circuito de la figura 213 presenta en un *display* de siete segmentos el número (0, 1, 2, etc.) asociado a la tecla pulsada y lo mantiene visualizado hasta que se pulse una nueva tecla. Si se accionan dos o más teclas al mismo tiempo, sólo se visualiza el número de la tecla mayor.

Cuando se pulsa la tecla número 3, por ejemplo, la entrada D3 (pin 13) del codificador 4532 (IC1) recibe un nivel **alto** y en las salidas Q2, Q1 y Q0 (pines 6, 7 y 9) se refleja el código **011**, el cual identifica la línea activada. Al mismo tiempo, la salida

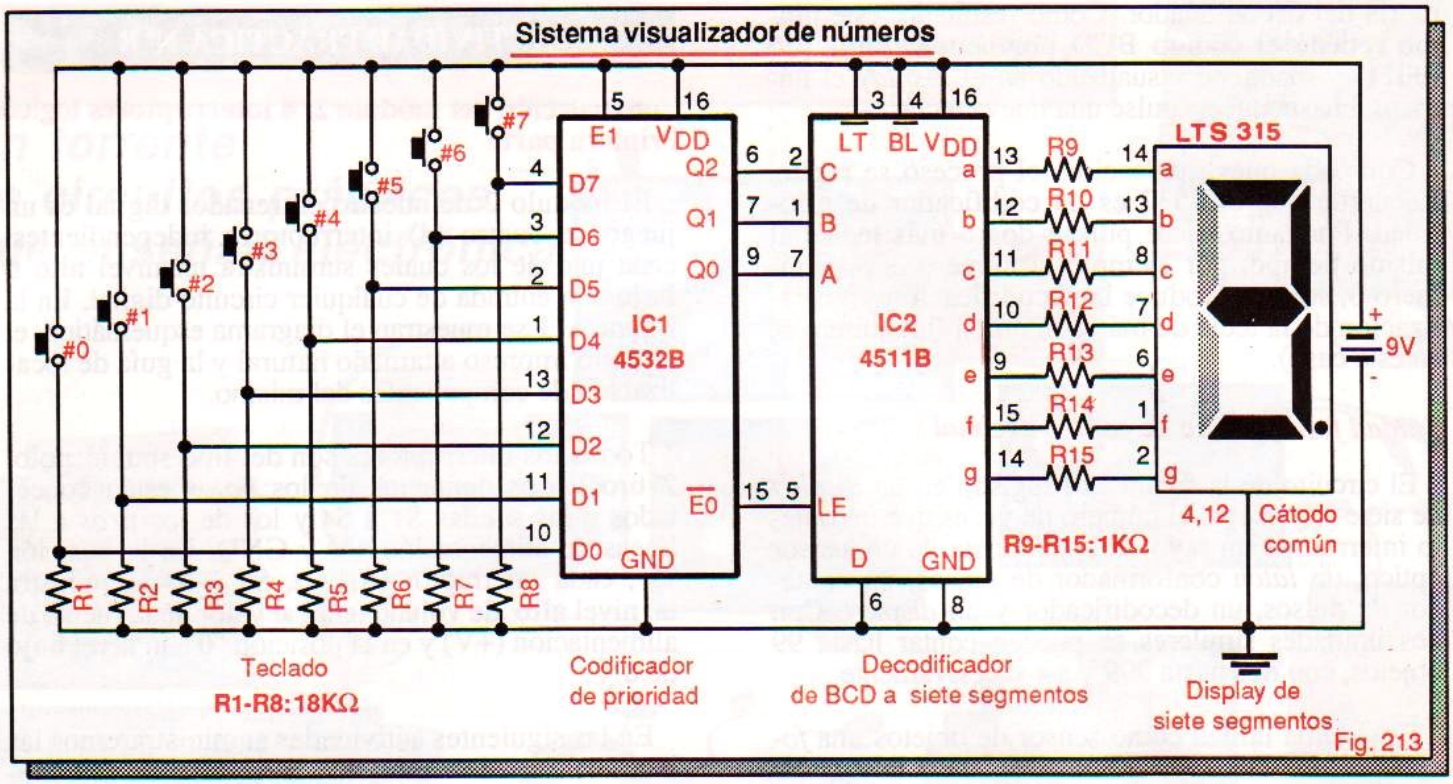


Fig. 213

$\overline{E0}$ (pin 15) se hace **baja** y aplica este nivel **bajo** a la entrada LE (pin 5) del decodificador 4511B (IC2).

Con la línea LE **baja**, el decodificador reconoce el código BCD **0011** aplicado a sus entradas D, C, B y A (pines 6, 2, 1 y 7) y produce en sus salidas a, b, d, e, f y g (pines 9 al 14) el código **1111001**. Este código excita los segmentos *a*, *b*, *c*, *d* y *g* del *display* y se visualiza el número 3, que es precisamente el número de la tecla pulsada.

Cuando la tecla número 3 se libera, el código **0011** desaparece de las salidas del codificador pero su salida $\overline{E0}$ se hace **alta** y habilita el *latch* o me-

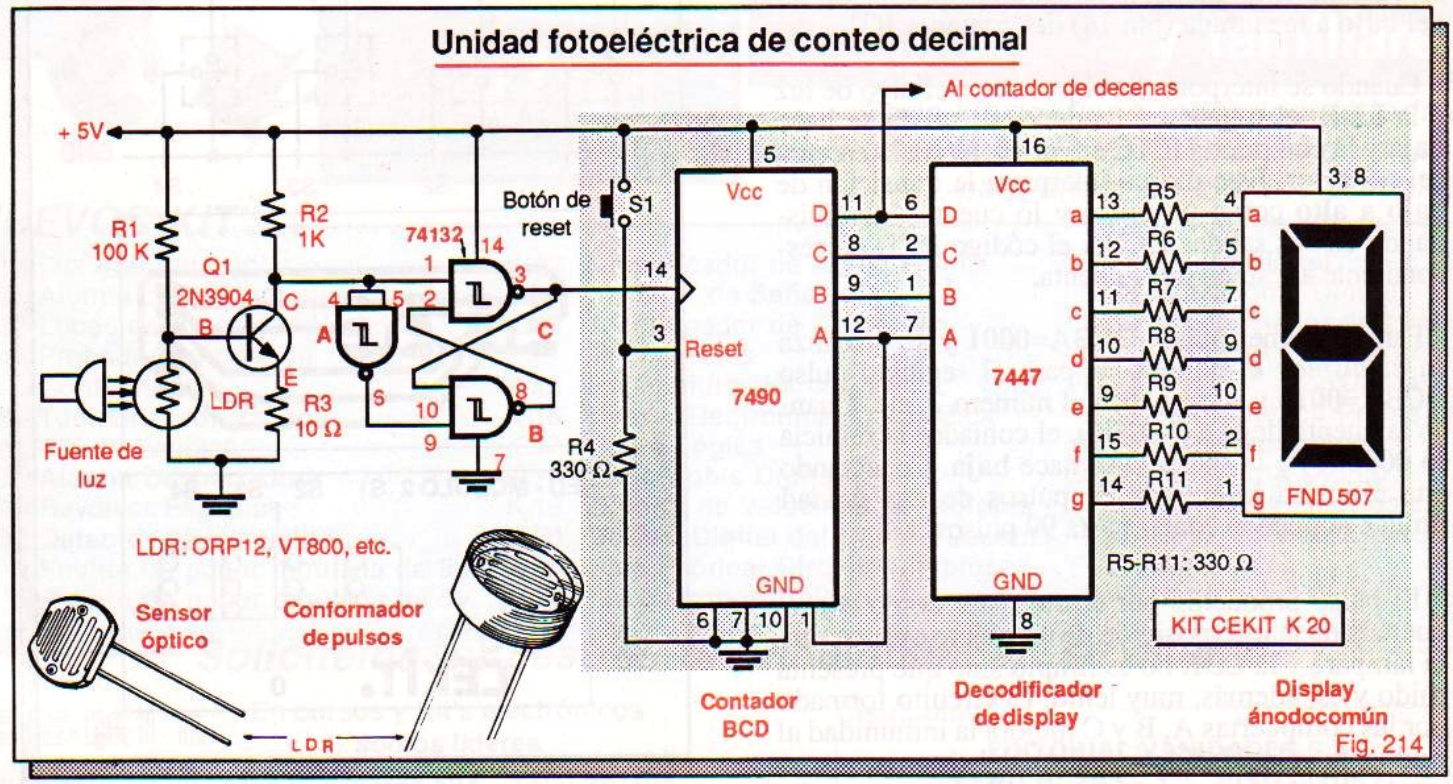


Fig. 214

moria del decodificador. Como resultado, este último retiene el código BCD previamente aplicado (**0011**) y mantiene visualizado en el *display* el número 3 hasta que se pulse una nueva tecla.

Con cada nueva pulsación, el proceso se repite. Recuerde que el 4532 es un codificador de prioridad. Por tanto, si se pulsan dos o más teclas al mismo tiempo, por ejemplo la número 3 y la número 6, sólo se produce la decodificación y visualización de la tecla de más alto orden (la número 6, en este caso).

Unidad fotoeléctrica de conteo decimal

El circuito de la figura 214 registra en un *display* de siete segmentos el número de veces que un objeto interrumpe un rayo de luz. Consta de un sensor óptico, un *latch* conformador de pulsos, un contador de pulsos, un decodificador y un *display*. Con dos unidades similares se pueden contar hasta 99 objetos, con tres hasta 999 y así sucesivamente.

El sistema utiliza como sensor de objetos una *fotocelda* o LDR. Normalmente, una LDR (*light dependent resistor:* resistencia dependiente de la luz) presenta una resistencia muy alta (por ejemplo, 10 MΩ) en la oscuridad y una resistencia muy baja (por ejemplo, 1 KΩ) en presencia de luz brillante.

El transistor Q1 actúa como un interruptor activado por luz. En condiciones normales, la fuente ilumina plenamente la LDR y el transistor no conduce, aplicando un nivel **alto** a las entradas de las compuertas *Schmitt-trigger* IC1A e IC1C. La salida de esta última compuerta envía, como respuesta, un nivel **bajo** a la entrada (pin 14) del contador IC2.

Cuando se interpone un objeto entre el rayo de luz y la LDR, el transistor conduce, su salida se hace **baja** y la compuerta IC1C envía un **alto** a la entrada del contador. Este último interpreta la transición de **bajo** a **alto** como un *pulso* y lo cuenta, suministrando en sus salidas DCBA el código BCD correspondiente al estado de la cuenta.

Para el primer pulso, DCBA=**0001** y se visualiza en el *display* el número 1; para el segundo pulso DCBA=**0010** y se visualiza el número 2, etc. Cuando la cuenta llega a 9 (**1001**), el contador la reinicia en **0000** (0) y la salida D se hace **baja**. Conectando esta última a la entrada de pulsos de una unidad similar se pueden contar hasta 99 pulsos.

El pulso producido por el transistor como consecuencia de la interposición de un objeto opaco entre la lámpara y la LDR no es limpio sino que presenta ruido y es, además, muy lento. El circuito formado por las compuertas A, B y C mejora la inmunidad al ruido y la velocidad de respuesta del sistema.

ACTIVIDAD PRACTICA Nº 8

Construcción del módulo 2. 4 interruptores lógicos. Primera parte

El módulo 2 de nuestro entrenador digital es un juego de cuatro (4) interruptores independientes, cada uno de los cuales suministra un nivel **alto** o **bajo** a la entrada de cualquier circuito digital. En la figura A11 se muestran el diagrama esquemático, el circuito impreso a tamaño natural y la guía de localización de componentes del mismo.

Todos los interruptores son del tipo spdt (1 polo, 2 tiros). Los contactos de los *polos* están conectados a las salidas S1 a S4 y los de los *tiros* a las líneas de alimentación +V y GND. En la posición "**1**", cada interruptor (S1, S2, S3 ó S4) suministra un nivel **alto** de voltaje igual al valor de la fuente de alimentación (+V) y en la posición "**0**" un nivel **bajo** de 0 V.

En las siguientes actividades suministraremos las instrucciones de ensamble paso a paso de este módulo. Una vez armado, lo utilizaremos en todos los experimentos y proyectos que lo requieran. Como vimos en la lección 8, el uso de interruptores es una de las formas más comunes y prácticas de entrar información en un sistema digital.

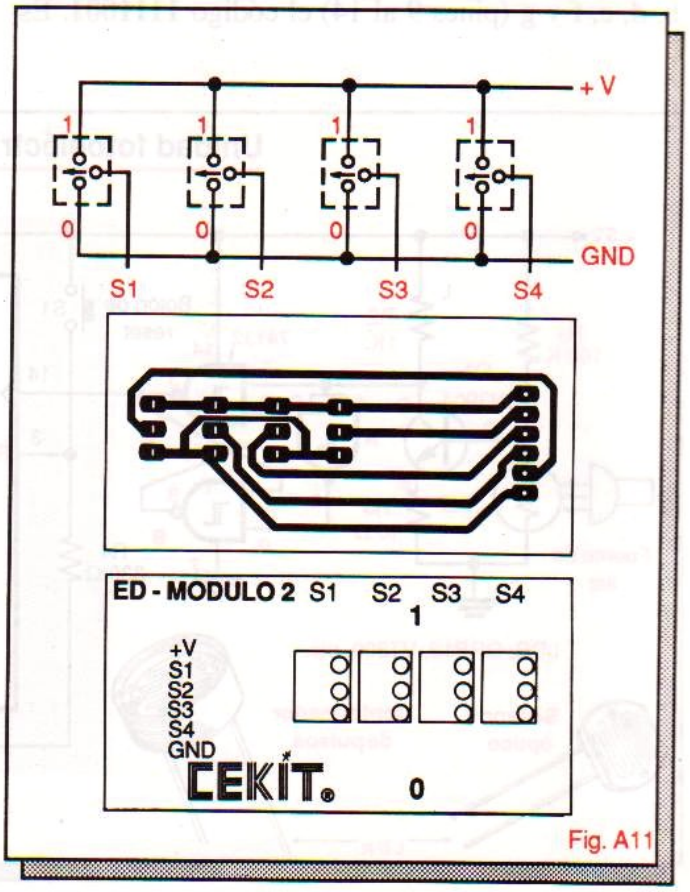


Fig. A11

Multiplexores o selectores de datos

- *Introducción*
- *Qué es un multiplexor*
- *Multiplexores integrados de mediana escala*
- *Multiplexores de 2 canales. El CI 74LS157*
- *Experimento 14. Operación de un multiplexor*
- *Multiplexores de 4 canales. El CI 74LS153*
- *Multiplexores de 8 canales. El CI 4512*
- *Multiplexores de 16 canales. El CI 74150*
- *Circuitos de aplicación.*
- *Actividad práctica Nº 9.*

Introducción

Los multiplexores o selectores de datos son circuitos combinatorios que seleccionan una de varias líneas de entrada posibles y dirigen el dato situado en esa línea (un **1** ó un **0**) a una línea única de salida. En este sentido, un multiplexor opera en forma análoga a un interruptor de varias posiciones.

Los multiplexores se emplean en sistemas de trasmisión de datos, secuenciadores de eventos, generadores de funciones lógicas y otras aplicaciones. En esta lección estudiaremos sus aspectos básicos, haciendo especial énfasis en la descripción de los multiplexores MSI más comunes y la forma de utilizarlos en proyectos sencillos.

Qué es un multiplexor

Un *multiplexor* (MUX) o selector de datos (figura 215) es un circuito lógico combinatorio con un cierto número de líneas de entrada (M), un cierto número de líneas de *selección* (N) y una línea única de salida (Y) que dirige o enruta una información desde una de las entradas hasta la salida de acuerdo al código presente en sus líneas de selección.

Por ejemplo, si se aplica el código S2S1S0=**011** a las líneas de selección del MUX de la figura 215A, en la salida Y aparecerá la información presente en la entrada D3; si aplicamos el código **110** se reflejará el dato de la línea D6 y así sucesivamente. La información de entrada puede ser un **1**, un **0**, un tren de pulsos o una señal digital cualquiera.

Las líneas de entrada de un multiplexor se denominan comúnmente *canales*. Existen multiplexores de 2, 4 , 8, 16 y más canales. En general, con N líneas de selección es posible manejar o *direccionar* hasta $M=2^N$ canales. Por ejemplo, si N=4, entonces $M=2^4=2x2x2x2=16$ canales.

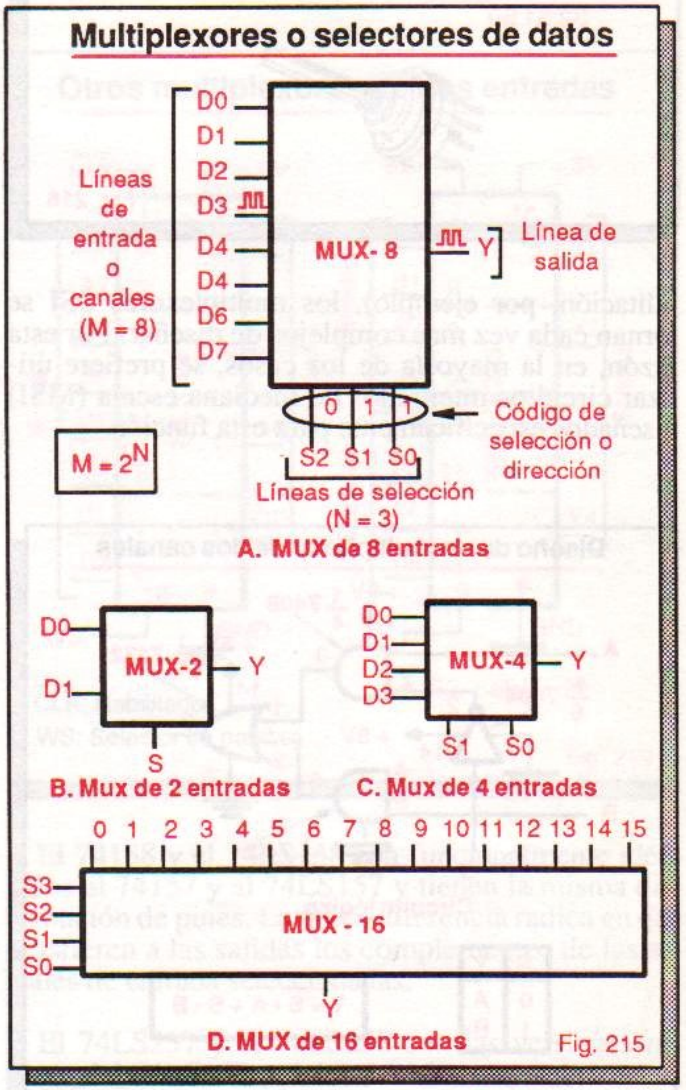


Fig. 215

La operación de un multiplexor es similar a la de un interruptor de varias posiciones. Este concepto se ilustra en la figura 216 con el equivalente electromecánico de un MUX de 4 canales. Dependiendo de la posición del eje, el terminal de salida se conecta con cualquiera de los terminales de entrada y trasfiere la información presente en ese punto.

Un multiplexor, como cualquier otro circuito digital, se puede implementar utilizando compuertas de pequeña escala (SSI). En la figura 217, por ejemplo, se muestra la tabla de verdad, la ecuación de diseño y el circuito lógico de un MUX SSI de 2 canales realizado con compuertas AND, OR y NOT.

A medida que aumenta el número de entradas o se introducen características adicionales (líneas de ha-

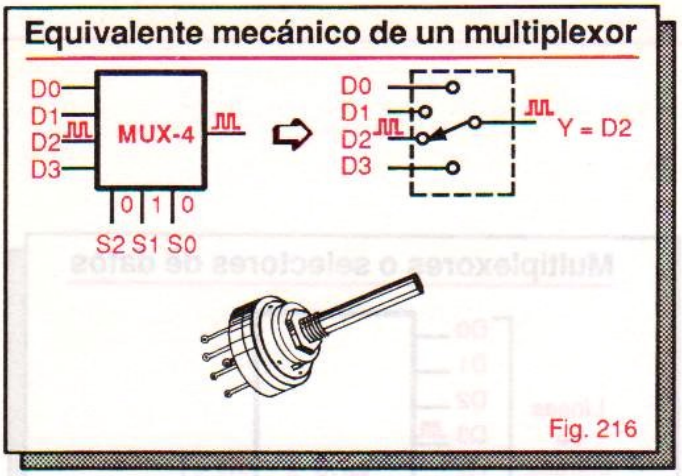


Fig. 216

bilitación, por ejemplo), los multiplexores SSI se tornan cada vez más complejos de diseñar. Por esta razón, en la mayoría de los casos, se prefiere utilizar circuitos integrados de mediana escala (MSI) diseñados específicamente para esta función.

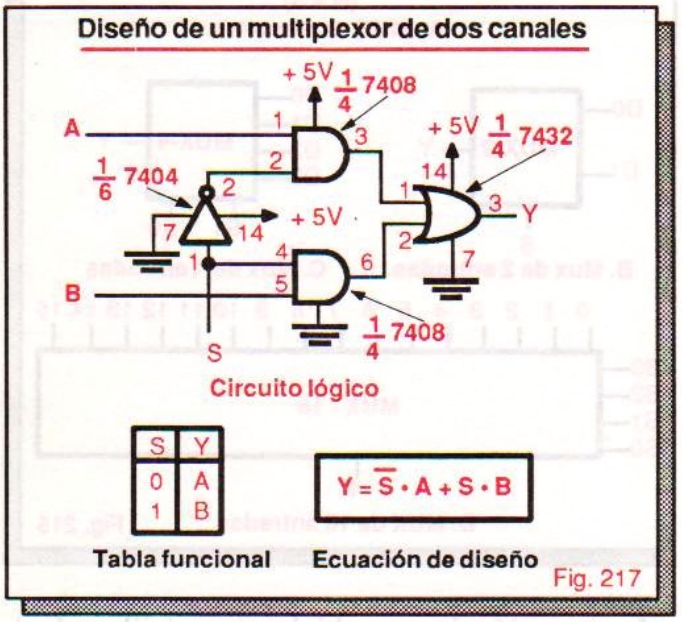


Fig. 217

En estos últimos, como sucede también con los demás circuitos integrados MSI, toda la labor de diseño y de interconexión de compuertas ya ha sido realizada por el fabricante. Utilizando multiplexores MSI usted ahorra tiempo, espacio, dinero y esfuerzo y adquiere confiabilidad, modularidad, versatilidad, ahorro de potencia y otras ventajas.

Multiplexores integrados de mediana escala (MSI)

En las siguientes secciones estudiaremos los principales multiplexores digitales disponibles como circuitos integrados de mediana escala (MSI). Como veremos, varios de estos dispositivos, además de su función básica (enrutar una de varias entradas hacia una salida seleccionada digitalmente) proveen otras funciones auxiliares, entre ellas:

a) Permitir o inhibir digitalmente la selección de datos. Esta característica es propia de multiplexores con línea de habilitación como el 74LS157. En el estado de inhibición, todas las salidas son **altas** o **bajas**, dependiendo del diseño, y el estado de las entradas es intrascendente.

b) Mantener en la salida la última entrada seleccionada, incluso después de cambiar el código de selección original. Esta característica de memoria es propia de los multiplexores tipo *latch* (con almacenamiento) como el 74LS298.

c) Producir en la línea de salida la misma información de entrada seleccionada o su complemento o ambas al mismo tiempo. Esta última característica es propia de multiplexores de dos salidas como el 74LS151.

d) Situar las salidas en estado de alta impedancia (Hi-Z) de acuerdo al estado de una línea de control especial destinada para este propósito. Esta característica es propia de los multiplexores *tri-state* como el 4512.

Multiplexores de dos canales. El circuito integrado 74LS157

El 74LS157 (figura 218) es un dispositivo TTL que incorpora, en una misma cápsula de 16 pines, cuatro multiplexores de dos entradas controlados por una misma línea de selección. La tensión de alimentación (5V) se aplica entre los pines 16 (Vcc) y 8 (GND). Opera de manera análoga a un interruptor 4PDT (4 polos, 2 posiciones).

Cada selector de datos consta de dos entradas (A y B) y una salida (Y). Para el primer MUX, por ejemplo, las entradas son A1 (pin 2) y B1 (pin 3) y la salida es Y1 (pin 4); para el segundo, estas líneas son, en su orden, A2 (pin 5), B2 (pin 6) y Y2 (pin 7), y así sucesivamente.

La entrada de selección, común a todos los canales, es la línea S (pin 1). Cuando S=**0**, a la salida Y1 se transfiere el dato presente en la entrada A1 y cuando S=**1**, se trasfiere a la misma el dato de la entrada B1. Del mismo modo operan las otras secciones.

Por ejemplo, si se aplica un **alto** a la entrada A3 (pin 11) y un tren de pulsos a la entrada B3 (pin 10), la salida Y3 (pin 9) será un nivel **alto** (el mismo dato de A3) cuando S sea **baja** (**0**) y un tren de pulsos (la misma información de B3) cuando S sea **alta** (**1**). Una vez seleccionada A3 ó B3, el estado de la otra entrada es intrascendente.

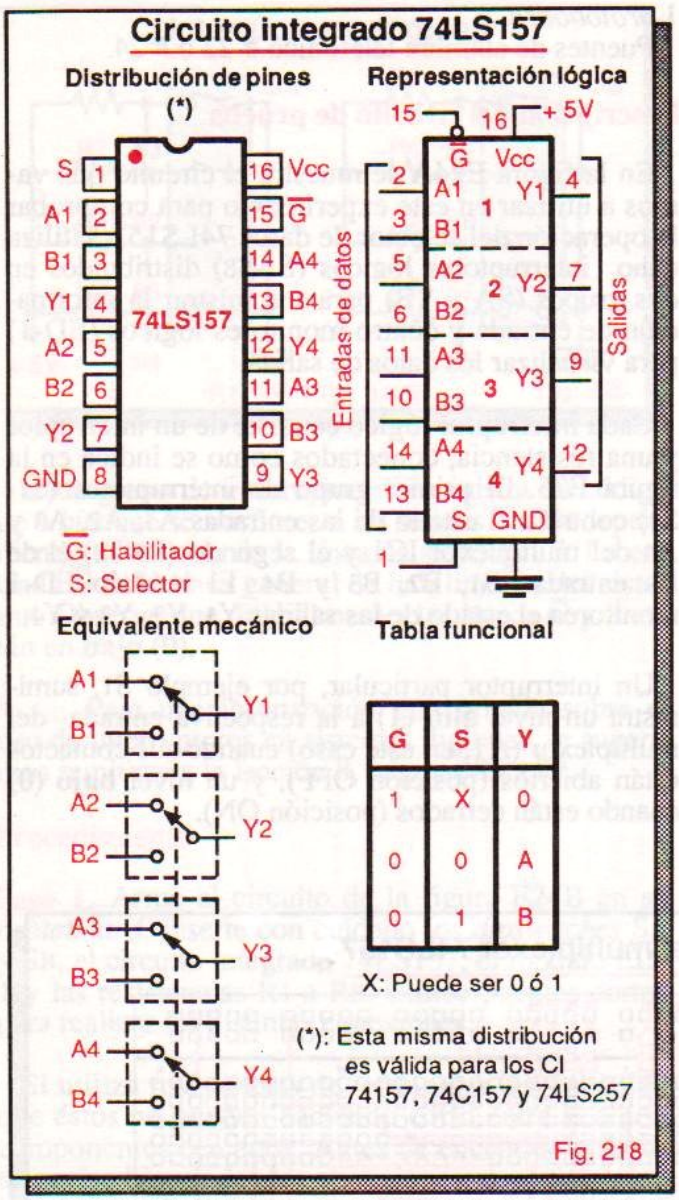


Fig. 218

Además de trasmitir datos en forma individual, las cuatro secciones del 74LS157 se pueden utilizar para seleccionar conjuntamente códigos o *palabras* digitales. Esta es una de sus aplicaciones más importantes.

Por ejemplo, si en las entradas A aplicamos el código hexadecimal A1A2A3A4=**1001** (9) y en las entradas B el código B1B2B3B4=**0010** (2), a las salidas Y se trasferirá el código Y1Y2Y3Y4= **1001** (el mismo de las entradas A) cuando S sea **0** y el código Y1Y2Y3Y4 = **0010** (el mismo de las entradas B) cuando S sea **1**.

El 74LS157 posee también una línea general de habilitación $\overline{G}$ (pin 15) activa en **bajo**. Cuando $\overline{G}$=**0**, el dispositivo opera tal como se ha descrito y enruta cada entrada seleccionada. Cuando $\overline{G}$=**1**, todas las salidas Y se hacen **bajas**, sin importar el estado de las entradas A y B y de la línea de selección S.

Las versiones TTL y CMOS del **74LS157** son el **74157** y el **74C157**. Otros multiplexores de dos canales son los circuitos integrados **74158**, **74LS158**, **74LS257**, **74LS258**, **74LS298**, **8234** y **8235** (figura 219). Todos poseen 4 selectores de datos de dos entradas en una misma cápsula de 16 pines.

Fig. 219

El 74158 y el 74LS158 son funcionalmente idénticos al 74157 y al 74LS157 y tienen la misma distribución de pines. La única diferencia radica en que trasfieren a las salidas los complementos de las señales de entrada seleccionadas.

El 74LS257 y el 74LS258 son las versiones *tristate* del 74LS157 y del 74LS158, respectivamente. El 74LS298 posee una entrada de reloj (CLK, pin 11) que cuando se activa, en **bajo**, permite que el dispositivo retenga en las salidas el último grupo de cuatro *bits* seleccionado.

El 8234 posee dos líneas de selección independientes: la primera (S1, pin 9) controla los canales superiores (3 y 4) mientras la segunda (S2, pin 7) controla los inferiores (1 y 2). El 8235 es funcionalmente idéntico al 8234 pero sus salidas son de colector abierto, es decir requieren de resistencias de *pull-up* para desarrollar su lógica normal.

En el siguiente experimento comprobaremos en la práctica como trabaja el circuito integrado 74LS157 y comenzaremos a utilizar formalmente interruptores lógicos para suministrar niveles **altos** y **bajos** a las entradas de un circuito digital.

EXPERIMENTO 14

Operación de un multiplexor de dos canales

Objetivos

• Verificar experimentalmente la operación de un multiplexor de dos entradas.

• Familiarizarse con el uso de interruptores lógicos como dispositivos de entrada de datos.

• Familiarizarse con la manipulación práctica de códigos digitales.

Materiales y herramientas necesarios

1 circuito integrado 74157 ó 74LS157. IC1.
2 *dipswitch* de 4 posiciones. (SA, SB).
1 módulo ED-1. (D1-D4).
8 resistencias de 1 KΩ, 1/4 W. (R1-R8).
1 fuente de 5V, 1A (*kit* CEKIT K11 o similar) con conectores.
1 *protoboard*.
Puentes de alambre telefónico # 22 ó # 24.

Descripción del circuito de prueba

En la figura E24A se muestra el circuito que vamos a utilizar en este experimento para comprobar la operación del selector de datos 74LS157. Utiliza ocho interruptores lógicos (S1-S8) distribuidos en dos grupos (SA y SB) para suministrar la información de entrada y cuatro monitores lógicos (ED-1) para visualizar los datos de salida.

Cada interruptor lógico consiste de un interruptor y una resistencia, conectados como se indica en la figura E25. El primer grupo de interruptores (S1-S4) controla el estado de las entradas A1, A2, A3 y A4 del multiplexor IC1 y el segundo (S5-S8) el de las entradas B1, B2, B3 y B4. El módulo ED-1 monitorea el estado de las salidas Y1, Y2, Y3 y Y4.

Un interruptor particular, por ejemplo S1, suministra un nivel **alto** (1) a la respectiva entrada del multiplexor (A1, en este caso) cuando sus contactos están abiertos (posición OFF), y un nivel **bajo** (0) cuando están cerrados (posición ON).

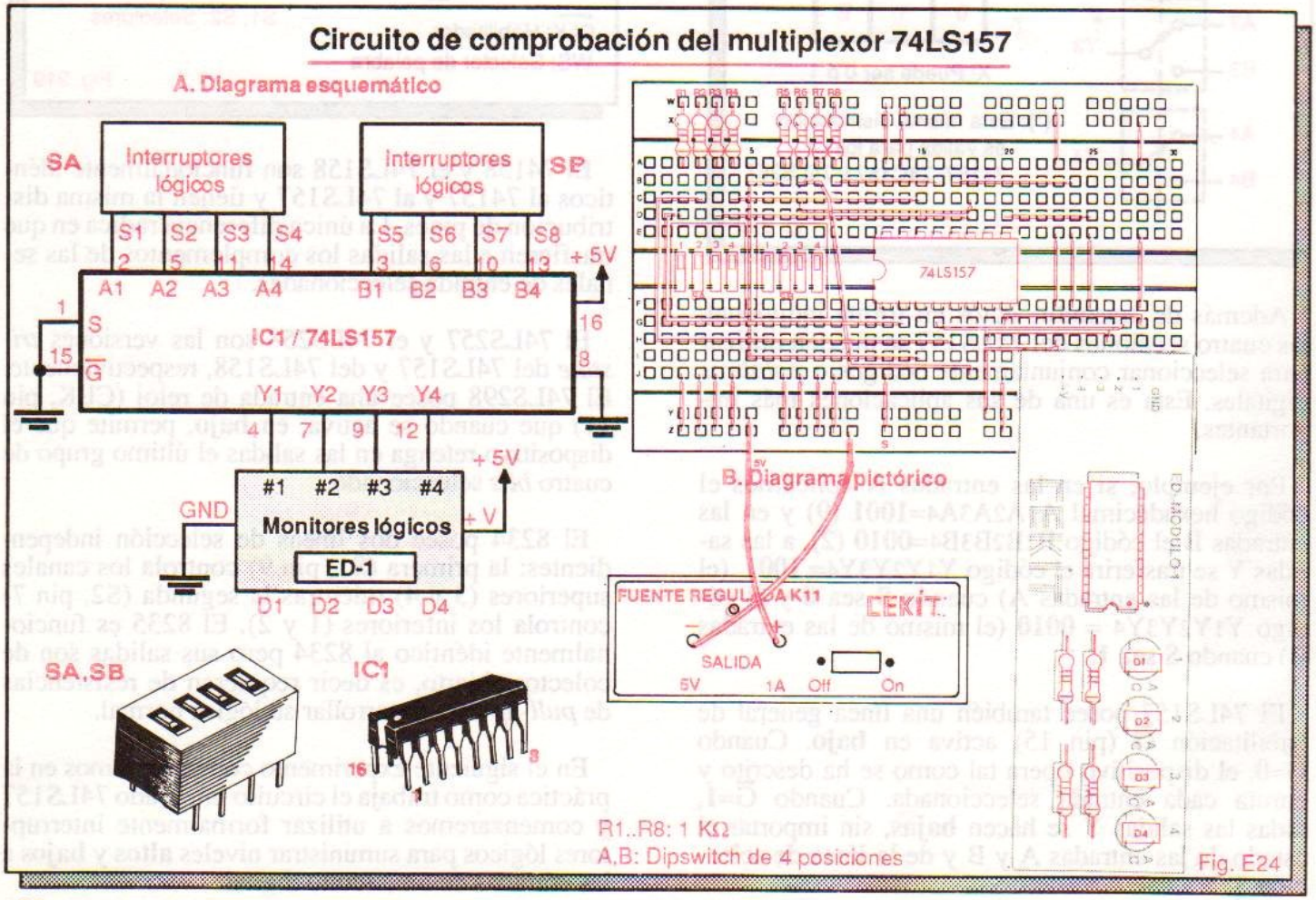


Fig. E24

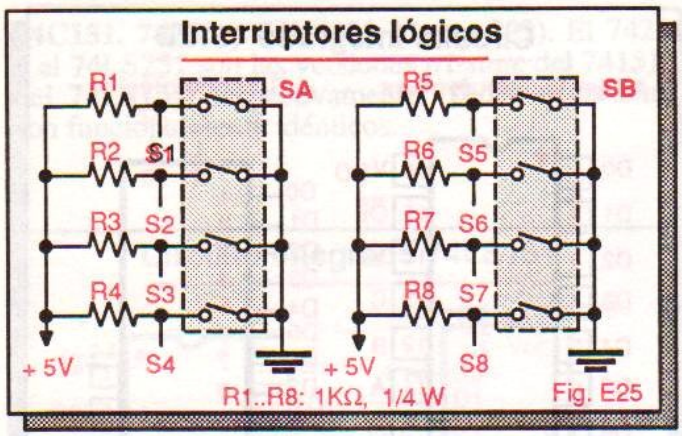


Fig. E25

Cada grupo de interruptores suministra un código de 4 *bits* que se trasfiere a las salidas Y1-Y4 dependiendo del estado de la línea de selección S. La entrada $\overline{G}$ es la línea general de habilitación del sistema. Observe que, inicialmente, las líneas $\overline{G}$ y S están en **bajo** (**0**).

Nota: Para una información más amplia sobre el uso de interruptores en sistemas digitales, le sugerimos remitirse a la lección 8, páginas 95 a 97.

Procedimiento

Paso 1. Arme el circuito de la figura E24B en su *protoboard*. Inserte con cuidado los *dipswitches* SA y SB, el circuito integrado 74LS157, el módulo ED-1 y las resistencias R1 a R8. Utilice puentes cortos para realizar las distintas conexiones.

Si utiliza resistencias de terminales largos, cuide que éstos no queden haciendo corto entre sí o con componentes cercanos. Antes de encender la fuente, revise bien todas las conexiones, especialmente la polaridad de la fuente.

Sitúe inicialmente los interruptores del *dipswitch* SA en la posición OFF (abiertos) y los del *dipswitch* SB en la posición ON (cerrados). Así, las entradas A1A2A3A4 recibirán el código **1111** (15) y las entradas B1B2B3B4 el código **0000** (0).

Paso 2. Encienda la fuente. Observará que los cuatro LED del módulo ED-1 se encienden, indicando que a las salidas Y1Y2Y3Y4 se está trasfiriendo el código **A=1111**, programado en los interruptores S1S2S3S4. Esto sucede porque la línea selectora S está en **bajo**.

Desconecte la línea S de tierra y conéctela al positivo de la fuente. Observará que los cuatro LED del módulo ED-1 se apagan, indicando que a las salidas Y1Y2Y3Y4 se está trasfiriendo el código B=**0000**, programado en los interruptores S5, S6, S7 y S8. Esto sucede porque la línea selectora S está en **alto**.

Paso 3. Desconecte la línea S del positivo de la fuente y conéctela a tierra. Programe en el *dipswitch* SA un código cualquiera, por ejemplo, **1010** (S1 y S3 en OFF; S2 y S4 en ON). Observará que los LED D1 y D3 del módulo ED-1 se prenden, mientras los LED D2 y D4 se apagan.

Lo anterior significa que a las salidas Y1Y2Y3Y4 se está transfiriendo el código **1010**, es decir, el mismo que está siendo aplicado a las entradas A1, A2, A3 y A4. Esto sucede porque S=**0**.

Programe otro código cualquiera en el *dipswitch* SB. Observará que el multiplexor ignora este último código y el módulo 1 sigue mostrando el código **1010**, es decir el programado con SA. Esta situación se mantendrá mientras S sea **0**.

Paso 4. Desconecte la línea S de tierra y conéctela al positivo. Programe los *dipswitch* SA y SB con dos códigos diferentes. Observará que siempre se trasfiere a las salidas Y el código aplicado a las entradas B y el multiplexor ignora el código aplicado a las entradas A. Esto sucede porque S=**1**.

Paso 5. Para probar la función de la línea de habilitación, desconecte la entrada $\overline{G}$ de tierra y conéctela al positivo. Observará que los LED del módulo ED-1 se apagan, indicando que todas las salidas del multiplexor son **bajas**.

Repita los pasos 2, 3 y 4 anteriores. Notará que la situación anterior no cambia: las salidas permanecen en **bajo** y el circuito ignora el estado de las líneas de entrada y de selección.

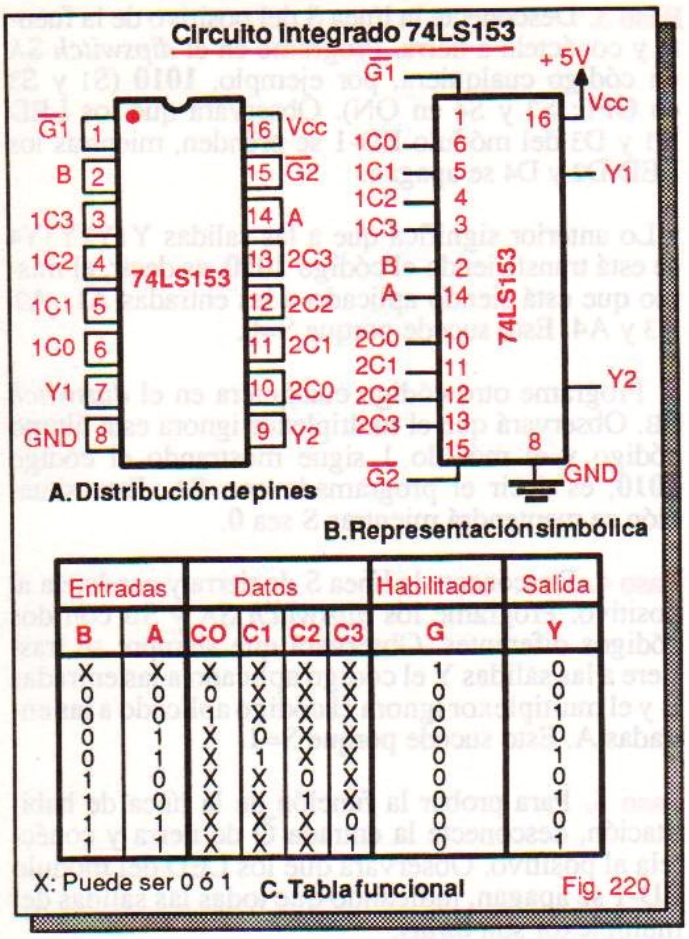
Lo anterior sucede porque la línea de habilitación $\overline{G}$ es de nivel **alto**, es decir está desactivada. Si activamos nuevamente esta línea en **bajo** (conectándola a tierra), el circuito opera en forma normal.

* * *

Multiplexores de cuatro canales. El circuito integrado 74LS153

El 74LS153 (figura 220) es un dispositivo TTL que contiene dos multiplexores de cuatro entradas controlados por dos líneas comunes de selección. La tensión de alimentación (5V) se aplica entre los pines 16 (Vcc) y 8 (GND). La versión TTL estándar correspondiente es el circuito integrado **74153** y la versión *tri-state* es el **74LS253**.

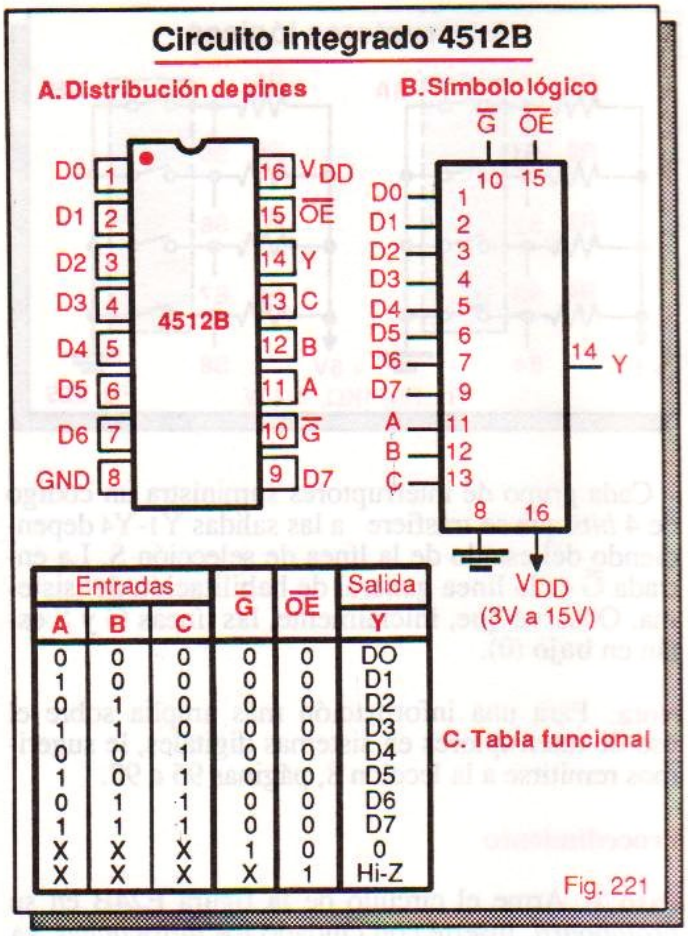
Las entradas de selección son las líneas B (pin 2) y A (pin 14). Cuando BA=**00**, a cada salidas Y pasa el dato de la respectiva entrada C0; cuando BA=**01**, pasa el de C1; cuando BA=**10** pasa el de C2 y cuando BA=**11** pasa el de C3. Este comportamiento se resume en la tabla de verdad del *chip*.



Entradas		Datos				Habilitador	Salida
B	A	CO	C1	C2	C3	G	Y
X	X	X	X	X	X	1	0
0	0	0	X	X	X	0	0
0	0	1	X	X	X	0	1
0	1	X	0	X	X	0	0
0	1	X	1	X	X	0	1
1	0	X	X	0	X	0	0
1	0	X	X	1	X	0	1
1	1	X	X	X	0	0	0
1	1	X	X	X	1	0	1

X: Puede ser 0 ó 1 C. Tabla funcional

Fig. 220



Entradas			G	OE	Salida
A	B	C			Y
0	0	0	0	0	DO
1	0	0	0	0	D1
0	1	0	0	0	D2
1	1	0	0	0	D3
0	0	1	0	0	D4
1	0	1	0	0	D5
0	1	1	0	0	D6
1	1	1	0	0	D7
X	X	X	1	0	0
X	X	X	X	1	Hi-Z

C. Tabla funcional

Fig. 221

Por ejemplo, si se aplica un **1** a la entrada 1C2, un tren de pulsos a la entrada 2C2 y se utiliza el código de selección BA=**10**, en la salida Y1 obtendremos un **1** (el mismo dato de 1C2) y en la salida Y2 un tren de pulsos (el mismo dato de 2C2), sin importar el estado de las otras entradas.

El 74LS153 posee también dos entradas de habilitación independientes, $\overline{G1}$ y $\overline{G2}$. La línea $\overline{G1}$ (pin 1) controla el MUX #1 y la línea $\overline{G2}$ (pin 15) el MUX #2. Cuando $\overline{G}$=**0**, el respectivo MUX se habilita y cuando $\overline{G}$=**1** se inhibe.

En el primer caso, el dato seleccionado pasa a la salida. En el segundo, la salida ignora las entradas y permanece siempre en **0** (ó en estado Hi-Z, en el caso del 74LS253).

Multiplexores de 8 canales. El circuito integrado 4512

El 4512 (figura 221) es un dispositivo CMOS de 16 pines que contiene un multiplexor de 8 canales con salida **tri-state**. Lo controlan tres líneas de selección y dos de habilitación. Trabaja con tensiones de alimentación desde 3V hasta 15V.

Las entradas de selección o de direccionamiento son las líneas C (pin 13), B (pin 12) y A (pin 11) y las de datos son las líneas D0 hasta D7 (pines 1 al 9). La línea de salida es Y (pin 14). Dependiendo del código aplicado a las líneas CBA se trasfiere a la salida Y la información de una de las 8 entradas.

Por ejemplo, si CBA=**110** (6, en decimal), en la salida Y se refleja únicamente el dato presente en la línea D6, sin importar el estado de las demás entradas. Del mismo modo, con CBA=**001** seleccionamos la entrada D1; con CBA=**011** seleccionamos la entrada D3 y así sucesivamente.

La función de habilitación la provee la línea $\overline{G}$ (pin 10). Cuando $\overline{G}$=**0**, el dispositivo se habilita y opera como un multiplexor convencional de 8 entradas. Cuando $\overline{G}$=**1**, la función de multiplexaje se inhibe, la salida Y se hace **baja** e ignora el estado de las entradas de datos y de selección.

La función *tri-state* la provee la línea $\overline{OE}$ (pin 15). Cuando $\overline{OE}$=**0**, el dispositivo desarrolla su lógica normal. Cuando $\overline{OE}$=**1**, la salida Y adopta el estado de *alta impedancia* (Hi-Z), sin importar el estado de las entradas de datos, de selección y de habilitación. Las características generales de los dispositivos *tri-state* se analizaron en la lección 6.

Además del 4512, otros multiplexores de 8 canales son los circuitos integrados **74151**, **74LS151**,

74C151, 74251 y **74LS251** (figura 222). El 74251 y el 74LS251 son las versiones *tri-state* del 74151 y del 74LS151, respectivamente. Todos estos *chips* son funcionalmente idénticos.

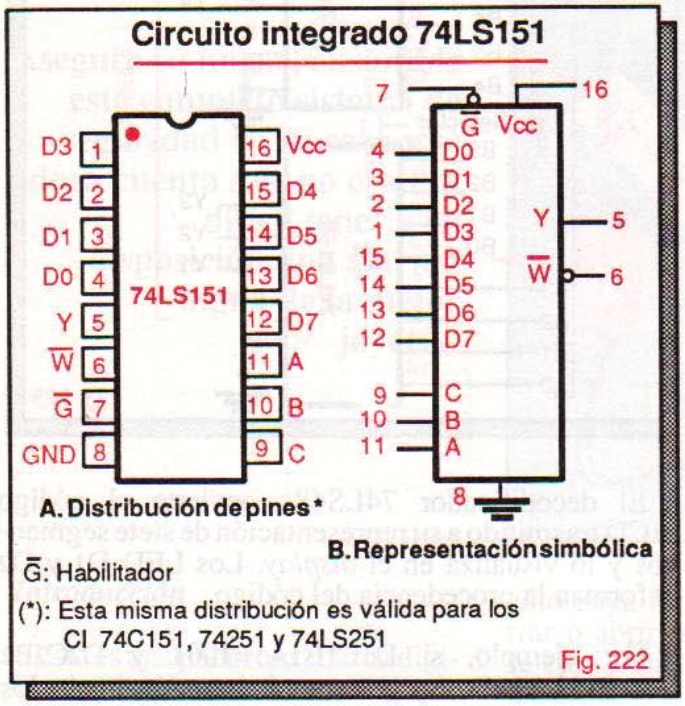


Fig. 222

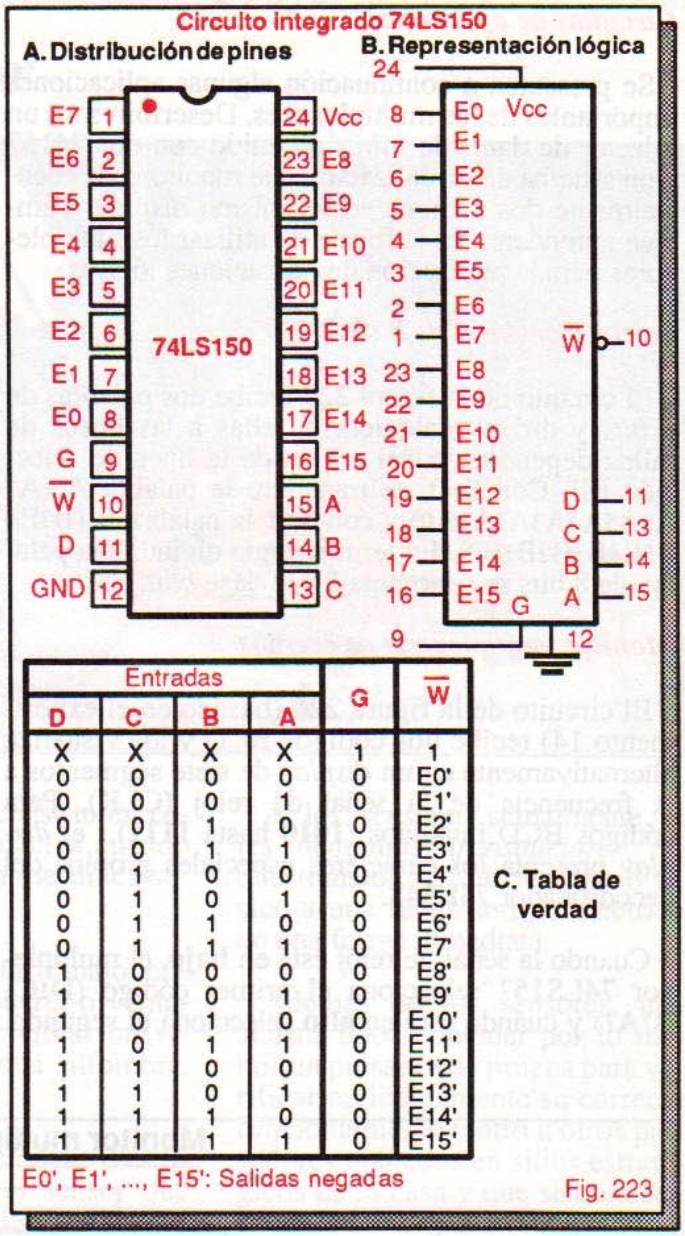
Los multiplexores anteriores poseen dos líneas de salida: Y y $\overline{W}$. La primera (pin 5) entrega la señal de entrada seleccionada sin inversión y la segunda (pin 6) la suministra invertida. La entrada $\overline{G}$ (pin 7), activa en **bajo**, es la línea de habilitación. En los circuitos integrados 74251 y 74LS251, esta última entrada sitúa las salidas en el estado Hi-Z.

Multiplexores de 16 canales. El circuito integrado 74150

El 74150 (figura 223) es un dispositivo TTL de 24 pines que contiene un multiplexor de 16 entradas con salida complementada. Lo controlan cuatro líneas de selección y una de habilitación. Opera a partir de una fuente de alimentación de 5V aplicada entre los pines 24 (Vcc) y tierra (pin 12).

Las entradas de selección son las líneas D, C, B y A, las entradas de datos son las líneas E0 hasta E15, la salida, activa en **bajo**, es la línea $\overline{W}$ (pin 10) y la entrada de habilitación, activa en **alto**, es la línea G (pin 9).

Con un código de 4 bits (desde **0000** hasta **1111**) en las líneas DCBA seleccionamos una de las 16 líneas de datos.Por ejemplo, si DCBA=**1010** (10, en decimal), a la salida $\overline{W}$ se transfiere, complementada, la información situada en la línea E10. Si E10=**0**, en la salida $\overline{W}$ aparece un **1** y viceversa.



Entradas				G	$\overline{W}$
D	C	B	A		
X	X	X	X	1	1
0	0	0	0	0	E0'
0	0	0	1	0	E1'
0	0	1	0	0	E2'
0	0	1	1	0	E3'
0	1	0	0	0	E4'
0	1	0	1	0	E5'
0	1	1	0	0	E6'
0	1	1	1	0	E7'
1	0	0	0	0	E8'
1	0	0	1	0	E9'
1	0	1	0	0	E10'
1	0	1	1	0	E11'
1	1	0	0	0	E12'
1	1	0	1	0	E13'
1	1	1	0	0	E14'
1	1	1	1	0	E15'

Fig. 223

Cuando G=**1**, el 74150 desarrolla su lógica como un MUX de 16 canales. Cuando G=**0**, la salida permanece **alta** e ignora el estado de las entradas de datos y de selección. La versión *tri-state* del 74150 es el circuito integrado **8219** (figura 224). La función *tri-state* la proporciona la línea OE (pin 9), activa en **alto**.

Fig. 224

Circuitos de aplicación

Se presentan a continuación algunas aplicaciones importantes de los multiplexores. Describiremos un selector de datos de 8 *bits* obtenido con dos 74157 y un sistema de visualización que monitorea secuencialmente dos códigos en un mismo *display*. También aprenderemos la forma de utilizar los multiplexores para la realización de operaciones lógicas.

Selector de datos de 8 bits

El circuito de la figura 225 recibe dos palabras de 8 *bits* y dirige cualquiera de ellas a las líneas de salida dependiendo del estado de la línea de selección (S). Con S=**0**, se transfiere la palabra A (A7 A6A5A4A3A2A1A0) y con S=**1** la palabra B (B7B6 B5B4B3B2B1B0). En terminología digital, una palabra de 8 bits se denomina *byte* (léase *báit.*).

Monitor multiplexado de eventos

El circuito de la figura 226 (basado en el experimento 14) recibe dos códigos BCD y los visualiza alternativamente en un *display* de siete segmentos a la frecuencia de la señal de reloj (CLK). Para códigos BCD inválidos (**1010** hasta **1111**), el *display* presenta los caracteres especiales propios del decodificador 74LS48.

Cuando la señal de reloj está en **bajo**, el multiplexor 74LS157 selecciona el primer código (D1C1 B1A1) y cuando está en **alto** selecciona el segundo.

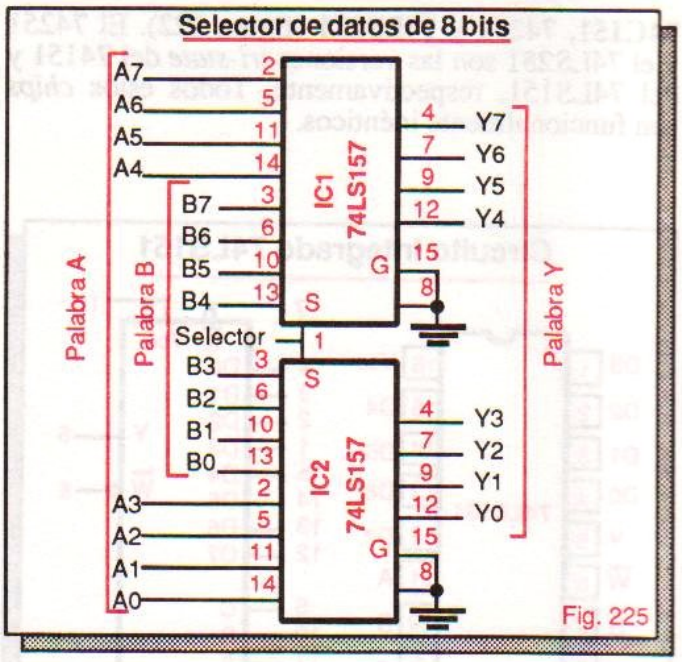


Fig. 225

El decodificador 74LS48 convierte el código BCD trasmitido a su representación de siete segmentos y lo visualiza en el *display*. Los LED D1 y D2 informan la procedencia del código.

Por ejemplo, si D1C1B1A1=**1001** y D2C2B2 A2=**0111**, el *display* presentará alternativamente los números 9 y 7. En el primer caso, se ilumina el LED D1 y en el segundo el LED D2. La frecuencia o velocidad de esta presentación se controla desde el generador de pulsos.

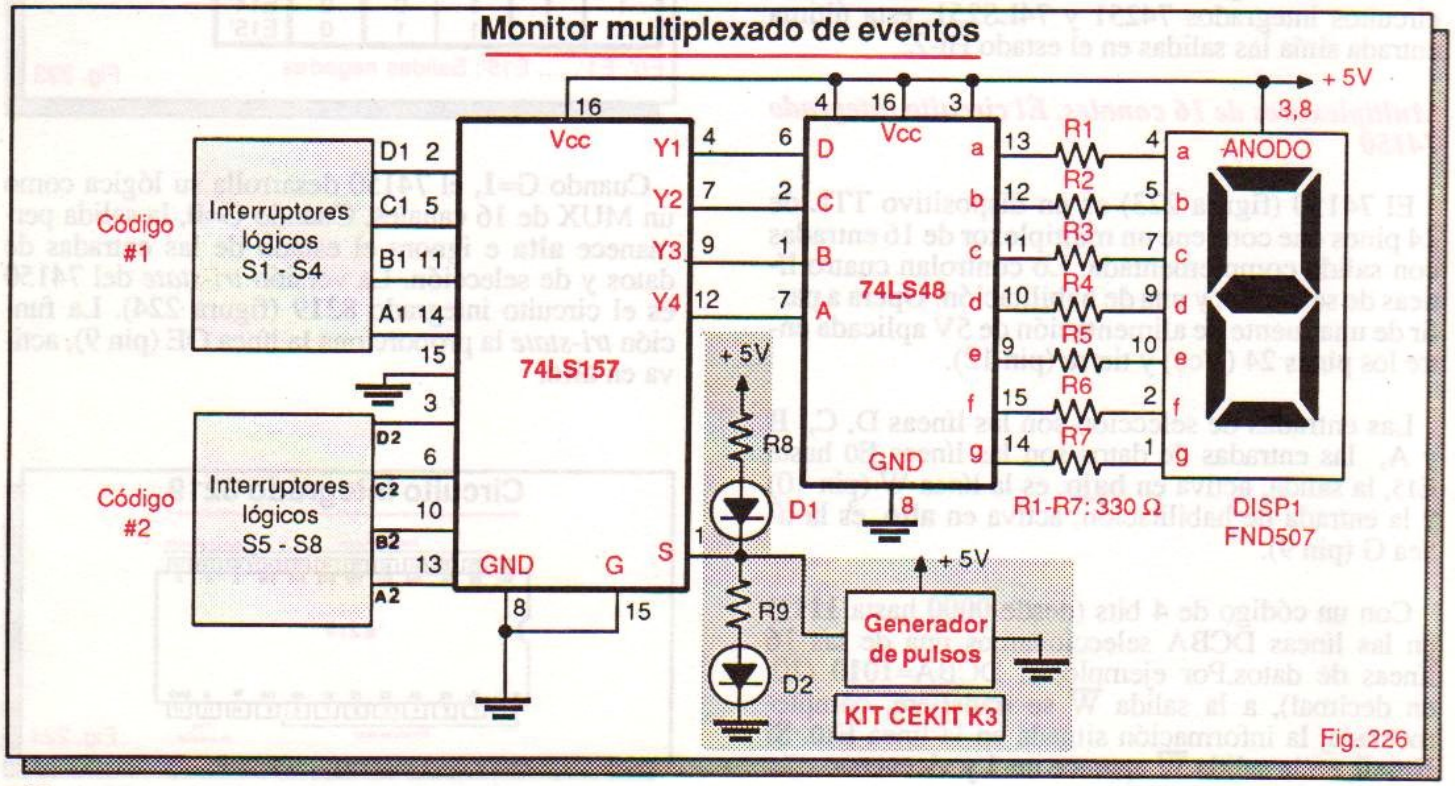
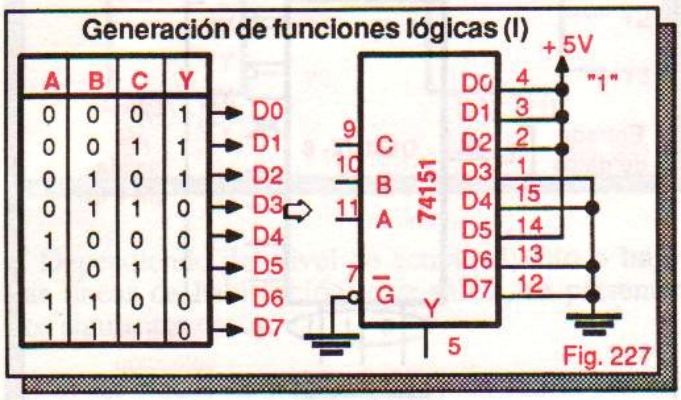


Fig. 226

Generación de funciones lógicas

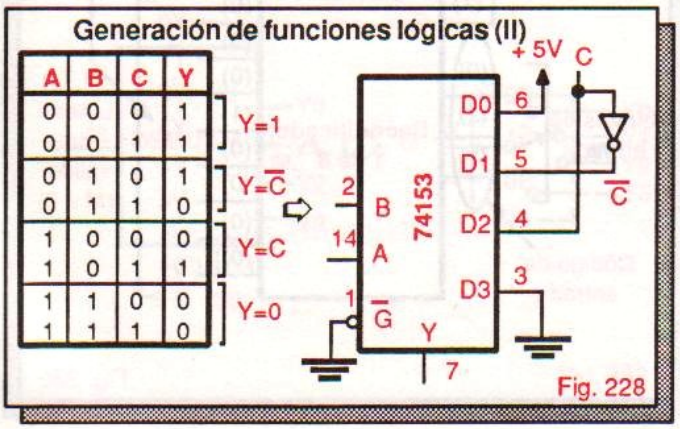
Una de las aplicaciones más importantes de los multiplexores es como generadores de funciones lógicas. En la figura 227, por ejemplo, se ilustra la forma de implementar directamente una función de 3 variables a partir de una tabla de verdad utilizando un multiplexor de 8 entradas.



Las variables de entrada A, B y C se aplican a las respectivas líneas de selección del multiplexor. Cada entrada de este último se fija en **0** ó **1**, dependiendo de la salida requerida para cada combinación de entrada. Por ejemplo, si A=**1**, B=**0** y C=**1**, la entrada D5 se trasfiere a la salida Y. Puesto que D5=**1**, entonces Y=**1**.

La función anterior se puede también realizar con un multiplexor de 4 entradas como el 74LS153. Esta situación se ilustra en la figura 228. En este caso, las variables de entrada se aplican a las líneas de selección A y B. A las entradas del multiplexor se aplica un **0**, un **1**, la variable C o su complemento ($\overline{C}$) dependiendo de la salida deseada.

Por ejemplo, si A=**0** y B=**1**, la entrada D1 se trasfiere a la salida Y. Puesto que D1=$\overline{C}$, entonces Y=$\overline{C}$. De este modo, si C=**0**, en Y tendremos un **1** y si C=**1** en Y tendremos un **0**.



ACTIVIDAD PRACTICA Nº 9

Construcción del módulo 4. Parte 2

En esta actividad instalaremos el interruptor lógico S1 del módulo 2. La función de este componente es suministrar un nivel **alto** o **bajo** de voltaje a la entrada de un circuito digital conectado al terminal S1 (ver figura A11).

Componentes y herramientas necesarios

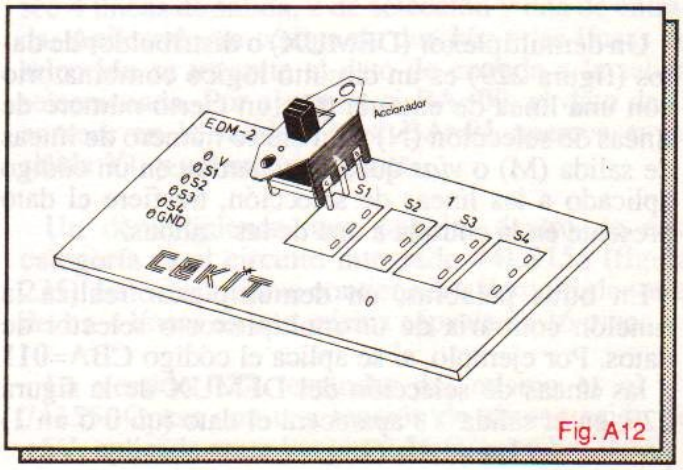
1 interruptor miniatura tipo spdt. S1.
1 circuito impreso CEKIT EDM-2.
1 cautín de baja potencia (15 a 35 W).
Soldadura de estaño 60/40 (60% de estaño, 40% de plomo).

Procedimiento

Tome el interruptor S1 y obsérvelo cuidadosamente. Notará que posee una palanca deslizante (accionador) en la parte superior y tres contactos metálicos en la inferior (figura A12). Dependiendo de la posición del accionador, el terminal del centro (A) se conecta internamente con cualquiera de los terminales de los extremos (B o C).

Como usted mismo puede verificarlo (con un probador de continuidad o un óhmetro), en la posición **1**, A se conecta internamente con B y en la posición **0**, A se conecta con C. Este efecto se aprovecha en el módulo EDM-2 para producir un nivel **alto** en el primer caso y un nivel **bajo** en el segundo. Todos los interruptores operan de la misma forma.

Instale y suelde el interruptor S1 a la tarjeta de circuito impreso del módulo, como se muestra en la figura A12. Al soldar, siga las recomendaciones de las actividades anteriores. No aplique más calor del absolutamente necesario.



Demultiplexores o distribuidores de datos

- *Introducción*
- *Qué es un demultiplexor*
- *Demultiplexores de 4 vías. El CI 74LS155*
- *Demultiplexores de 8 vías. El CI 74LS138*
- *Demultiplexores de 16 vías. El CI 74154*
- *Experimento 15. Operación de un demultiplexor*
- *Circuitos de aplicación*

Introducción

Los demultiplexores son circuitos lógicos combinatorios que se utilizan en los sistemas digitales para distribuir datos. Esencialmente, un demultiplexor realiza la función contraria de un multiplexor.

Los multiplexores y demultiplexores tienen muchos usos, más allá de los que implican sus nombres. Por ejemplo, un multiplexor se puede utilizar en lugar de compuertas para diseñar circuitos lógicos a partir de tablas de verdad. Del mismo modo, un demultiplexor se puede también emplear como un decodificador lógico.

En esta lección conoceremos la teoría básica de los demultiplexores o distribuidores de datos y describiremos algunos de los circuitos integrados de mediana escala TTL y CMOS, diseñados específicamente para desarrollar esta función. El estudio de los demultiplexores completa nuestro recorrido por el mundo de los circuitos combinatorios MSI.

En electrónica digital existen también multiplexores y demultiplexores de señales análogas. Estos dispositivos, conocidos genéricamente como interruptores bilaterales, se estudian en la lección 38.

Qué es un demultiplexor

Un demultiplexor (DEMUX) o distribuidor de datos (figura 229) es un circuito lógico combinatorio con una línea de entrada (G), un cierto número de líneas de selección (N) y un cierto número de líneas de salida (M) o *vías* que, de acuerdo con un código aplicado a las líneas de selección, trasfiere el dato presente en la entrada a una de las salidas.

En otras palabras, un demultiplexor realiza la función contraria de un multiplexor o selector de datos. Por ejemplo, si se aplica el código CBA=**011** a las líneas de selección del DEMUX de la figura 229, en la salida Y3 aparecerá el dato (un **0** ó un **1**) presente en la entrada G.

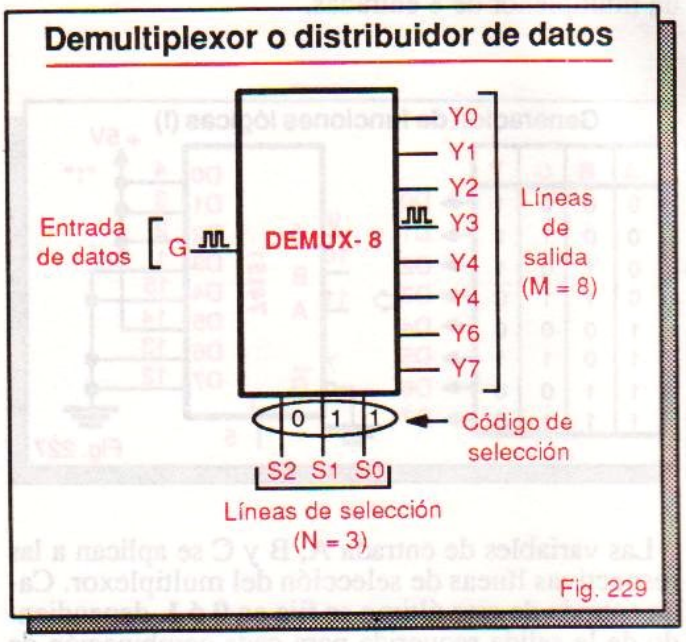


Fig. 229

Un demultiplexor se puede también utilizar como decodificador, enviando la línea de entrada a un nivel **alto** o **bajo**, dependiendo del diseño, y utilizando las líneas de selección para suministrar los códigos de entrada. En la figura 230 se muestra la forma de utilizar el DEMUX anterior como decodificador "1 de 8" con salidas activas en **alto**.

Del mismo modo, un decodificador puede emplearse como demultiplexor utilizando las entradas de código como líneas de selección y la línea de ha-

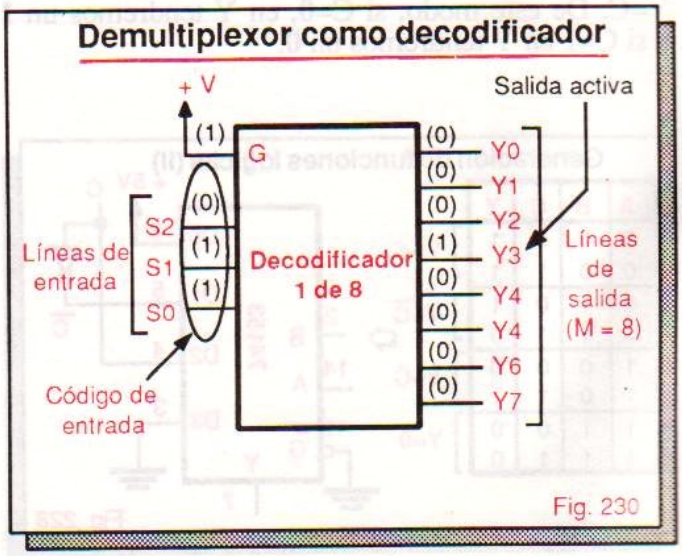


Fig. 230

bilitación como entrada de datos. Esta situación se ilustra en la figura 231.

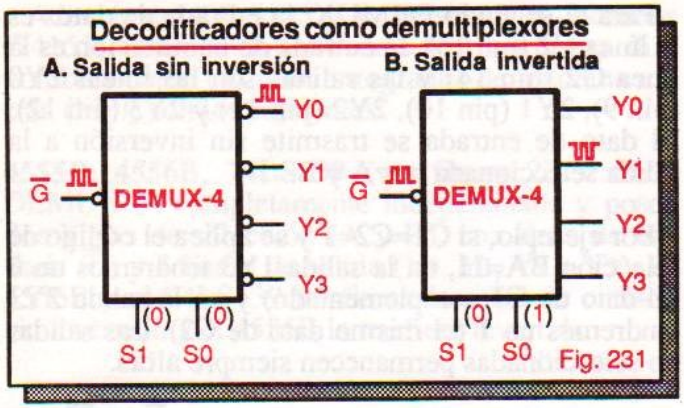


Fig. 231

Dependiendo del nivel de actividad, **alto** o **bajo**, las líneas de habilitación y de salida, se presentan los siguientes casos:

a) Si las líneas de habilitación y de salida son activas en **bajo** o activas en **alto**, la información de entrada se trasfiere a la salida seleccionada sin experimentar inversión. Si se aplica un **0** se trasmite un **0** y si se aplica un **1** se trasmite un **1**.

b) Si la línea de habilitación es activa en **bajo** y las líneas de salida son activas en **alto**, o viceversa, la información de entrada se transfiere complementada a la salida seleccionada. Si se aplica un **0** aparece un **1** y viceversa.

La operación de un demultiplexor es análoga a la de un interruptor rotatorio de varias posiciones (figura 232). Según la posición del eje selector, el terminal común de entrada queda conectado con cualquiera de los terminales de salida.

Los demultiplexores se pueden implementar utilizando compuertas SSI o de pequeña escala. En la figura 233, por ejemplo, se muestra el circuito lógico de un demultiplexor de 4 salidas realizado con compuertas AND y NOT. La entrada G se trasfiere sin inversión a la salida seleccionada.

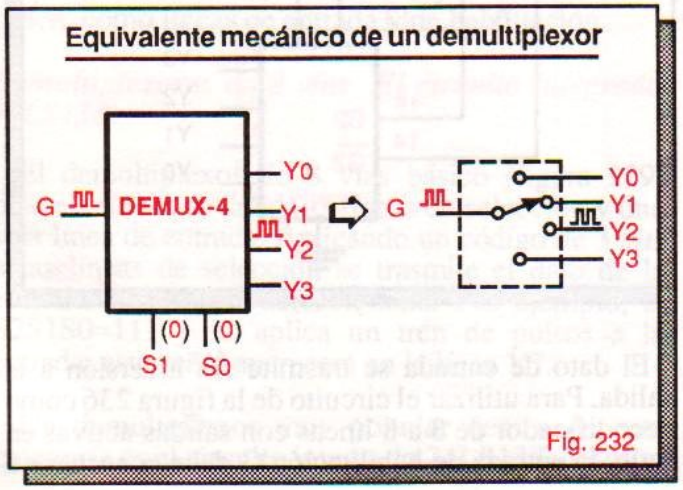


Fig. 232

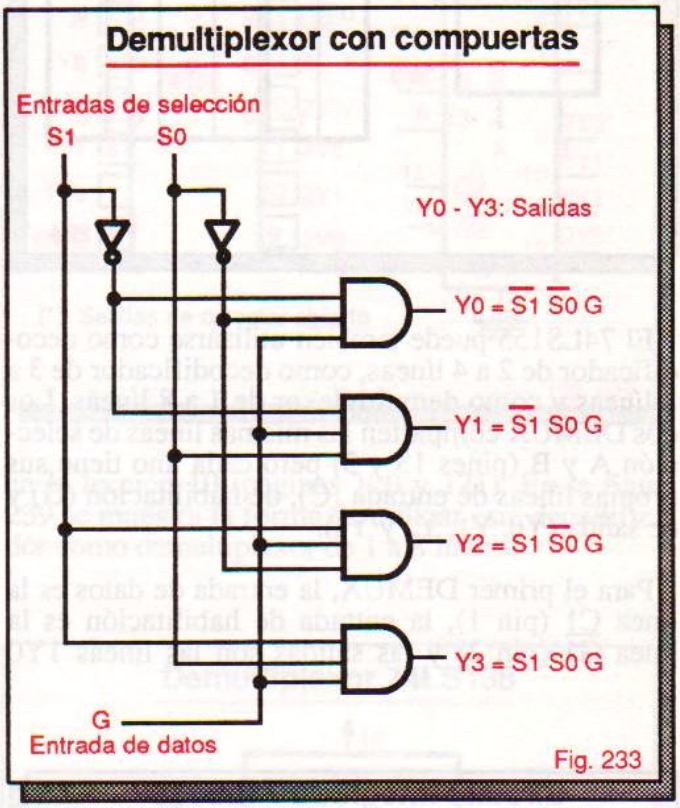


Fig. 233

Aunque los demultiplexores SSI son muy sencillos de diseñar, en la mayoría de los casos se prefiere utilizar circuitos integrados de mediana escala (MSI) diseñados específicamente para esta función. En las siguientes secciones se describen algunos de los más representativos dentro de las familias TTL y CMOS.

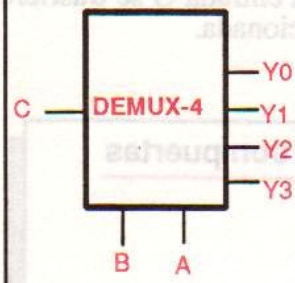
Demultiplexores de 4 vías. El circuito integrado 74LS155

El demultiplexor de 4 vías básico (figura 234) posee 4 líneas de salida, 2 de selección y una de entrada. Aplicando un código de dos *bits* a las líneas de selección se trasmite el dato de entrada a la salida seleccionada. Por ejemplo, si BA=**00**, el dato de C aparece en la salida Y0, si BA=**01** aparece en la salida Y1, y así sucesivamente.

Un demultiplexor muy popular dentro de esta categoría es el circuito integrado 74LS155 (figura 235). Este dispositivo contiene dos demultiplexores de 1 a 4 líneas en una misma cápsula de 16 pines.

La versión TTL estándar del mismo es el CI 74155. Opera con una tensión de alimentación de +5V, aplicada entre los pines 16 (Vcc) y 8 (GND).

Demultiplexor de 4 vías



B	A	Y0	Y1	Y2	Y3
0	0	C	0	0	0
0	1	0	C	0	0
1	0	0	0	C	0
1	1	0	0	0	C

Fig. 234

El 74LS155 puede también utilizarse como decodificador de 2 a 4 líneas, como decodificador de 3 a 8 líneas y como demultiplexor de 1 a 8 líneas. Los dos DEMUX comparten las mismas líneas de selección A y B (pines 13 y 3) pero cada uno tiene sus propias líneas de entrada (C), de habilitación (G) y de salida (Y0, Y1, Y2 y Y3).

Para el primer DEMUX, la entrada de datos es la línea $\overline{C1}$ (pin 1), la entrada de habilitación es la línea $\overline{G1}$ (pin 2) y las salidas son las líneas 1Y0 (pin 7), 1Y1 (pin 6), 1Y2 (pin 5) y 1Y3 (pin 4). El dato de entrada se trasmite invertido a la salida seleccionada mediante las líneas A y B.

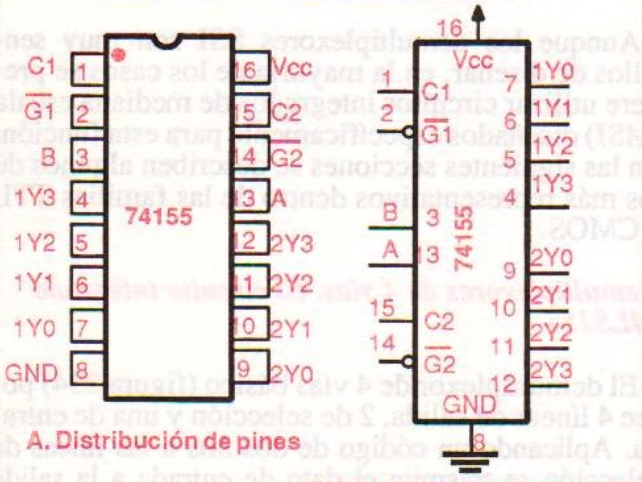
Para el segundo DEMUX, la entrada de datos es la línea C2 (pin 15), la entrada de habilitación es la línea $\overline{G2}$ (pin 14) y las salidas son las líneas 2Y0 (pin 9), 2Y1 (pin 10), 2Y2 (pin 11) y 2Y3 (pin 12). El dato de entrada se trasmite sin inversión a la salida seleccionada por A y B.

Por ejemplo, si C1=C2=1 y se aplica el código de selección BA=**11**, en la salida 1Y3 tendremos un **0** (el dato de C1 complementado) y en la salida 2Y3 tendremos un **1** (el mismo dato de C2). Las salidas no seleccionadas permanecen siempre **altas**.

Cuando las entradas de habilitación $\overline{G1}$ ó $\overline{G2}$ son activas, es decir, de nivel **bajo** (**0**), cada MUX desarrolla su lógica normal. Cuando $\overline{G1}$ ó $\overline{G2}$ son de nivel **alto** (**1**), la operación del respectivo MUX se inhibe y todas sus salidas se hacen **bajas** (**0**), ignorando el dato aplicado a la línea C y el estado de las líneas de selección A y B.

En la figura 236 se ilustra la forma de utilizar el 74LS155 como demultiplexor de 1 a 8 líneas. La línea de selección adicional (C) se obtiene conectando entre sí las entradas C1 y C2; la línea de entrada de datos ($\overline{G}$) conectando las entradas de habilitación $\overline{G1}$ y $\overline{G2}$. La salida de más alto orden es Y7 (pin 4) y la de más bajo orden es Y0 (pin 9).

Circuito integrado 74LS155



A. Distribución de pines

B. Representación simbólica

A	B	1Y0	1Y1	1Y2	1Y3	2Y0	2Y1	2Y2	2Y3
0	0	$\overline{C1}$	1	1	1	C2	1	1	1
0	1	1	$\overline{C1}$	1	1	1	C2	1	1
1	0	1	1	$\overline{C1}$	1	1	1	C2	1
1	1	1	1	1	$\overline{C1}$	1	1	1	C2

C. Tabla funcional

Fig. 235

El 74LS155 como DEMUX de 8 salidas

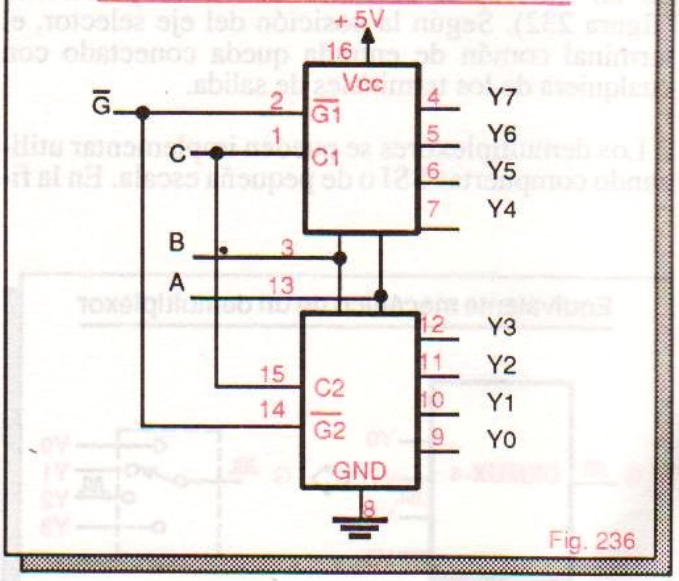


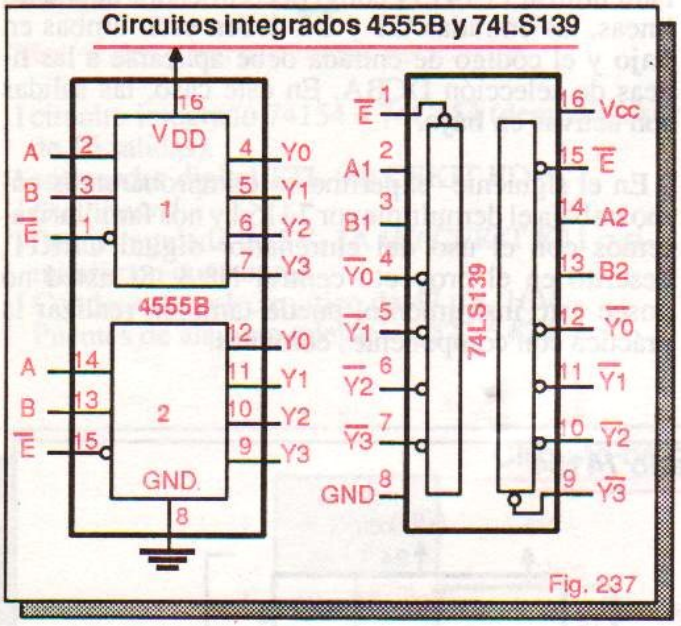
Fig. 236

El dato de entrada se trasmite sin inversión a la salida. Para utilizar el circuito de la figura 236 como decodificador de 3 a 8 líneas con salidas activas en **bajo**, la entrada de habilitación G debe conectarse a

un nivel **bajo (0)** permanente y el código de entrada debe aplicarse a las líneas de selección CBA. Las salidas no decodificadas se mantienen **altas**.

Además del 74LS155 y su versión TTL estándar (74155), otros demultiplexores de 1 a 4 líneas disponibles como circuitos integrados de mediana escala (MSI) son los siguientes:

4555B, 4556B, 74LS139 (ver figura 237). Cada DEMUX es completamente independiente y posee dos líneas de selección (A y B), una línea de entrada ($\overline{E}$) y 4 líneas de salida (Y0, Y1, Y2 e Y3). El 4556B y el 74LS139 trasfieren la señal de entrada sin inversión y el 4555B la trasfiere invertida.

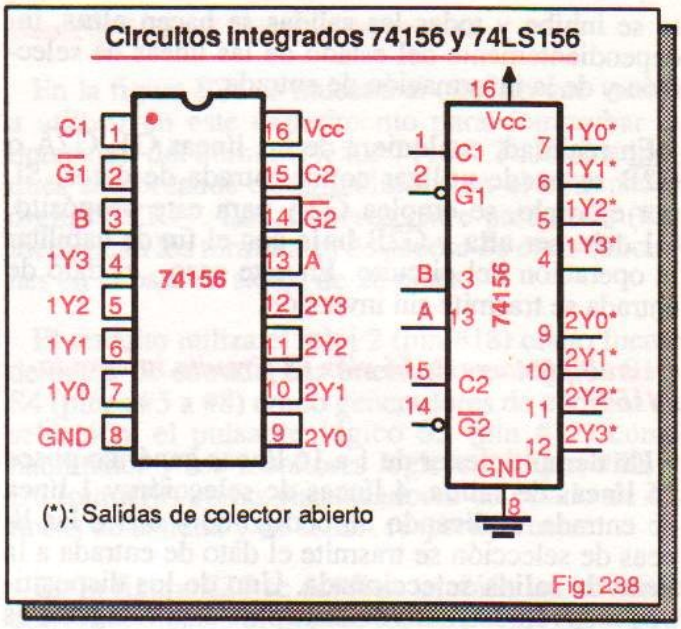


74156, 74LS156 (ver figura 238). Los dos DEMUX comparten las mismas líneas de selección (A y B). Las salidas de cada uno (Y0, Y1, Y2, Y3) son de colector abierto. En los demás aspectos, son funcionalmente idénticos al 74155 y al 74LS155, respectivamente. Las entradas C y G actúan, en su orden, como líneas de entrada y de habilitación.

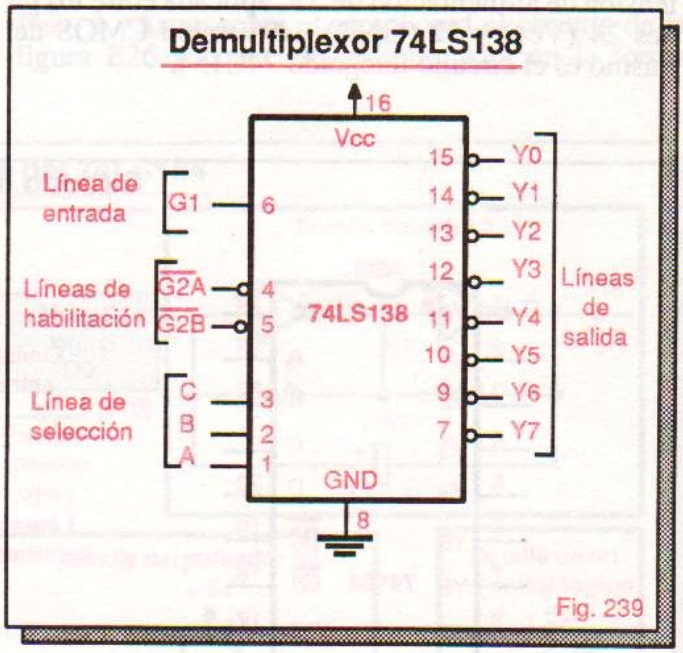
Demultiplexores de 8 vías El circuito integrado 74LS138

El demultiplexor de 8 vías básico (figura 229) posee 8 líneas de salida, 3 líneas de selección y una sola línea de entrada. Aplicando un código de 3 *bits* a las líneas de selección se trasmite el dato de la entrada a la salida seleccionada. Por ejemplo, si S2S1S0=**111** y se aplica un tren de pulsos a la entrada, esta señal aparecerá en la línea Y7.

Un demultiplexor muy popular dentro de esta categoría es el circuito integrado 74LS138, descrito



en la lección 10 (páginas 120 y 121). En la figura 239 se muestra la forma de utilizar este decodificador como demultiplexor de 1 a 8 líneas.



Las entradas de selección son las líneas A (pin 1), B (pin 2) y C (pin 3), la entrada de datos es la línea G1 (pin 6), las entradas de habilitación, activas en **bajo**, son las líneas $\overline{G2A}$ (pin 4) y $\overline{G2B}$ (pin 5) y las salidas son las líneas Y0 a Y7. La tensión de alimentación de 5V se aplica entre los pines 16 (Vcc) y 8 (GND).

El dato aplicado a la entrada G1 se trasmite invertido a la salida seleccionada por A, B y C. En condiciones normales, $\overline{G2A}$ y $\overline{G2B}$ deben estar ambas en **0**. Si una de ellas, o ambas, es **alta**, el circui-

to se inhibe y todas las salidas se hacen **altas**, independientemente del estado de las líneas de selección y de la información de entrada.

En realidad, cualquiera de las líneas G1, $\overline{G2A}$ o $\overline{G2B}$ se puede utilizar como entrada de datos. Si, por ejemplo, se emplea $\overline{G2A}$ para este propósito, G1 debe ser **alta** y $\overline{G2B}$ **baja** con el fin de habilitar la operación del circuito. En este caso, el dato de entrada se trasmite sin inversión.

Demultiplexores de 16 vías El circuito integrado 74154

Un demultiplexor de 1 a 16 líneas genérico posee 16 líneas de salida, 4 líneas de selección y 1 línea de entrada. Aplicando un código de 4 *bits* a las líneas de selección se trasmite el dato de entrada a la línea de salida seleccionada. Uno de los dispositivos más representativos dentro de esta categoría es el circuito integrado 74154.

El 74154 (figura 240) es un demultiplexor de 16 salidas con 4 líneas de selección, 1 de entrada de datos y 1 de habilitación que puede operar también como decodificador de 4 a 16 líneas. Opera con una tensión de alimentación de 5V, aplicada entre los pines 24 (Vcc) y 12 (GND). La versión CMOS del mismo es el circuito integrado 74C154.

La entrada de datos es la línea $\overline{G1}$ (pin 18), las entradas de selección son las líneas D (pin 20), C (pin 21), B (pin 22) y A (pin 23), las salidas son las líneas Y0 (pin 1) hasta Y15 (pin 17) y la entrada de habilitación es la línea $\overline{G2}$ (pin 19).

Las entradas de selección dirigen el dato aplicado a la entrada $\overline{G1}$, sin inversión, a una de las 16 líneas de salida mientras la línea de habilitación $\overline{G2}$ esté activa, es decir en **bajo**. Las salidas no seleccionadas permanecen en **alto**. Cuando $\overline{G2}$=**1**, la operación del circuito se inhibe y todas sus salidas se hacen **altas**, sin importar el estado de las líneas de entrada.

Cualquiera de las líneas $\overline{G1}$ ó $\overline{G2}$ puede utilizarse como entrada de datos, manteniendo la otra en **bajo**. Para utilizar el 74154 como decodificador de 4 a 16 líneas, las entradas $\overline{G1}$ y $\overline{G2}$ deben estar ambas en **bajo** y el código de entrada debe aplicarse a las líneas de selección DCBA. En este caso, las salidas son activas en **bajo**.

En el siguiente experimento comprobaremos cómo trabaja el demultiplexor 74154 y nos familiarizaremos con el uso del entrenador digital CEKIT, descrito en el proyecto central Nº 3. Si usted no posee este instrumento, puede también realizar la práctica con componentes comunes.

Circuito integrado 74154

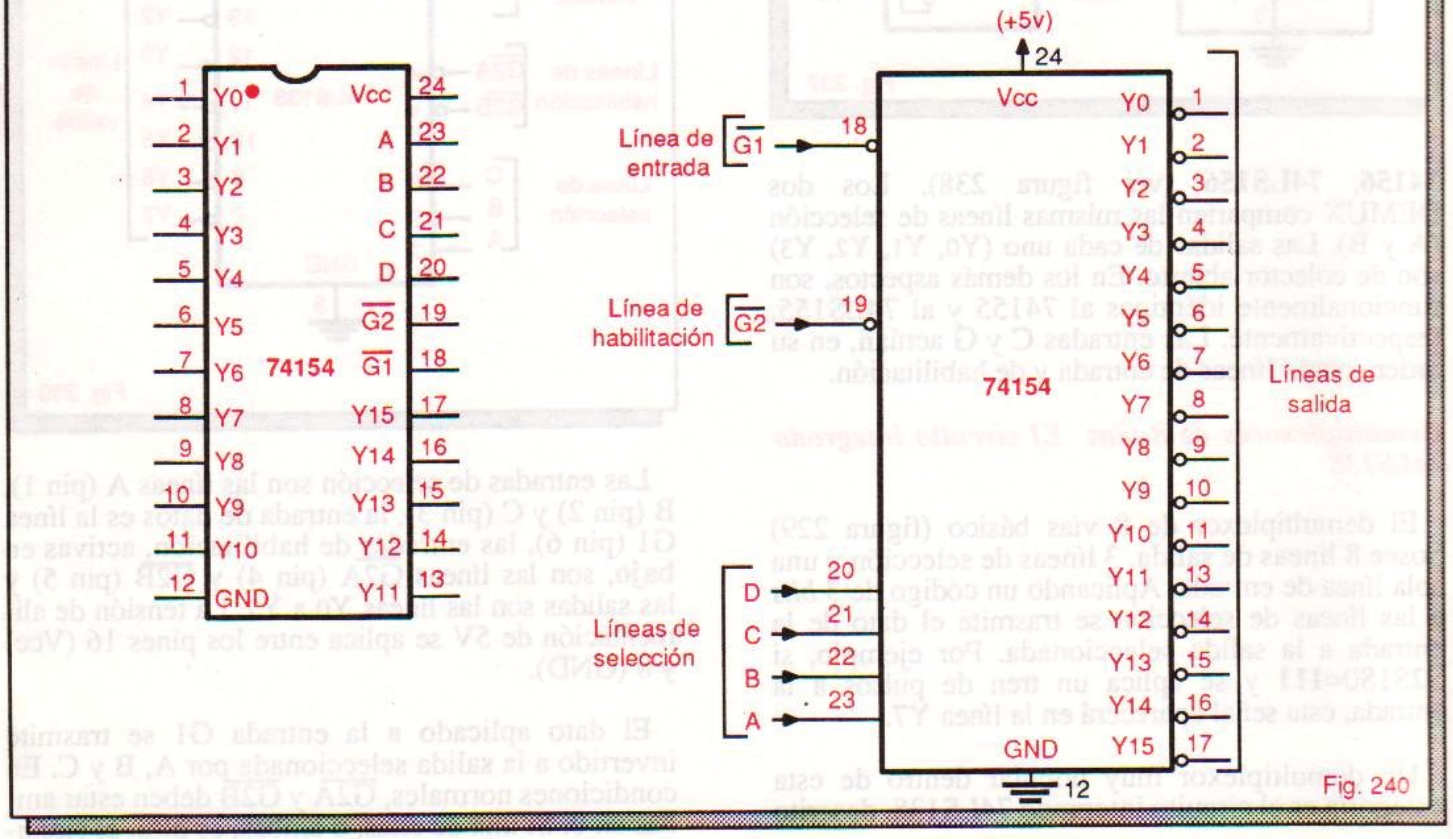


Fig. 240

EXPERIMENTO 15

Comprobación de la operación de un demultiplexor de 16 vías

Objetivos

- Comprobar la operación de un demultiplexor de 1 a 16 líneas.
- Familiarizarse con el uso del entrenador digital CEKIT.
- Aprender a utilizar un demultiplexor como decodificador.

Materiales y herramientas necesarios

1 circuito integrado 74154 ó 74C154 (demultiplexor de 16 salidas).
1 entrenador digital TTL (*kit* CEKIT ED-1).
1 *protoboard*
1 fuente regulada de 5V, 1A (*kit* CEKIT K11 o similar) con conectores
1 Condensador electrolítico de 47 µF, 16V.
Puentes de alambre telefónico #22 ó #24

Descripción del circuito de prueba

En la figura E26 se muestra el circuito que vamos a utilizar en este experimento para comprobar la operación del demultiplexor 74154. Todos los bloques sombreados están incluidos en el entrenador digital CEKIT. Los números entre paréntesis (#n) identifican los terminales de acceso de estas funciones en la base de salida de 28 pines.

El circuito utiliza el reloj 2 (pin #18) como fuente de datos de entrada, los interruptores lógicos S1 a S4 (pines #5 a #8) como generadores de códigos de selección, el pulsador lógico S5 (pin #12) como habilitador y los monitores lógicos D8 (pin #20) y D9 (pin #19) como visualizadores de estado de las líneas de entrada y de salida, respectivamente.

En la figura E26 se detallan también los circuitos correspondientes al generador de pulsos de reloj y las otras funciones auxiliares utilizadas en el experimento. Si usted no posee el entrenador digital, arme estos circuitos en su *protoboard* y conéctelos al demultiplexor 74154 en la forma indicada.

Procedimiento

Paso 1. Arme sobre el protoboard el circuito de la figura E26 y conéctelo al entrenador en la forma

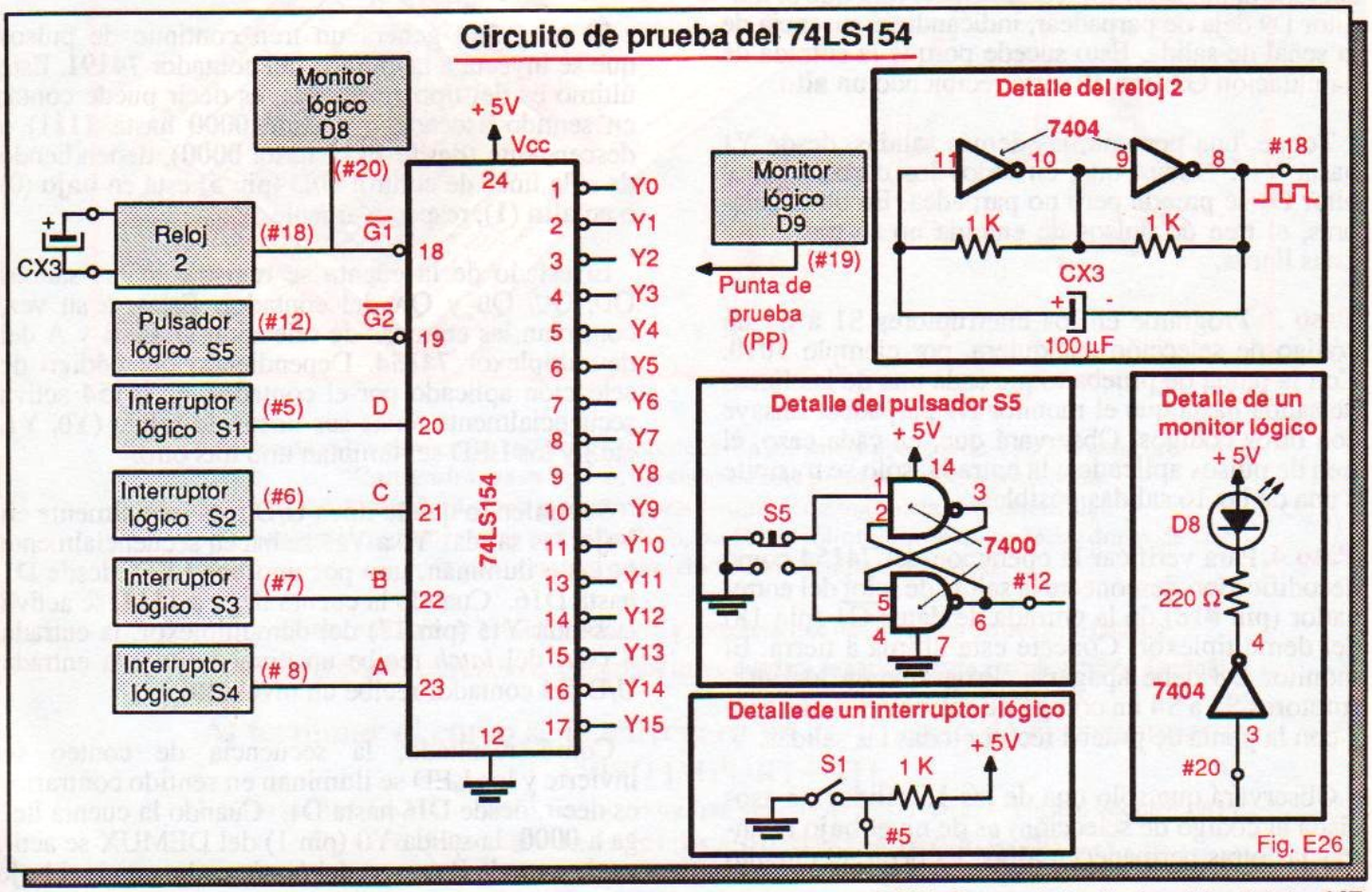


Fig. E26

que se indica. Instale el condensador de 47 µF en el *socket* CX3 con la polaridad apropiada. Inserte con cuidado el circuito integrado 74154. Siga las instrucciones de operación del entrenador CEKIT suministradas en el proyecto central Nº 3.

Antes de conectar la fuente, revise bien todas las conexiones, especialmente las de potencia. Las entradas de alimentación del entrenador digital CEKIT son los pines #15 (+5V) y #14 (GND o tierra). Para comenzar, sitúe los interruptores lógicos en la posición ON. De este modo, las entradas de selección recibirán el código **0000**.

Paso 2. Encienda la fuente. El monitor D8 debe parpadear, indicando la presencia de una señal de pulsos en la entrada del DEMUX (pin 18). Los otros monitores del entrenador deben permanecer iluminados, indicando que las entradas de los mismos (pines #20 al #28) están al aire.

Conecte la punta de prueba (PP) a la salida Y0 (pin 1 del 74154). Observará que el monitor D9 parpadea *en fase* con el monitor D8. Esto significa que el dato de entrada se está trasfiriendo, sin inversión, a la salida Y0. Lo anterior sucede porque los interruptores lógicos S1 a S4 aplican el código **0000** a las entradas de selección DCBA.

Con la punta de prueba conectada a la salida Y0, accione el pulsador lógico S5. Observará que el monitor D9 deja de parpadear, indicando la ausencia de la señal de salida. Esto sucede porque la entrada de habilitación $\overline{G2}$ (pin 19) está recibiendo un **alto**.

Toque, una por una, las demás salidas, desde Y1 hasta Y15. Notará que, en todos los casos, el monitor D9 se prende pero no parpadea. En otras palabras, el tren de pulsos de entrada no se trasmite a estas líneas.

Paso 3: Programe en los interruptores S1 a S4 un código de selección cualquiera, por ejemplo **1010**. Con la punta de prueba toque cada una de las líneas de salida hasta que el monitor D9 parpadee. Ensaye con otros códigos. Observará que, en cada caso, el tren de pulsos aplicado a la entrada, sólo se trasmite a una de las 16 salidas posibles.

Paso 4. Para verificar la operación del 74154 como decodificador, desconecte la salida de reloj del entrenador (pin #18) de la entrada de datos $\overline{G1}$ (pin 18) del demultiplexor. Conecte esta última a tierra. El monitor D8 debe apagarse. Programe en los interruptores S1 a S4 un código de selección cualquiera y con la punta de prueba recorra todas las salidas.

Observará que sólo una de las 16 salidas (la asociada al código de selección) es de nivel **bajo** mientras las otras permanecen **altas**. Es decir, el circuito reconoce, mediante un **bajo** en una de sus salidas, cualquier código de entrada. Como vimos en la lección 10, esta es la función propia de un decodificador. Al pulsar S5, la decodificación se inhibe.

* * *

Circuitos de aplicación

Se describen a continuación dos ejemplos sencillos de aplicación del demultiplexor de 16 salidas 74154 estudiado en esta lección. El primero es un juego de luces de velocidad variable y el segundo una alarma de múltiples entradas.

Juego de luces de velocidad variable

El circuito de la figura 241 ilumina secuencialmente los LED D1 a D16 e invierte automáticamente el sentido de encendido de los mismos, creando un efecto de luces muy interesante. La velocidad de la secuencia se controla mediante un potenciómetro (R2).

El sistema puede adaptarse al manejo de cargas de potencia, por ejemplo lámparas incandescentes de 115 V, utilizando optoacopladores o relés de estado sólido (ver lección 8). Lo forman un generador de pulsos (IC1), un contador de pulsos (IC2), un demultiplexor (IC3) y un *latch* (IC4). El DEMUX opera como decodificador de 4 a 16 líneas.

El reloj **555** genera un tren continuo de pulsos que se inyecta a la entrada del contador **74191**. Este último es del tipo *reversible*, es decir puede contar en sentido ascendente (desde **0000** hasta **1111**) o descendente (desde **1111** hasta **0000**), dependiendo de sí la línea de control U/D (pin 5) está en **bajo** (**0**) o en **alto** (**1**), respectivamente.

El estado de la cuenta se registra en las salidas Q_D, Q_C, Q_B y Q_A del contador. Estas, a su vez, controlan las entradas de selección D, C, B y A del demultiplexor **74154**. Dependiendo del código de selección aplicado por el contador, el 74154 activa secuencialmente todas sus líneas de salida (Y0, Y1, etc.) y los LED se iluminan uno tras otro.

Suponiendo que la línea U/D está inicialmente en **bajo**, las salidas Y0 a Y15 se hacen secuencialmente **bajas** e iluminan, uno por uno, los LED, desde D1 hasta D16. Cuando la cuenta llega a **1111**, se activa la salida Y15 (pin 17) del demultiplexor, la entrada S (*set*) del *latch* recibe un nivel **bajo** y la entrada U/D del contador recibe un nivel **alto**.

Como resultado, la secuencia de conteo se invierte y los LED se iluminan en sentido contrario, es decir, desde D16 hasta D1. Cuando la cuenta llega a **0000**, la salida Y0 (pin 1) del DEMUX se activa, la entrada R (*reset*) del *latch* recibe un nivel **bajo**

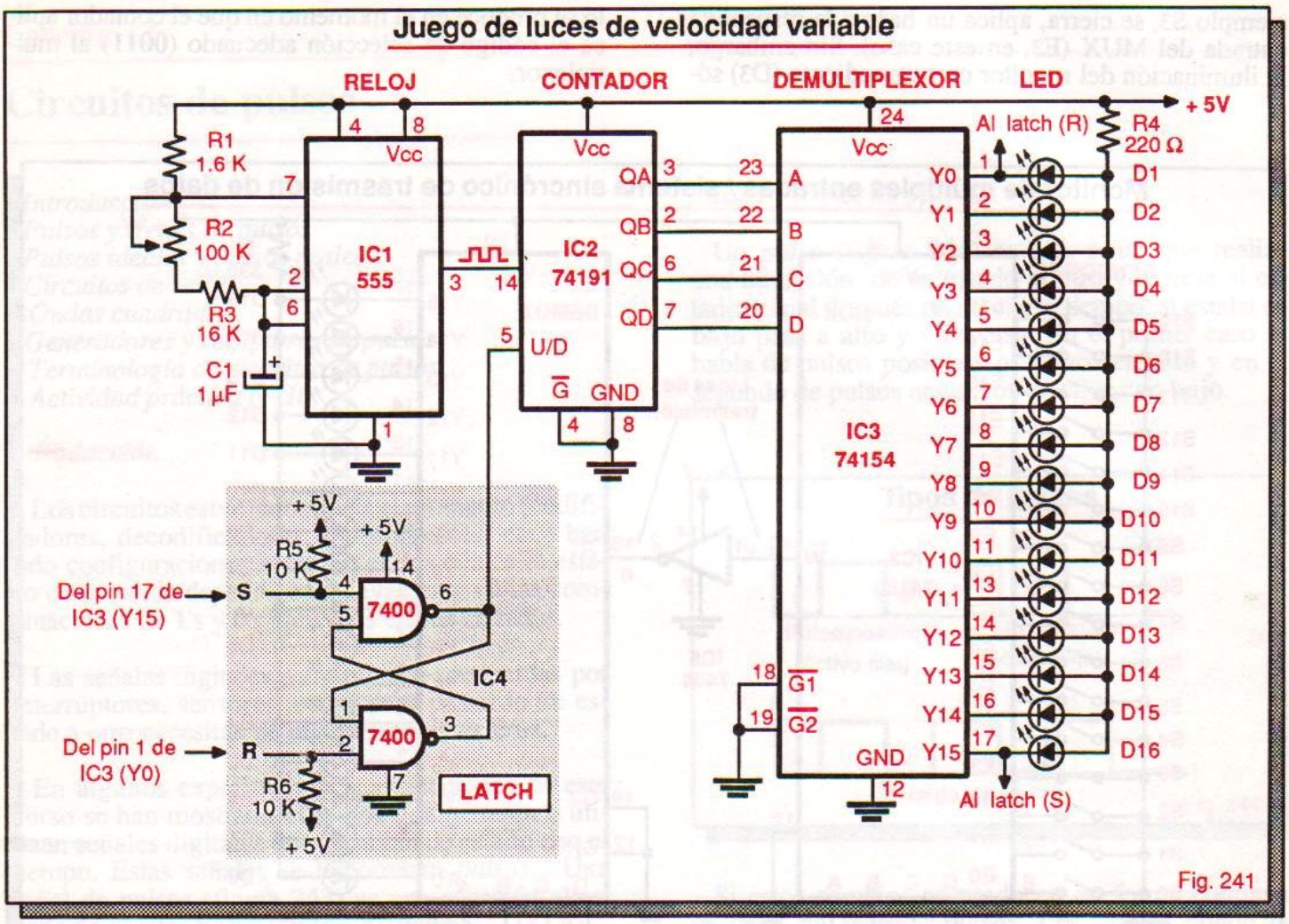


Fig. 241

y la entrada U/D del contador recibe un nivel **bajo**. El proceso se repite indefinidamente.

Si el reloj se calibra para que emita pulsos a determinados intervalos de tiempo, el circuito se puede utilizar como temporizador de eventos. Por ejemplo, si la frecuencia de los pulsos es 1 Hz, se encenderá un LED cada segundo.

Monitor de múltiples entradas

El circuito de la figura 242 chequea periódicamente el estado de 16 sensores normalmente abiertos (S0 a S15) e ilumina el LED asociado a cada sensor (D0 a D15) cuando este último se activa. Este proyecto también ilustra los principios básicos involucrados en un sistema de trasmisión de datos.

El reloj 555 (IC1) aplica un tren continuo de pulsos a la entrada del contador 7493 (IC2). Las salidas DCBA de este último alimentan al mismo tiempo las líneas de selección del multiplexor 74150 (IC3) y del demultiplexor 74154 (IC4). Esto se hace con el fin de sincronizar la trasferencia de información entre los sensores y los monitores.

El contador explora secuencialmente, una por una, todas las entradas del MUX y visualiza su estado en el respectivo monitor de salida del demultiplexor. Todo el flujo de información se realiza entre la salida del MUX y la entrada del DEMUX. El inversor adapta los niveles lógicos de ambos puntos. El conteo es cíclico entre **0000** y **1111**.

El MUX recibe la información de entrada, procedente de los sensores, en *paralelo* (todos los *bits* al mismo tiempo) y la envía en *serie* (*bit* por *bit*) al DEMUX. Este último convierte la información serie de entrada a su representación en paralelo original. La manipulación de datos en serie y en paralelo es muy común en sistemas digitales.

La información suministrada por los sensores a las entradas del MUX se puede tratar como una palabra o código de 16 *bits*. Cada *bit* ocupa la línea de trasmisión de datos durante un intervalo de tiempo igual a la duración de un pulso de reloj. Primero se trasmite el estado de la entrada E0, luego el de la entrada E1 y así sucesivamente.

Con todos los sensores abiertos, ninguno de los LED se ilumina. Cuando un sensor particular, por

ejemplo S3, se cierra, aplica un **bajo** a la respectiva entrada del MUX (E3, en este caso). Sin embargo, la iluminación del monitor correspondiente (D3) sólo se produce en el momento en que el contador aplica el código de selección adecuado (**0011**) al multiplexor.

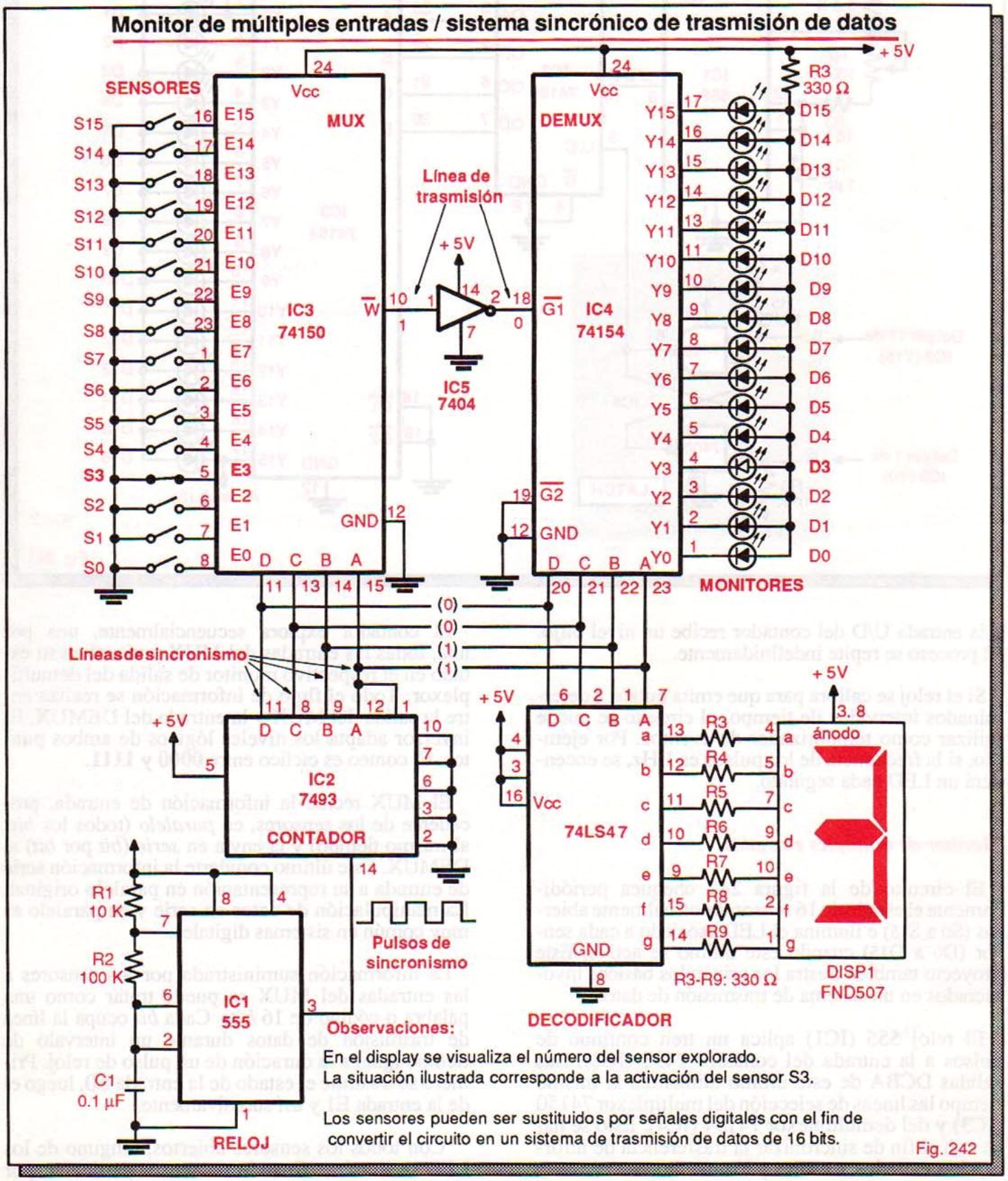


Fig. 242

Circuitos de pulsos

- *Introducción*
- *Pulsos y trenes de pulsos*
- *Pulsos ideales y pulsos reales*
- *Circuitos de reloj*
- *Ondas cuadradas*
- *Generadores y receptores de pulsos*
- *Terminología de circuitos de pulsos*
- *Actividad práctica Nº 10*

Introducción

Los circuitos estudiados hasta el momento (codificadores, decodificadores, multiplexores, etc.) han sido configuraciones *estáticas* en las cuales el estado de la salida depende exclusivamente de las combinaciones de **1**'s y **0**'s aplicadas en sus entradas.

Las señales digitales estáticas son producidas por interruptores, sensores, etc. y para pasar de un estado a otro necesitan de una influencia externa.

En algunos experimentos y aplicaciones de este curso se han mostrado circuitos que generan o utilizan señales digitales que cambian de estado con el tiempo. Estas señales se denominan *pulsos*. Una señal de pulsos (figura 243) es una sucesión alternada de niveles **bajos** y **altos** de voltaje.

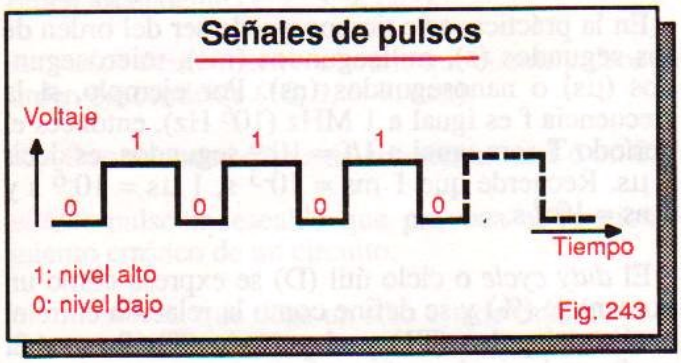


Fig. 243

Las señales de pulsos son *dinámicas*, es decir, están cambiando constantemente de estado y son las más comunes en la mayoría de circuitos digitales. Por su necesidad e importancia, trabajaremos constantemente con ellas en el resto del curso.

En las siguientes lecciones estudiaremos los circuitos de pulsos desde dos puntos de vista: los que generan o producen pulsos y los que requieren de señales de pulsos para operar. En esta lección destacaremos los aspectos básicos de la teoría de pulsos.

Pulsos y trenes de pulsos

Un *pulso* (figura 244) es una señal que realiza una transición de un estado al otro y regresa al estado inicial después de un cierto tiempo: si estaba en **bajo** pasa a **alto** y viceversa. En el primer caso se habla de pulsos positivos o activos en **alto** y en el segundo de pulsos negativos o activos en **bajo**.

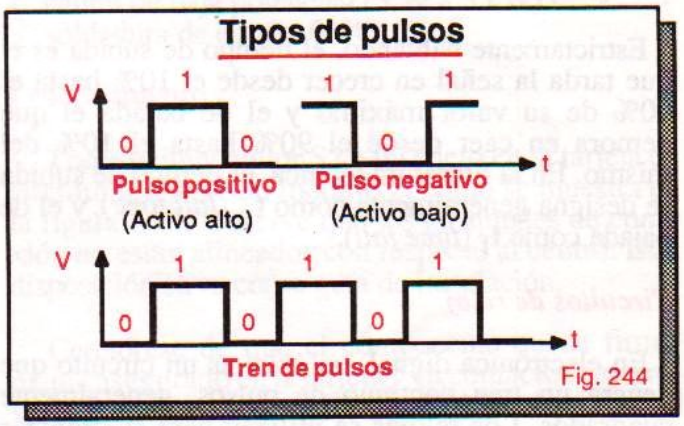


Fig. 244

Si estos cambios se producen en forma continua se tiene un *tren de pulsos*. Los puntos donde la señal cambia de estado se denominan *bordes* o *flancos*. El paso de **0** a **1** es el flanco *de subida* de la señal y el paso de **1** a **0** es su *flanco de bajada*.

Pulsos ideales y pulsos reales

En electrónica siempre se tienen en cuenta los casos ideales y los casos reales de cada situación analizada. La electrónica digital no es la excepción. Un ejemplo son las señales de pulsos.

Los pulsos que hemos representado hasta ahora son *ideales*, es decir, la señal cambia de un estado al otro en forma instantánea. En la realidad, un circuito digital, a pesar de ser muy rápido, tarda un determinado tiempo (muy corto, pero tiempo al fin y al cabo) para cambiar de estado.

Este tiempo se denomina *retardo de propagación* (*propagation delay*) y es el parámetro que define la velocidad de respuesta de los circuitos digitales a sus señales de entrada. Como vimos en la lección 2, cada familia y subfamilia TTL o CMOS tiene unas características de velocidad definidas.

Como consecuencia de lo anterior, la obtención de pulsos ideales no es posible en la práctica. En su

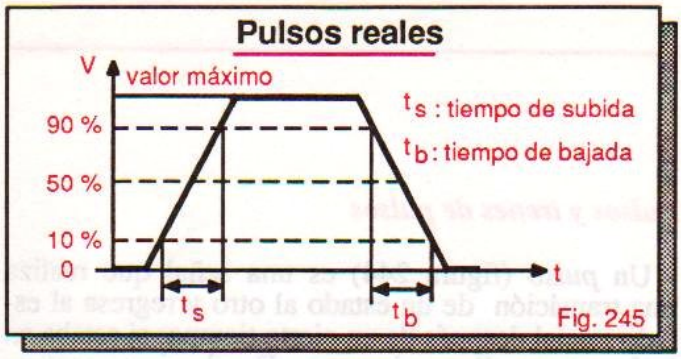


Fig. 245

gran mayoría, los pulsos reales tienen el aspecto mostrado en la figura 245 y se caracterizan por poseer tiempos de subida (t_s) y de bajada (t_b) finitos, por ejemplo t_s=15 µs y t_b=10 µs.

Estrictamente hablando, el tiempo de subida es el que tarda la señal en crecer desde el 10% hasta el 90% de su valor máximo y el de bajada el que demora en caer desde el 90% hasta el 10% del mismo. En la literatura técnica, el tiempo de subida se designa generalmente como t_r *(fall time)*. y el de bajada como t_f (*time fall*).

Circuitos de reloj

En electrónica digital, un *reloj* es un circuito que genera un tren continuo de pulsos, generalmente cuadrados. Los relojes se utilizan para sincronizar la operación de sistemas digitales y realizar funciones de temporización. El concepto de onda cuadrada se define a continuación.

Onda cuadrada

Una onda digital es una sucesión continua de pulsos cuyo nivel pasa alternativamente del estado **bajo** al **alto** y viceversa. Como se observa en la figura 246, la onda es **alta** durante un tiempo T1 llamado *ancho del pulso* y **baja** durante un tiempo T2 llamado *intervalo del pulso*.

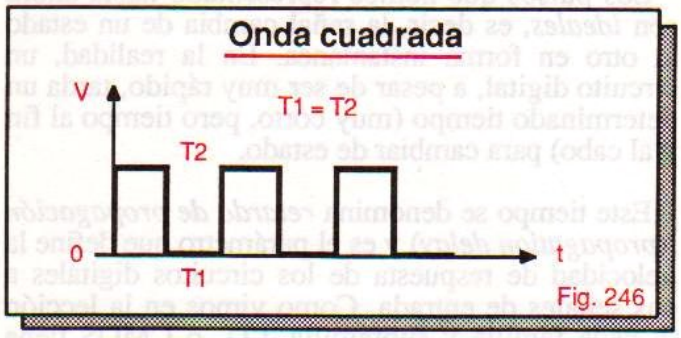


Fig. 246

Cuando la señal permanece en **bajo** el mismo tiempo que en **alto**, es decir cuando T1=T2, la señal se denomina onda simétrica o *cuadrada*. Cuando

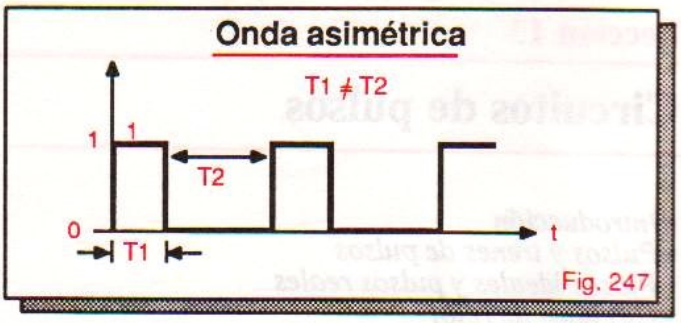


Fig. 247

estos tiempos son diferentes, la señal es una onda asimétrica o *pulso* (figura 247).

Las ondas digitales se caracterizan por poseer una frecuencia, un período, un ciclo útil (*duty cycle*) y una amplitud. Esta última es, simplemente, su valor máximo, es decir, el nivel de voltaje correspondiente al estado **alto**.

La *frecuencia* (f) se mide en *hertz* (Hz) o ciclos por segundo e indica cuántas veces se repite la onda básica en una unidad de tiempo. Por ejemplo, una onda cuadrada que se repite de la misma forma cada centésima de segundo, es decir 100 veces por segundo, es una onda de 100 Hz.

El *período* (T) se mide en segundos (s) y se refiere al tiempo que dura un solo ciclo de la onda. Se define como el inverso de la frecuencia y se calcula mediante la siguiente fórmula:

$$T = \frac{1}{F}$$

En la práctica, este tiempo puede ser del orden de los segundos (s), milisegundos (ms), microsegundos (µs) o nanosegundos (ns). Por ejemplo, si la frecuencia f es igual a 1 MHz (10^6 Hz), entonces el período T sera igual a 1/f = 10^{-6} segundos, es decir 1 µs. Recuerde que 1 ms = 10^{-3} s, 1 µs = 10^{-6} s y 1 ns = 10^{-9} s.

El *duty cycle* o ciclo útil (D) se expresa como un porcentaje (%) y se define como la relación entre el ancho del pulso (T1) y el período (T). Se evalúa mediante la siguiente fórmula:

$$\text{Ciclo útil (\%)} = D = \frac{\text{Ancho del pulso}}{\text{Período}} \times 100$$

$$D = \frac{T1}{T} \times 100 \text{ (en \%)}$$

El *duty cycle* de una onda cuadrada, por ejemplo, es del 50%, porque T1=T/2. Son comunes trenes de pulsos con un *duty cycle* del 25%, 40%, 80 %, etc. A menor ancho del pulso, menor es el ciclo útil y viceversa.

Generadores y receptores de pulsos

Los circuitos generadores de pulsos se conocen también como *multivibradores* y son muy importantes en el mundo de la electrónica digital. En las próximas lecciones de este curso estudiaremos las configuraciones más importantes utilizadas en la práctica.

Los principales tipos de circuitos generadores de pulsos son los multivibradores semi-monoestables o detectores de flancos, los monoestables o *one-shot*, los astables o relojes y los osciladores controlados por voltaje o VCO. Estos últimos son el corazón de los lazos de amarre de fase o PLL (*phase-locked loop*).

Algunos ejemplos de circuitos que funcionan a base de pulsos son los *flip-flop* o multivibradores biestables, los registros de almacenamiento y de desplazamiento, los contadores, las memorias, los conversores A/D y los microprocesadores.

Terminología de circuitos de pulsos

Los siguientes son algunos términos muy comunes que se utilizan para describir el funcionamiento de circuitos que generan y manejan pulsos. Conoceremos otros a medida que avancemos en el curso.

astable: que no tiene estado estable.

biestable: que tiene dos estados estables.

contador ascendente: circuito que cuenta pulsos en orden ascendente (1, 2, 3, 4, etc.).

contador descendente: circuito que cuenta pulsos en orden descendente (10, 9, 8, 7, etc.).

flip-flop: circuito capaz de almacenar un **1** ó un **0**.

***glitch*:** pulso indeseable que provoca el funcionamiento erróneo de un circuito.

monoestable: que tiene un sólo estado estable.

***race* (carrera):** condición que provoca el funcionamiento erróneo de un circuito debido a diferencias en los tiempos de propagación.

circuitos secuenciales: circuitos lógicos en los cuales el estado de la salida depende del estado previo de la entrada.

registro de almacenamiento: grupo de *flip-flops* que almacena datos de varios *bits*.

registro de desplazamiento: registro capaz de desplazar datos hacia la derecha o hacia la izquierda.

ACTIVIDAD PRACTICA Nº 10

Construcción del módulo 2. Parte 3

En esta actividad instalaremos en el circuito impreso del módulo 2 el interruptor lógico S2. Como se puede observar en la figura A11(página 132), la función de este componente es suministrar un nivel **alto** o **bajo** de voltaje a la entrada de un circuito digital conectado al terminal de acceso marcado S2.

Componentes y herramientas necesarios

1 interruptor miniatura tipo spdt. S2.
1 circuito impreso CEKIT EDM-2.
1 cautín de baja potencia (15 W a 35 W).
soldadura de estaño 60/40.

Procedimiento

Tome el interruptor S2 e instálelo en la tarjeta de circuito impreso del módulo 2, como se muestra en la figura A13. Observe que los terminales de conexión no están alineados con respecto al centro. Esta disposición sirve como guía de instalación.

Cerciórese de que el componente quede firmemente asegurado en la tarjeta y en contacto muy próximo con el interruptor S1 instalado en la actividad anterior.

Al soldar, no aplique más calor del absolutamente necesario porque puede levantar los trazos de cobre que conectan los diferentes interruptores entre sí y la tarjeta con el mundo externo.

Una vez instalado y soldado el interruptor, es conveniente probar su apertura y cierre mediante un ohmetro o un medidor de continuidad. En la posición **0** el contacto del centro debe cerrarse con el contacto inferior y en la posición **1** debe hacerlo con el superior. No debe haber continuidad entre los contactos de los extremos.

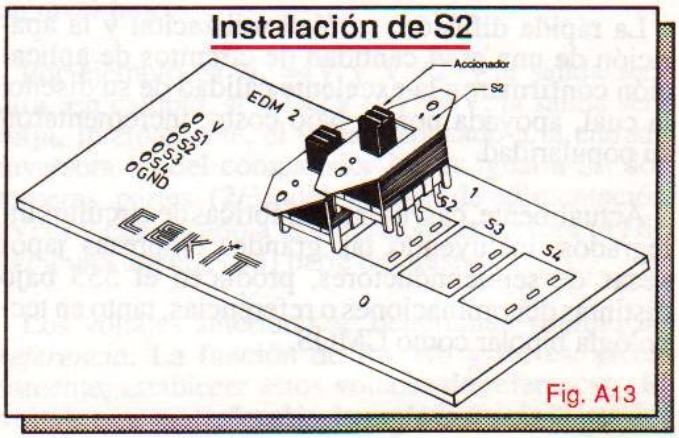


Fig. A13

El circuito integrado 555

- *Introducción*
- *Descripción general*
- *Características eléctricas*
- *Teoría de funcionamiento*
- *Operación en el modo astable*
- *Experimento 16. Funcionamiento del 555 en el modo monoestable*
- *Operación en el modo monoestable*
- *Experimento 17. Funcionamiento del 555 en el modo astable*
- *El 555 como modulador de pulsos*
- *Experimento 18. Operación de un generador de tono variable con 555.*
- *El circuito integrado 556*
- *Circuitos de aplicación*

Introducción

El circuito integrado 555 ha sido, junto con los microprocesadores, el *chip* más famoso en la breve historia de la microelectrónica. A pesar de que no se trata de una invención nueva, permanece tan actual como en sus primeros tiempos. Se utiliza tanto en aplicaciones sencillas como en computadores y complejos sistemas de control industrial.

Ha sido también objeto de una extensa literatura y sobre él se han escrito libros completos que describen numerosos circuitos y posibilidades de aplicación. Fue lanzado al mercado en el año de 1972 por Signetics para satisfacer la urgencia de un circuito generador de pulsos universal que se adaptará a las necesidades de diseño más frecuentes.

Hasta ese entonces, todos los generadores de pulsos se realizaban utilizando componentes discretos (transistores, resistencias, condensadores, etc.). La aparición del 555 simplificó el diseño y construcción de estos circuitos y los hizo compactos, económicos y muy confiables.

La rápida difusión, su fácil utilización y la aparición de una gran cantidad de circuitos de aplicación confirmaron la excelente calidad de su diseño, la cual, apoyada por su bajo costo, incrementaron su popularidad.

Actualmente, casi todas las fábricas de circuitos integrados, incluyendo las grandes empresas japonesas de semiconductores, producen el 555 bajo distintas denominaciones o referencias, tanto en tecnología bipolar como CMOS.

Los siguientes son algunos ejemplos:

Signetics	NE555
Fairchild	µA555
National Semiconductor	LM555
Texas Instruments	SN72555
Exar	XR-555
RCA	CA555
Philips/Sylvania	ECG955
Harris	HA1755
Motorola	MC1455
Toshiba	TA7555P

Una de las grandes ventajas del 555 es su compatibilidad con circuitos integrados digitales de la familia TTL y también su aplicación directa en circuitos análogos. La versión CMOS del 555 es el circuito integrado **7555**, caracterizado por su bajo consumo de potencia (ver lección 1, página 19).

Descripción general

El circuito integrado 555 es un dispositivo altamente estable que se utiliza para la generación de señales de pulsos. En la figura 248 se muestra su distribución funcional de pines y las dos formas de presentación más usuales: el encapsulado de doble fila o DIP (*Dual-In line Package*) y el metálico.

La presentación DIP de 8 pines es la más común. El encapsulado metálico se utiliza principalmente en aplicaciones militares e industriales. También está disponible en encapsulado de montaje superficial, con la referencia LM555CM de National.

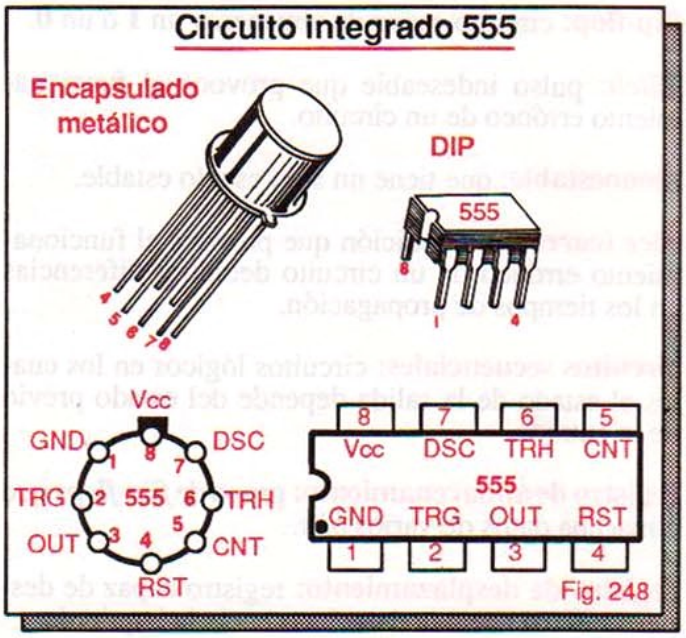


Fig. 248

El *chip* consta internamente de 23 transistores, 2 diodos y 12 resistencias. Opera con tensiones de alimentación desde 4.5 V hasta 18 V y puede manejar corrientes de salida hasta de 200 mA, una capacidad suficiente para impulsar directamente entradas TTL, LED, zumbadores, bobinas de relé, parlantes piezoeléctricos y otros componentes.

Asociado con unos pocos componentes externos (resistencias y condensadores, principalmente) el 555 se puede utilizar para generar trenes de pulsos, temporizar eventos y otras aplicaciones, tanto análogas como digitales. En esta lección estudiaremos sus dos modos básicos de operación: el *astable* o reloj y el *monoestable* o temporizador.

En el modo *astable*, el circuito entrega un tren continuo de pulsos y en el *monoestable* suministra un pulso de determinada duración. La frecuencia y el ancho del pulso se programan externamente mediante resistencias y condensadores adecuados.

Otro modo de operación importante es como modulador de ancho de pulsos. En este caso, el *chip* trabaja en el modo monoestable pero la duración del pulso se controla mediante un voltaje externo aplicado al pin 5.

Antes de proceder al estudio detallado del 555, es conveniente conocer algunas de sus características eléctricas más importantes. Estos y otros parámetros son de gran utilidad para los diseñadores de circuitos. Una información más amplia se obtiene consultando los manuales y hojas de datos (*data sheets*) de los fabricantes.

Características eléctricas

Las siguientes son algunas de las características eléctricas más notables de los circuitos integrados LM555 y LM555C de National Semiconductor. Estos dos *chips* son funcionalmente idénticos pero se diferencian por su rango de temperaturas de trabajo.

El LM555 (versión estándar) puede trabajar en ambientes con temperaturas desde -55 °C hasta +125 °C y el LM555C (versión comercial) con temperaturas desde 0 °C hasta +70 °C.

Los datos de corriente están dados en miliamperios (mA), los de voltaje en voltios (V), los de potencia en milivatios (mW) y los de temperatura en grados Celsius (°C).

• Rango de voltajes de alimentación

LM555	4.5 V a 18 V
LM555C	4.5 V a 16 V

• Máximo voltaje de alimentación 18 V

• Máxima disipación de potencia

Cápsula DIP	760 mW
Cápsula metálica	1180 mW

• Consumo de corriente (sin carga y con Vcc=5V)

LM555	de 3 mA a 5 mA
LM555C	de 3 mA a 6 mA

• Máximo voltaje de salida en bajo (con Vcc=5V)

LM555	0.25 V
LM555C	0.35 V

• Mínimo voltaje de salida en alto (con Vcc=5V)

LM555	3.00 V
LM555C	2.75 V

• Máxima corriente de salida 200 mA

Teoría de funcionamiento

En la figura 249 se muestra la distribución interna de bloques del circuito integrado 555. Consta, básicamente, de dos comparadores de voltaje (U1 y U2), un *flip-flop* (U3), un amplificador de corriente o *buffer* (U4) y un transistor de descarga (Q1). Las resistencias Ra, Rb y Rc de 5 KΩ sirven como divisores de voltaje.

El comparador superior (U1) se denomina comparador de umbral o de *threshold* (léase *tresjol*) y el inferior (U2) comparador de disparo o de *trigger* (léase *triguer*). Como se muestra en la figura 249, cada comparador tiene dos entradas de voltaje: una *inversora*, marcada con el signo (-) y una *no inversora*, marcada con el signo (+).

El funcionamiento de cada comparador (figura 250) es muy sencillo: cuando en la entrada (+) se aplica un voltaje mayor que el de la entrada (-), la salida del comparador es un nivel **alto**. Si, por el contrario, en la entrada (+) se aplica un voltaje menor que el de la entrada (-), entonces la salida es un nivel **bajo**.

Por ejemplo, si V^+=4V y V^-=2V, la salida será **alta**. En cambio, si V^+=2V y V^-=4V, la salida será **baja**. Internamente, el voltaje aplicado a la entrada inversora (-) del comparador U1 es igual a las dos terceras partes (2/3) del voltaje de alimentación (Vcc) y el aplicado a la entrada no inversora (+) de U2 a una tercera (1/3) parte del mismo.

Los voltajes anteriores se denominan *voltajes de referencia*. La función de Ra, Rb y Rc es, precisamente, establecer estos voltajes de referencia. El voltaje externo aplicado a la entrada (+) de U1 se de-

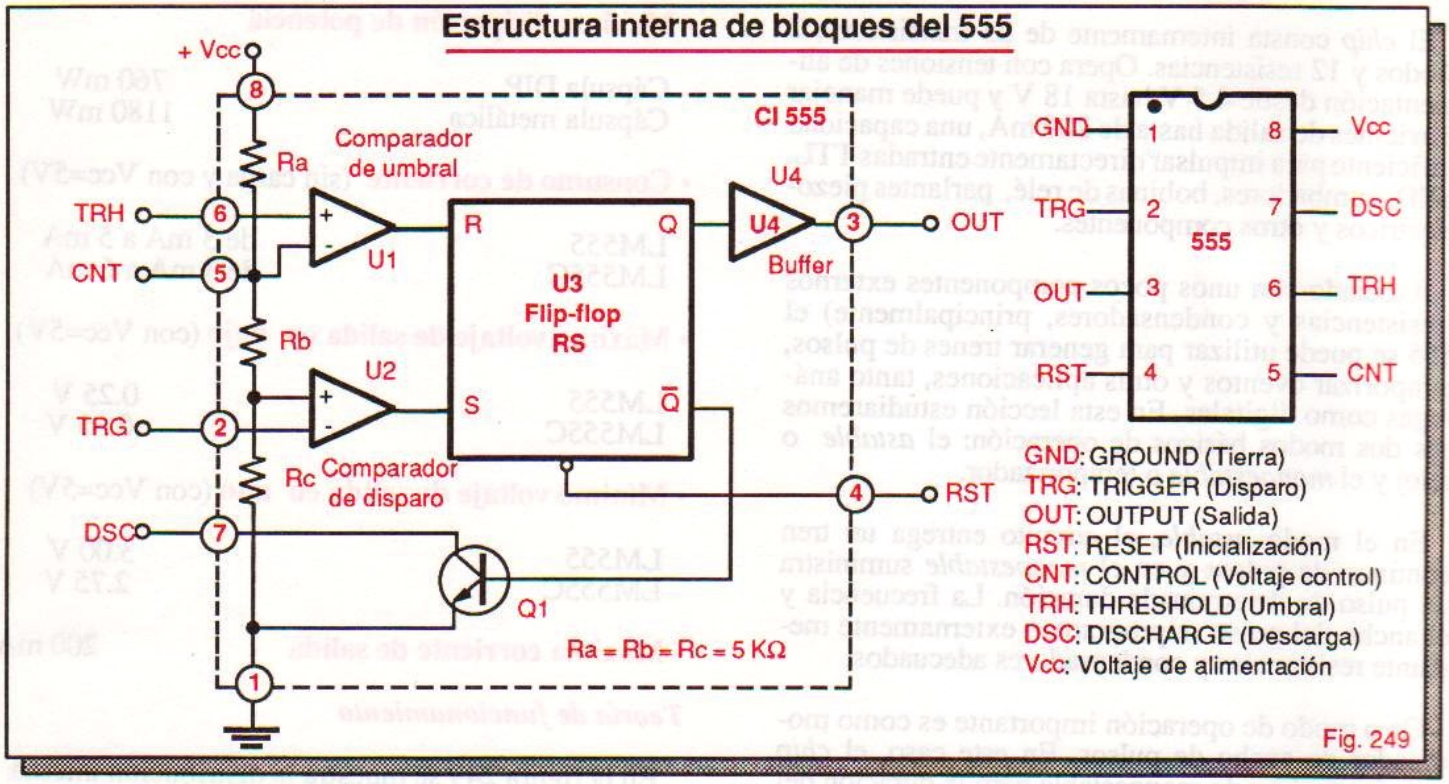


Fig. 249

nomina *voltaje de umbral* y el aplicado a la entrada (-) de U2 *voltaje de disparo.*

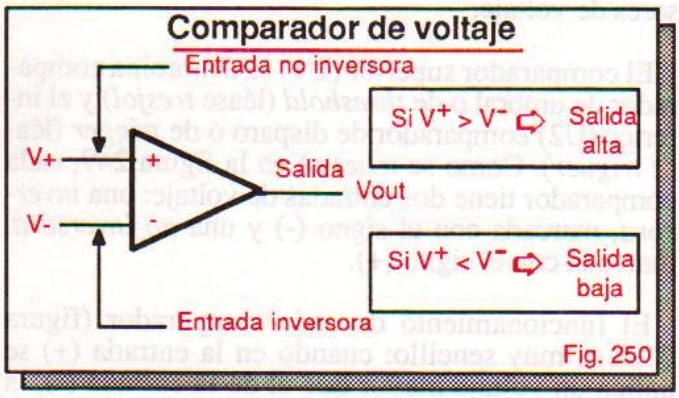


Fig. 250

Utilizando un voltaje de alimentación de **9V** (Vcc=9V) por ejemplo, el voltaje de referencia de la entrada (-) de U1 es igual a **6V** y el de la entrada (+) de U2 es igual a **3V**. Los voltajes de umbral y de disparo pueden adoptar cualquier valor entre 0 y 9V.

Si, en estas condiciones, se aplica un voltaje de umbral de 7V a la entrada (+) de U1 y un voltaje de disparo de 5V a la entrada (-) de U2, la salida de U1 será **alta**, porque 7V>6V, y la salida de U2 será **baja**, porque 3V<5V. Del mismo modo se procede para analizar otras situaciones.

La entrada no inversora (+) del comparador de umbral (U1) es accesible externamente por el pin **6** (TRESHOLD o TRH) y la entrada inversora (-) del comparador de disparo (U2) por el pin **2** (TRIGGER o TRG).

El voltaje de referencia de ambos comparadores se puede variar mediante un voltaje externo aplicado al pin **5** (CONTROL o CNT). Este terminal se utiliza para *modular* pulsos, es decir para variar sus características de acuerdo a una señal de control. En condiciones normales, se recomienda conectar el pin 5 a tierra a través de un condensador de 0.01 µF.

La salida de U1 está conectada internamente a la entrada R (*reset*) del *flip-flop* (U3) y la salida de U2 a la entrada S (*set*) del mismo. La función de este circuito es memorizar un nivel **alto** o **bajo** de voltaje en su salida Q, dependiendo del estado de las entradas **R** y **S**. La salida $\overline{Q}$ tiene siempre un estado contrario al de la salida Q.

La operación del *flip-flop* (figura 251) es muy simple: cuando se aplica momentáneamente un **alto** a la entrada S y la entrada R está en **bajo** la salida Q se hace **alta**. En cambio, si se aplica un **alto** a R y S está en **bajo**, la salida Q se hace **baja**.

En el primer caso, se dice que el *flip-flop* está *set*, es decir con un **1** en su salida, y en el segundo que esta *reset*, es decir con un **0**.

Cuando las entradas R y S se hacen ambas **bajas**, el estado de salida previamente establecido se mantiene, es decir queda *memorizado*. Cuando R y S se hacen **altas**, el estado de la salida Q es ambiguo.

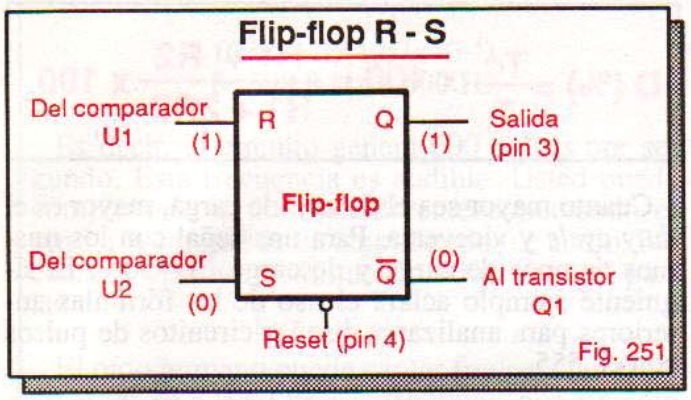


Fig. 251

Como se desprende del análisis anterior, el *flip-flop* se comporta como una especie de interruptor o caja de seguridad con memoria que atrapa o captura un **1** ó un **0**, y no cambia de estado hasta que no se establezca la combinación apropiada de niveles en las entradas R y S. Los *flip-flops* se estudian en detalle en la lección 20 de este curso.

El pin 4 (RESET o RST) hace **baja** la salida Q cuando recibe un nivel **bajo**, sin importar el estado de las entradas R y S. En condiciones normales, este pin debe mantenerse a un nivel **alto** para que el dispositivo opere correctamente. No se recomienda dejarlo al aire.

La salida Q del *flip flop* alimenta el *buffer* o amplificador de corriente U4 y la salida $\overline{Q}$ la base del transistor Q1. El propósito del buffer es aumentar la capacidad de corriente del *flip-flop*. La salida del *buffer* es accesible externamente desde el pin 3 (OUTPUT o OUT). Este pin es la salida del *chip*.

El transistor Q1 se utiliza como un interruptor controlado digitalmente. Cuando la salida $\overline{Q}$ es **alta**, Q1 conduce, es decir se cierra, y cuando Q es **baja** deja de conducir, es decir, se abre. En el primer caso, se dice que Q1 está *on* o *saturado* y en el segundo que está *off* o en corte .

Una vez comprendido el funcionamiento y el propósito de cada uno de los elementos que constituyen el circuito integrado 555, resultará muy sencillo entender cómo trabaja el dispositivo cuando se controla mediante componentes externos. En las siguientes secciones analizaremos en detalle sus modos de operación astable y monoestable.

Operación en el modo astable

En la figura 252 se muestra la forma de conectar el circuito integrado 555 en el modo astable, es decir como generador de trenes de pulsos. Esta configuración se denomina comúnmente circuito de reloj o, simplemente, *reloj*. Observe que la entrada de umbral (TRH, pin 6) está conectada a la entrada de disparo (TRG, pin 2).

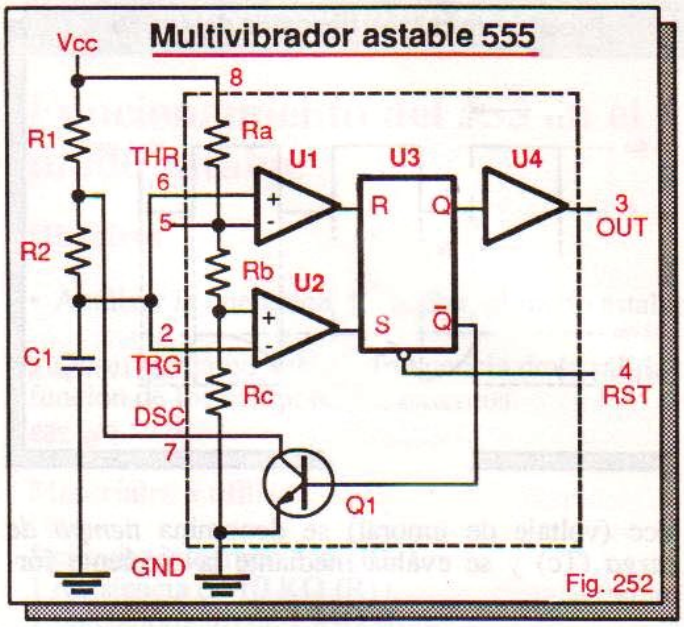


Fig. 252

El circuito formado por las resistencias R1 y R2 y el condensador C1 controla el voltaje de entrada de los comparadores. Cuando se conecta la fuente de alimentación, este voltaje es de 0 V porque C1 está completamente descargado. Bajo esta condición, el comparador de umbral aplica un **bajo** a la entrada R del *flip-flop* y el de disparo un **alto** a la entrada S.

Como resultado, la salida del circuito (OUT, pin 3) es de nivel **alto**. Al mismo tiempo, la salida $\overline{Q}$ del *flip-flop* es de nivel **bajo**, el transistor de descarga está *off*, es decir en estado de corte, y C1 comienza a cargarse libremente a través de R1 y R2. A medida que C1 se carga, el voltaje en sus terminales crece hasta alcanzar el valor de umbral (2/3 de Vcc).

Cuando esto sucede, el comparador de umbral aplica un **alto** a la entrada R del *flip-flop* y el de disparo un **bajo** a la entrada S del mismo. Como resultado, la salida del circuito (OUT, pin 3) se hace **baja**, la salida $\overline{Q}$ se hace **alta**, el transistor pasa al estado *on*, es decir conduce, y el condensador C1 comienza a descargarse a través de la resistencia R2.

Cuando el voltaje sobre C1 se hace ligeramente inferior al voltaje de disparo (1/3 de Vcc), el comparador de disparo aplica un **alto** a la entrada S del *flip-flop* y el de umbral un **bajo** a la entrada R. La salida del circuito se hace nuevamente **alta** y se repite el mismo ciclo anterior.

Como resultado de la carga y descarga de C1, la salida oscila indefinidamente entre los niveles **alto** y **bajo**, entregando de esta forma un tren continuo de pulsos de determinada frecuencia. En la figura 253 se resume gráficamente el proceso.

El tiempo que demora el condensador C1 en cargarse desde Vcc/3 (voltaje de disparo) hasta 2/3 de

Proceso de carga y descarga del CI 555

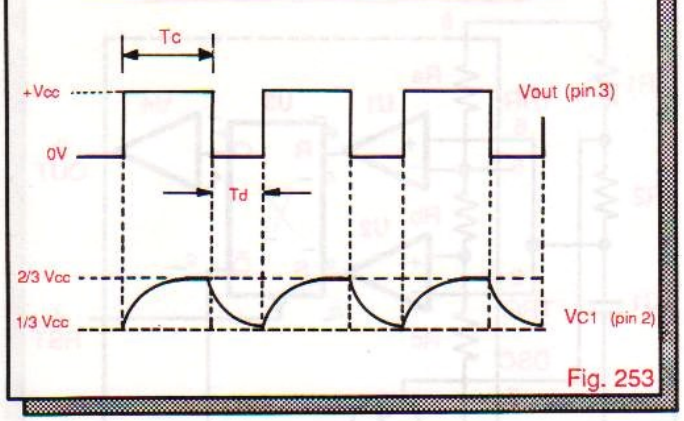


Fig. 253

Vcc (voltaje de umbral) se denomina *tiempo de carga* (Tc) y se evalúa mediante la siguiente fórmula:

$$T_{carga} = T_c = 0.693\,(R_1+R_2)C_1$$

Durante el tiempo de carga, la salida del circuito (OUT, pin 3) es de nivel **alto**. El tiempo que demora C1 en descargarse desde 2/3 de Vcc hasta 1/3 de Vcc se denomina *tiempo de descarga* (Td) y se calcula mediante la siguiente fórmula:

$$T_{descarga} = T_d = 0.693 R_2 C_1$$

Durante el tiempo de descarga, la salida del circuito (OUT, pin 3) es de nivel **bajo**. El tiempo de descarga es siempre más rápido que el de carga porque depende únicamente de los valores de R2 y C1. La suma de los tiempos de carga y descarga define el período (T) de la señal de salida. Por tanto:

$$T = T_c + T_d = 0.693\,(R_1+2R_2)C_1$$

El inverso del período (1/T) es, por definición, la frecuencia, es decir el número de pulsos que se producen en un segundo. Por consiguiente:

$$f = \frac{1}{T} = \frac{1}{0.693\,(R1 + 2R2)\,C1}$$

La relación porcentual entre el tiempo de carga y el período (Tc/T) define el *duty cycle* o ciclo útil (D) de la señal de salida. Es decir:

$$D\,(\%) = \frac{T_c}{T} \times 100 = \frac{R1 + R2}{R1 + 2R2} \times 100$$

Cuanto mayor sea el tiempo de carga, mayor es el *duty cycle* y viceversa. Para una señal con los mismos tiempos de carga y descarga, D=50%. El siguiente ejemplo aclara el uso de las fórmulas anteriores para analizar y diseñar circuitos de pulsos con el 555.

Ejemplo. Determine los tiempos de carga y de descarga del condensador C1 así como el período, la frecuencia y el *duty cycle* de la señal de salida para el circuito de la figura 252 si R1= 1KΩ, R2=120 KΩ y C1=0.01 μF.

Se puede instalar un condensador de 0.01 μF entre el pin 5 del 555 y tierra para mejorar la estabilidad de la frecuencia de salida del circuito.

Solución. Remplazando R1, R2 y C1 por sus valores correspondientes, calculamos cada uno de los parámetros solicitados.

Para evaluar el tiempo de carga de C1, utilizamos la fórmula de Tc:

$$T_c = 0.693\,(R_1+R_2)C_1$$
$$T_c(s) = 0.693 \times 121\times10^3 \times 0.01\times10^{-6}$$
$$\mathbf{T_c} = 838.5 \times 10^{-6}\ s \approx \mathbf{839\ \mu s}$$

Durante estos 839 μs de carga, la señal de salida permanece en el estado **alto**.

Para evaluar el tiempo de descarga de C1, utilizamos la fórmula de Td:

$$T_d = 0.693 R_2 C_1$$
$$T_d(s) = 0.693 \times 120\times10^3 \times 0.01\times10^{-6}$$
$$\mathbf{T_d} = 831.6\times10^{-6}\ s \approx \mathbf{832\ \mu s}$$

Durante estos 832 μs de descarga, la salida permanece en **bajo**. Como puede deducirse de este resultado, el tiempo de descarga (832 μs) es menor que el de carga (839 μs).

Para evaluar el período de la señal de salida, utilizamos la fórmula de T:

$$T = T_c + T_d$$
$$\mathbf{T} = 832\ \mu s + 839\ \mu s = 1671\ \mu s \approx 1.67 \times 10^{-3}\ s$$
$$\mathbf{T = 1.67\ ms}$$

Este tiempo (1.67 ms) es el que dura un solo ciclo de la señal de salida. Para evaluar la frecuencia (número de ciclos que se producen en un segundo) utilizamos la fórmula de f:

$$f = 1/T$$
$$f(Hz) = 1/(1.67 \times 10^{-3})$$
$$\mathbf{f = 598.8\ Hz \approx 600\ Hz}$$

Es decir, el circuito genera 600 pulsos por segundo. Esta frecuencia es audible. Usted puede comprobarlo experimentalmente conectando el pin 3 a la entrada de un amplificador de audio. Escuchará un tono continuo de 600 Hz en el parlante.

El oído humano puede captar frecuencias entre 20 Hz y 20 KHz. Otros seres vivos, por ejemplo las ratas y los insectos, pueden escuchar *ultrasonidos*, es decir frecuencias por encima de 20 KHz. Aprovechando este fenómeno natural, los generadores de ultrasonidos se pueden utilizar como repelentes de plagas en graneros, campamentos y otros sitios donde es común su presencia.

Para evaluar el *duty cycle* o ciclo útil de la señal de salida, utilizamos la fórmula de D:

$$D(\%) = (Tc/T) \times 100$$
$$\mathbf{D = (839/1671) \times 100 = 50.2\% \approx 50\%}$$

Este valor de *duty cycle* (50%) implica que la señal de salida es simétrica, es decir, dura prácticamente el mismo tiempo en **alto** que en **bajo**. En otras palabras, se trata de una onda cuadrada.

En el siguiente experimento comprobaremos la operación del 555 en el modo astable, es decir como generador de pulsos o reloj.

EXPERIMENTO Nº 16

Funcionamiento del 555 en el modo astable

Objetivos

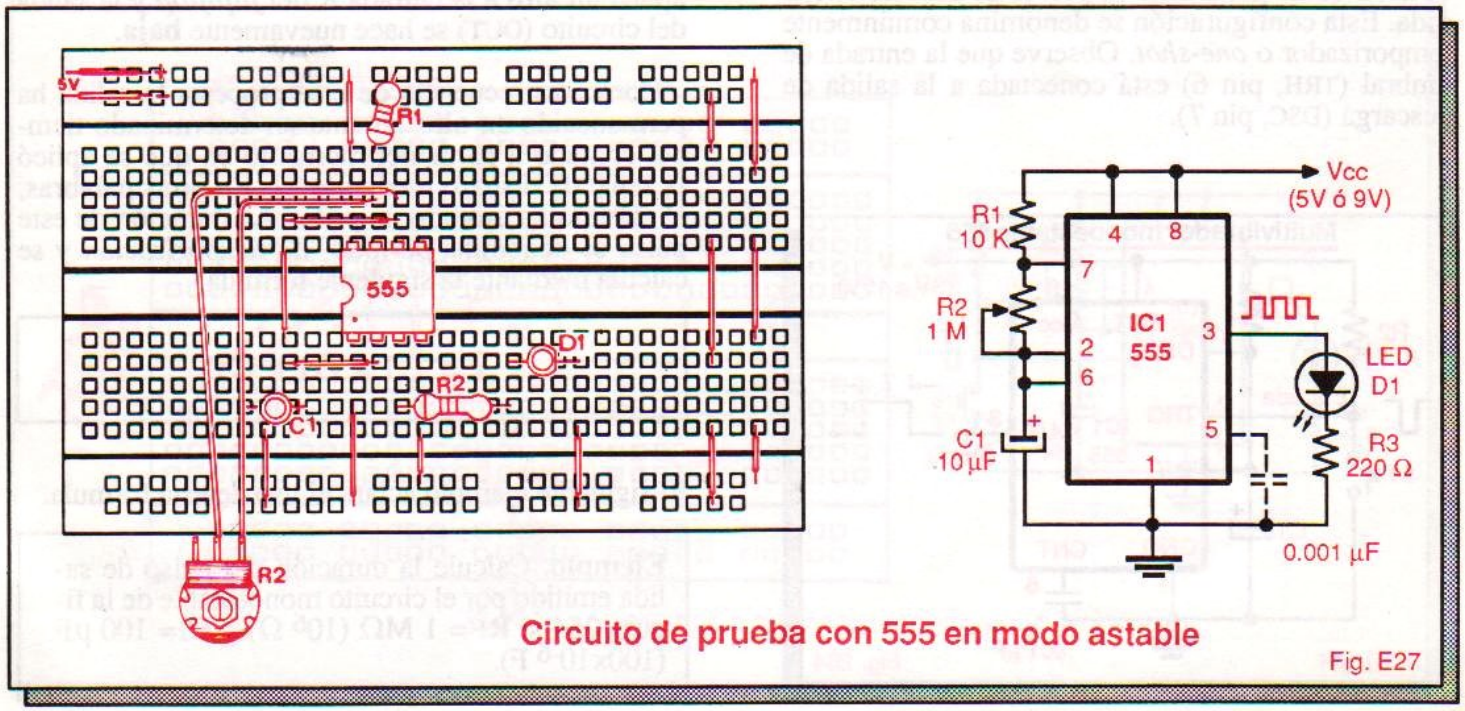
- Analizar la operación del 555 en el modo astable.
- Observar cómo varía la frecuencia de la salida en función de los componentes externos.

Materiales a utilizar

1 circuito integrado 555 (IC1).
1 resistencia de 10 KΩ (R1).
1 potenciómetro de 1 MΩ (R2).
1 resistencia de 220 Ω (R3).
1 condensador de 10 µF/16V (C1).
1 LED (D1).
1 Fuente de 5V, 1 A (*kit* CEKIT K11 ó similar) o una pila alcalina de 9V con conector (B1).
1 *Protoboard.*
Puentes de alambre telefónico #22 ó # 24.

Descripción del circuito de prueba

En la figura E27 se muestra el circuito que vamos a utilizar en este experimento para comprobar la operación del 555 en el modo astable (reloj). Las resistencias R1 y R2 y el condensador C1 establecen las características de la señal de salida. Para de-



Circuito de prueba con 555 en modo astable

Fig. E27

tectar la presencia de pulsos se utiliza el monitor lógico formado por el LED D1 y la resistencia R3.

Cuando la salida es **alta**, D1 se prende y cuando es **baja** se apaga. Como resultado el LED parpadea a una determinada frecuencia, ajustable mediante el potenciómetro R2.

Procedimiento

Paso 1. Arme sobre el *protoboard* el circuito de la figura E27. Conecte el potenciómetro R2 mediante dos alambres de longitud adecuada y debidamente soldados. Tenga especial precaución con la instalación del CI 555. Antes de encender la fuente verifique bien todas las conexiones y sitúe R2 en una posición intermedia.

Paso 2. Conecte la fuente y observe lo que sucede en el LED D1. Notará que este último parpadea a una cierta velocidad o frecuencia. Gire el potenciómetro de un extremo a otro. Observará que la frecuencia cambia, siendo mínima en un extremo y máxima en el otro. De esta forma hemos comprobado que la frecuencia depende del valor de R2.

Puede cambiar R2 por resistencias fijas de diferentes valores. Lo mismo, puede remplazar C1 por condensadores de otros valores. En todos los casos encontrará que la frecuencia cambia.

* * *

Operación en el modo monoestable

En la figura 254 se muestra la forma de conectar el circuito integrado 555 en el modo monoestable, es decir como generador de pulsos de duración definida. Esta configuración se denomina comúnmente temporizador o *one-shot*. Observe que la entrada de umbral (TRH, pin 6) está conectada a la salida de descarga (DSC, pin 7).

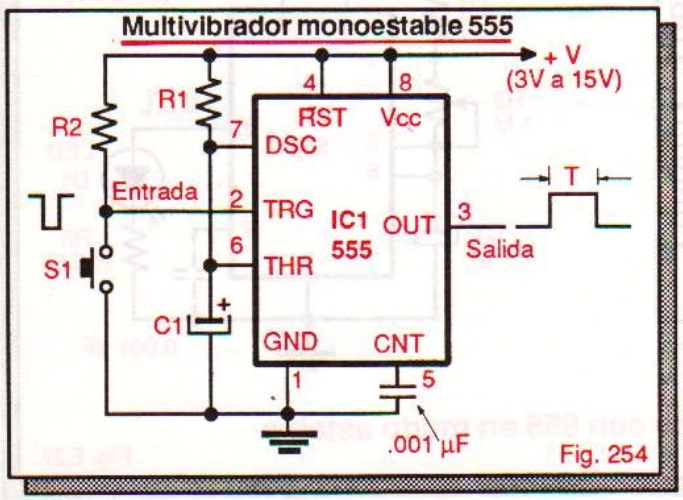


Fig. 254

El circuito formado por la resistencias R1 y R2, el condensador C1 y el pulsador S1 controla el voltaje de entrada aplicado a cada comparador y establece el momento de arranque y la duración del pulso de salida.

En condiciones normales, con el pulsador S1 abierto, la entrada de disparo (TRG, pin 2) está conectada a +Vcc a través de R2 y el comparador de disparo (U2) aplica un **bajo** a la entrada S del *flip-flop*.

Al mismo tiempo, la salida del temporizador (OUT, pin 3) es de nivel **bajo**, la salida Q del *flip-flop* es **alta** , el transistor Q1 está *on*, es decir saturado y su colector (DSC, pin 7) descarga el condensador C1 y conecta a tierra la entrada de umbral (TRH, pin 6).

Como resultado, el comparador de umbral aplica un **bajo** a la entrada R del flip-flop. Puesto que la entrada S del mismo es también de nivel **bajo**, el estado previo de la salida (OUT, pin 3) se mantiene, es decir sigue en **bajo**.

Cuando se pulsa momentáneamente S1, el pin 2 (TRG) recibe un **bajo** y el comparador de disparo aplica un **alto** a la entrada S del *flip-flop*. Como resultado, el pin 3 (OUT) pasa del estado **bajo** al estado **alto**. Al liberar S1, la entrada S retorna otra vez al estado **bajo** pero la salida se mantiene **alta**.

Al mismo tiempo, la salida $\overline{Q}$ del *flip-flop* es **baja**, el transistor Q1 está **off** y el condensador C1 comienza a cargarse a través de la resistencia R1. Cuando el voltaje sobre C1 se hace ligeramente superior a los 2/3 de Vcc, el comparador de umbral aplica un **alto** a la entrada R del *flip-flop* y la salida del circuito (OUT) se hace nuevamente **baja**.

Como consecuencia de este proceso, la salida ha permanecido en **alto** durante un determinado tiempo, contado a partir del momento en que se aplicó la señal de disparo mediante S1. En otras palabras, el circuito ha emitido un *pulso*. La duración de este pulso se denomina *período de temporización* y se calcula mediante la siguiente fórmula:

$$T = 1.1 \times R1 \times C1$$

El siguiente ejemplo aclara el uso de esta fórmula.

Ejemplo. Calcule la duración del pulso de salida emitido por el circuito monoestable de la figura 254 si R1 = 1 MΩ (10^6 Ω) y C1= 100 µF (100×10^{-6} F).

Solución. Remplazando R1 y C1 por sus valores correspondientes, obtenemos:

$$T = 1.1 \times R1 \times C1$$
$$T = 1.1 \times 10^{6} \times 100 \times 10^{-6} = \mathbf{110\ s}$$

Es decir, el circuito genera un pulso de 110 segundos de duración (casi dos minutos) contados a partir del momento en que se acciona el interruptor de arranque. Este pulso puede utilizarse para varios propósitos, especialmente para temporizar eventos.

En el circuito de la figura 254, el 555 se dispara manualmente, presionando un botón. En la mayoría de aplicaciones prácticas, es deseable disparar el monoestable por métodos electrónicos.

Si este es el caso, la señal de disparo debe conmutarse desde un valor superior a 2/3 de Vcc hasta un valor inferior a 1/3 de Vcc. El ancho del pulso requerido para disparar electrónicamente el 555 debe ser mayor de 100 ns (nanosegundos) pero menor que el ancho del pulso de salida deseado. Este tema lo ampliaremos en la lección 16.

En el siguiente experimento comprobaremos el funcionamiento del 555 en el modo monoestable, es decir como temporizador. Verificaremos la presencia del pulso de salida mediante un LED. Se puede utilizar un cronómetro para medir su duración.

EXPERIMENTO Nº 17

Funcionamiento del CI 555 en el modo monoestable

Objetivos

- Analizar la operación del 555 en el modo monoestable, es decir, como temporizador.
- Demostrar el efecto del pulso de disparo sobre la señal de salida del temporizador.
- Observar cómo la duración del pulsos depende del valor de los componentes externos.

Materiales a utilizar

1 circuito integrado 555 (IC1).
1 resistencia de 47 KΩ (R1).
1 potenciómetro de 250 KΩ (R2).
1 resistencia 220 Ω (R3).
1 resistencia de 15KΩ (R4).
1 condensador de 33 µF/16V (C1).
1 LED (D1).
1 pulsador (S1).
1 fuente de 5V (*kit* CEKIT K11 o similar) o una pila alcalina de 9V.
1 *protoboard*.
Puentes de alambre telefónico.

Circuito de prueba con 555 en modo monoestable

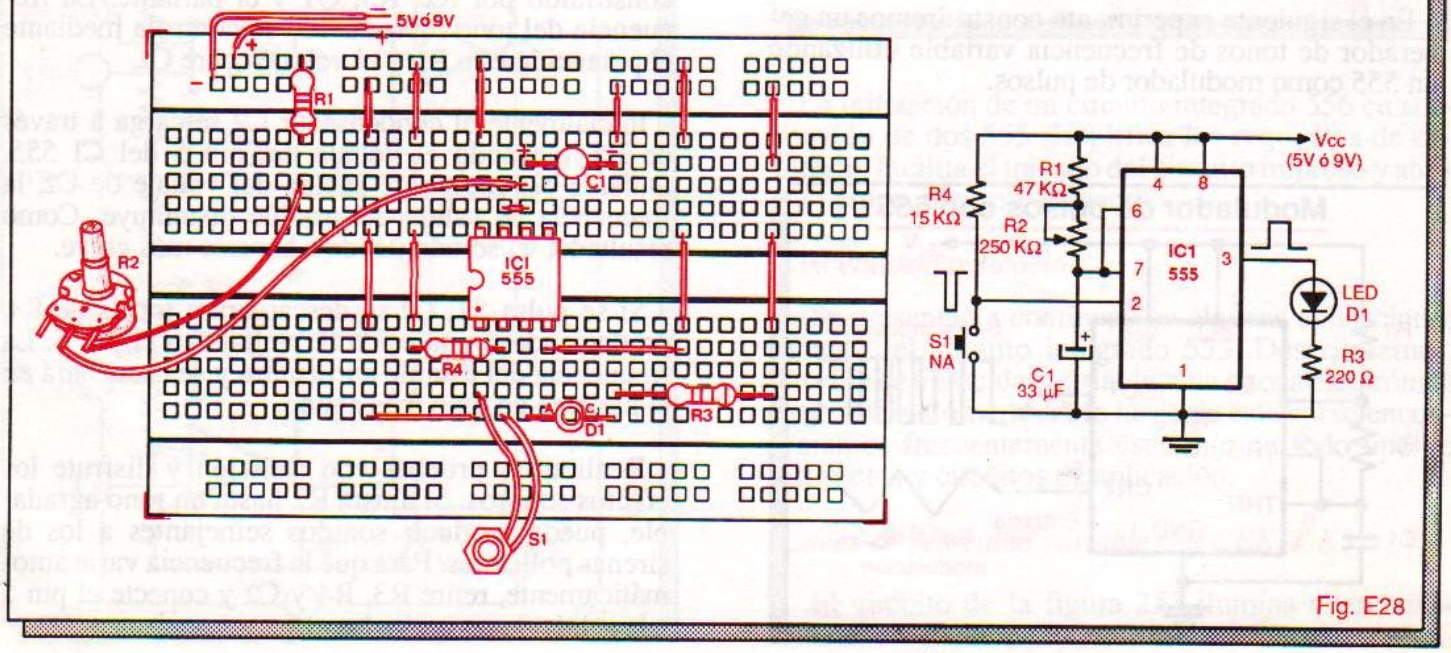


Fig. E28

Descripción del circuito

En la figura E28 se muestra el circuito de prueba de un monostable con 555. El LED D1visualiza el estado de la señal de salida. La resistencia R3 limita la corriente del LED a un valor seguro.

La resistencia R4 y el pulsador S1 configuran el circuito de disparo. La resistencia R1, el potenciómetro R2 y el condensador C1 determinan el ancho del pulso de salida.

Procedimiento

Paso 1. Arme el circuito de la figura E28 en su *protoboard.* Conecte el potenciómetro R2 y el pulsador S1 mediante alambres de longitud adecuada. Antes de encender la fuente, asegúrese de que todas sus conexiones estén correctas.

Paso 2. Conecte la fuente de alimentación y observe lo que sucede en el LED D1. Notará que permanece apagado. Sitúe R2 en su posición media. Pulse S2. Observará que el LED se prende y permanece encendido durante un tiempo, al cabo del cual se apaga. Compare este tiempo con los obtenidos cuando el potenciómetro se sitúa en otros puntos.

* * *

El 555 como modulador de pulsos

En la figura 255 se ilustra la forma de conectar el CI 555 como modulador de pulsos. En esta aplicación, el *chip* trabaja en el modo astable y la frecuencia de la señal de salida se controla mediante un voltaje aplicado al pin 5 (CONTROL o CNT). Esta señal varía el voltaje de referencia del comparador de umbral y desplaza la posición de los pulsos.

En el siguiente experimento construiremos un generador de tonos de frecuencia variable utilizando un 555 como modulador de pulsos.

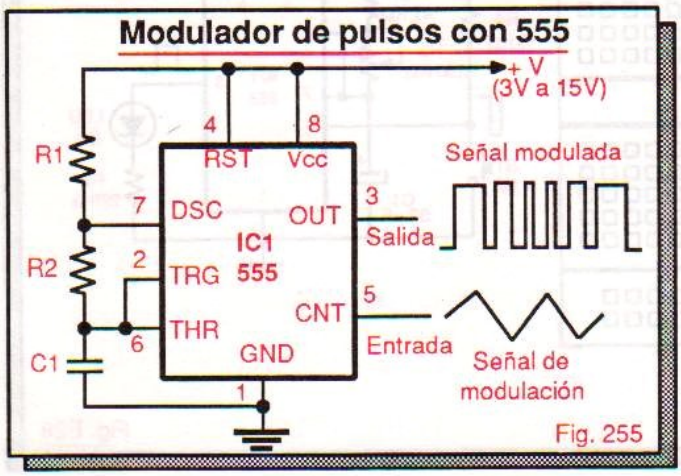


Fig. 255

EXPERIMENTO Nº 18

Generador de tono variable con el CI 555

Objetivos

- Analizar la operación de un circuito modulador de pulsos de audio basado en el 555.
- Observar el efecto de la aplicación de un voltaje de control sobre la frecuencia de la señal de salida.

Materiales a utilizar

1 circuito integrado 555 (IC1).
1 resistencia de 47 K (R1).
1 resistencia de 100 Ω (R2).
1 resistencia de 10 K (R3).
1 resistencia de 2.2 K (R4)
1 resistencia de 10 Ω (R5).
1 potenciómetro de 100 K (R6).
1 condensador de 0.01 µF/16V (C1).
1 condensador de 1000 µF/16V (C2).
1 transistor 2N3904 (Q1).
1 fuente de 5V (*kit* CEKIT K11 o similar) o una pila alcalina de 9V con conector.
1 pulsador N.A (S1).
1 parlante de 8 Ω.
1 *protoboard.*
Puentes de alambre telefónico # 22 ó # 24.

Descripción del circuito

En la figura E29 se muestra el circuito de un generador de tonos con 555. El sistema suministra pulsos de frecuencia variable al amplificador de audio constituido por R2, R5, Q1 y el parlante. La frecuencia del tono reproducido se controla mediante el potenciómetro R6 y el voltaje sobre C2.

Inicialmente el condensador C2 se carga a través de R3, elevando el voltaje del pin 5 del CI 555. Durante el proceso de subida del voltaje de C2, la frecuencia de salida del astable disminuye. Como resultado, el sonido tiende a hacerse más grave.

Si se pulsa S1, C2 se descargará a través de R4, produciéndose una caída de voltaje en el pin 5. La frecuencia del astable aumentará y se escuchará en el parlante un tono más agudo.

Realice las pruebas con atención y disfrute los efectos sonoros. Si ajusta R2 hasta un tono agradable, puede producir sonidos semejantes a los de sirenas policiales. Para que la frecuencia varíe automáticamente, retire R3, R4 y C2 y conecte el pin 5 a la salida de un oscilador.

Generador de tono variable con 555

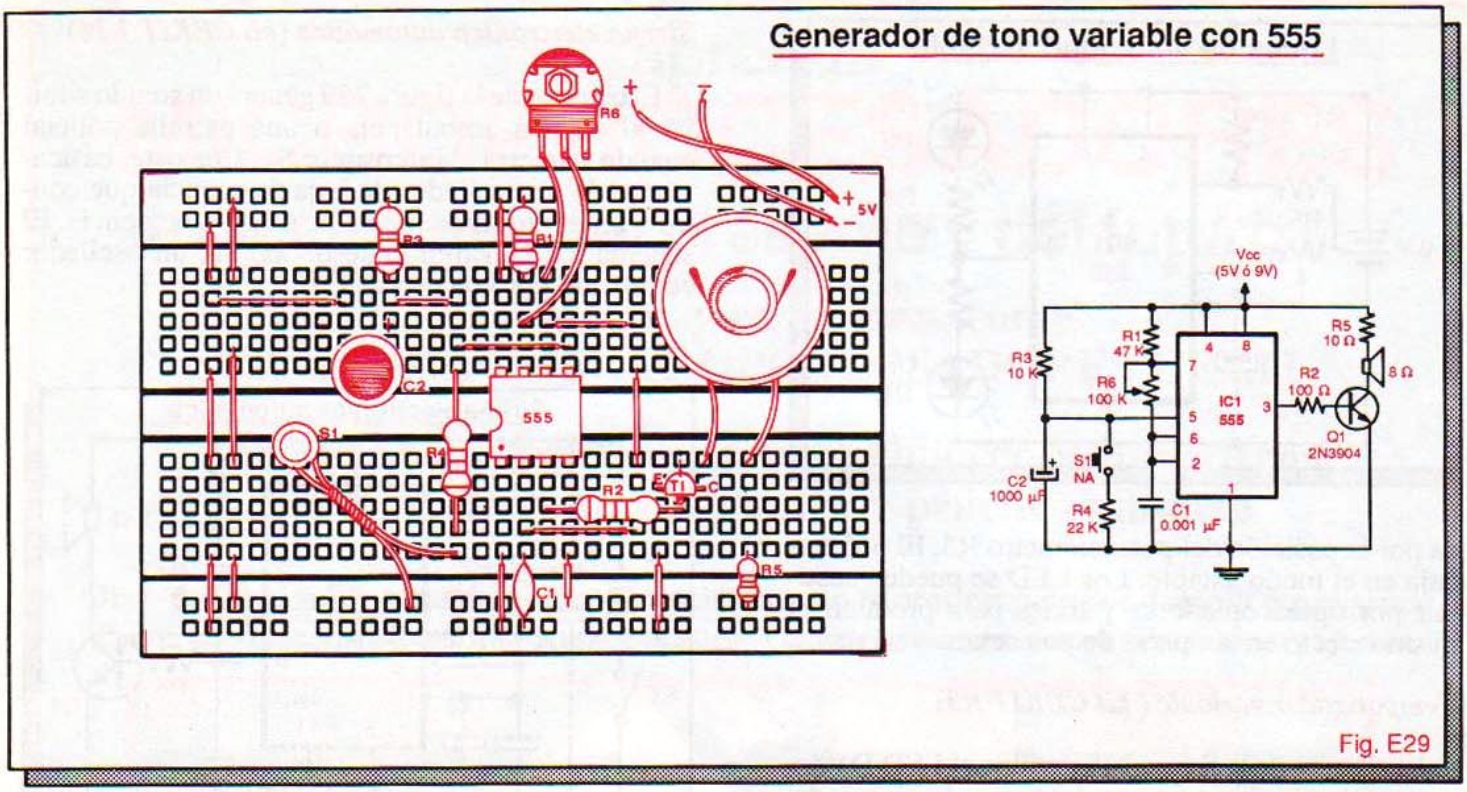


Fig. E29

El circuito integrado 556

El circuito integrado 556 (figura 256) es un *chip* muy versátil que contiene dos temporizadores 555 idénticos y completamente independientes en una misma cápsula DIP de 14 pines. La tensión de alimentación se aplica entre los pines 14 (Vcc) y 7 (GND). La tabla 14-1 compara la equivalencia de pines entre el 556 y el 555.

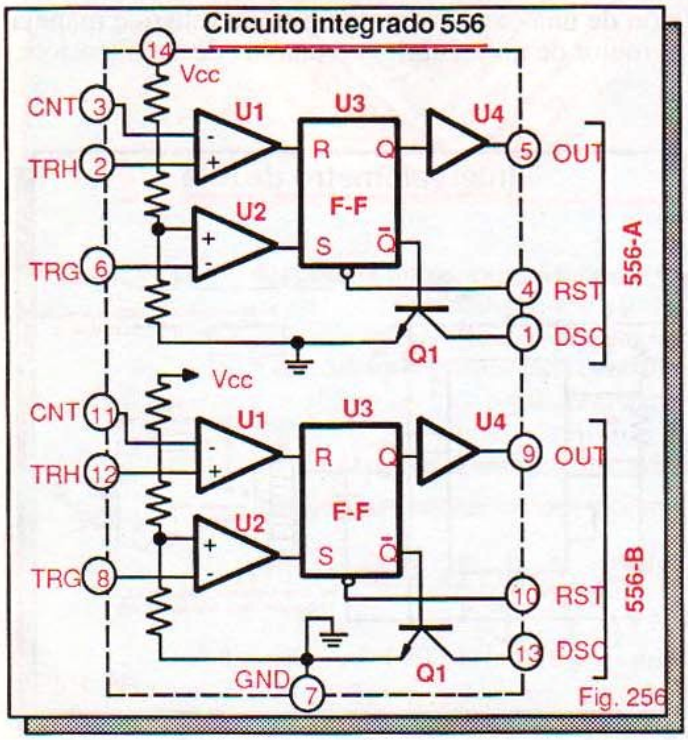


Fig. 256

Equivalencia de pines 555-556

Función	555	556-A	556-B
Tierra (GND)	1	7	7
Activación (TRIGGER)	2	6	8
Salida (OUTPUT)	3	5	9
Desactivación (RESET)	4	4	10
Control vol (CONTROL)	5	3	11
Umbral (THRESHOLD)	6	2	12
Descarga (DISCHARGE)	7	1	13
Alimentación (Vcc)	8	14	14

Tabla 14-1

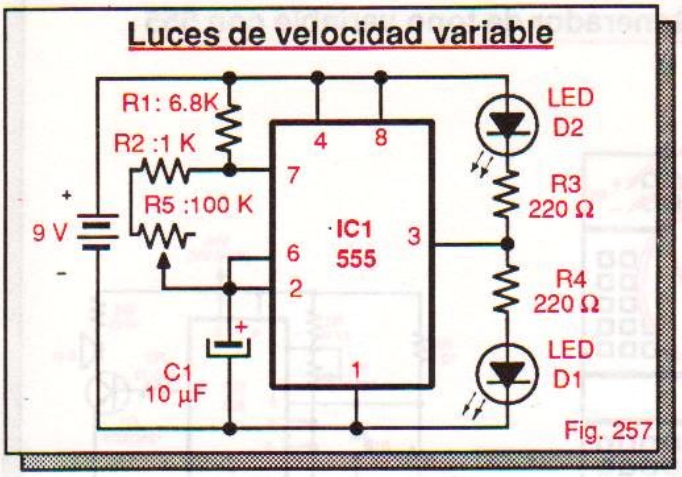
La utilización de un circuito integrado 556 en sustitución de dos 555 simplifica los requisitos de cableado, facilita el trazado del circuito impreso y ahorra tiempo, dinero y esfuerzo.

Circuitos de aplicación

Se presentan a continuación algunas aplicaciones típicas del circuito integrado 555. Describiremos, una luz de velocidad variable, una sirena electrónica y un intervalómetro. A lo largo de este curso encontraremos frecuentemente este *chip* en todo tipo de proyectos y circuitos de aplicación.

Luces de velocidad variable (kit CEKIT K3)

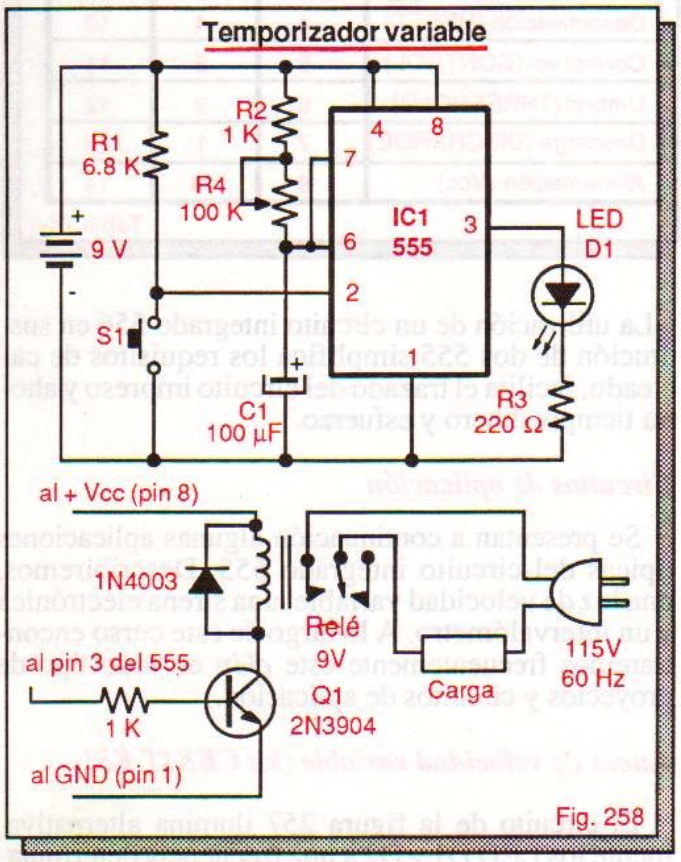
El circuito de la figura 257 ilumina alternativamente los LED D1 y D2 a una frecuencia determina-



da por la posición del potenciómetro R5. El 555 trabaja en el modo astable. Los LED se pueden sustituir por optoacopladores y triacs para producir el mismo efecto en lámparas de potencia.

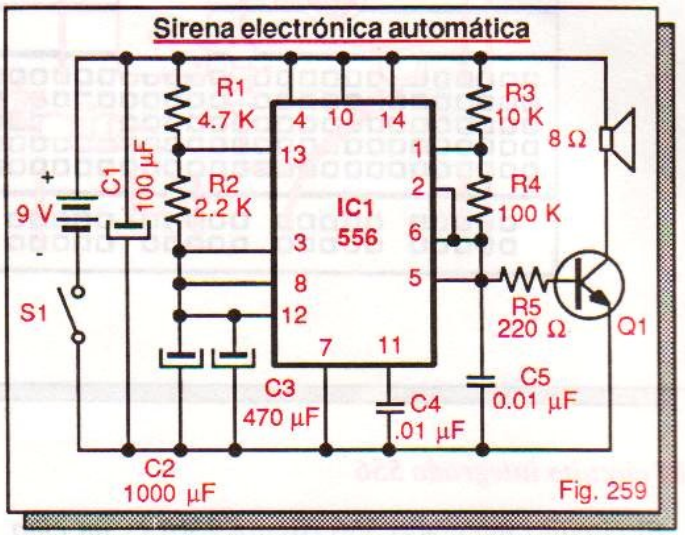
Temporizador variable (kit CEKIT K5)

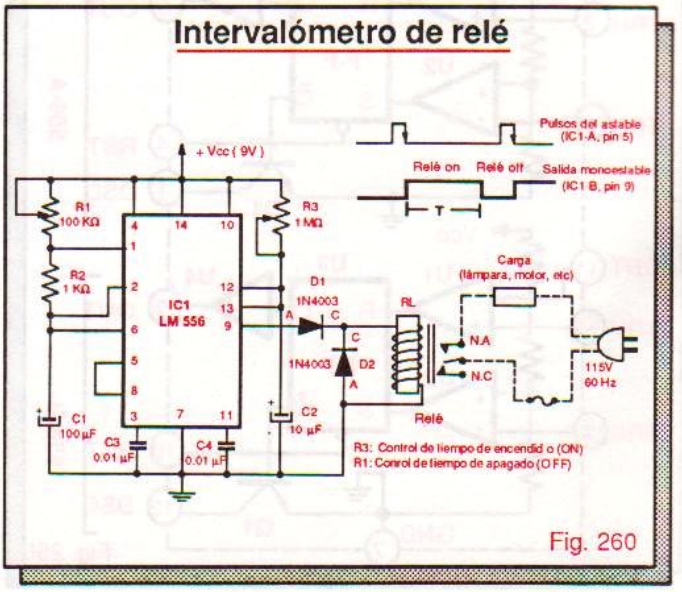
El circuito de la figura 258 ilumina el LED D1 durante un intervalo de tiempo determinado a partir del momento en que se pulsa el interruptor S1. La duración del evento se controla mediante el potenciómetro R4. Para temporizar cargas de potencia, se puede conectar a la salida la interface de relé mostrada en la misma figura 258.



Sirena electrónica automática (kit CEKIT K16)

El circuito de la figura 259 genera un sonido similar al de una ambulancia o una patrulla policial cuando se cierra el interruptor S1. Consiste, básicamente de un oscilador de baja frecuencia que controla un multivibrador astable de alta frecuencia. El sistema así constituido se denomina un oscilador controlado por voltaje (VCO).



Intervalómetro de relé

El circuito de la figura 260 genera tiempos de encendido y apagado muy precisos, los cuales se repiten periódicamente, a intervalos regulares. La señal generada puede utilizarse para controlar automáticamente los períodos de activación o desactivación de una carga, por ejemplo, un relé que maneja el motor de un parabrisas o una luz de señalización.